



UNIVERZITET CRNE GORE
ELEKTROTEHNIČKI FAKULTET

Alija Dervić

**NAPONOM KONTROLISAN STRUJNI POJAČAVAČ NA
BAZI OTPORNOG OGLEDALA U CMOS
TEHNOLOGIJI**

MAGISTARSKI RAD

Podgorica, 2016

PODACI I INFORMACIJE O MAGISTRANTU:

Ime i prezime: Alija Dervić

Datum i mjesto rođenja: 15.05.1991., Pljevlja

Prethodno završene studije:

Elektrotehnički fakultet, osnovne akademske studije (180 ECTS), studijski program:
Elektronika, telekomunikacije i računari, 2014.

Elektrotehnički fakultet, specijalističke akademske studije (60 ECTS), studijski program:
Elektronika, 2014.

INFORMACIJE O MAGISTARSKOM RADU:

Fakultet: Elektrotehnički fakultet

Studijski program: Elektronika, telekomunikacije i računari

Smjer: Elektronika

Naslov rada: NAPONOM KONTROLISAN STRUJNI POJAČAVAČ NA BAZI
OTPORNOG OGLEDALA U CMOS TEHNOLOGIJI

Mentor: prof. dr Nikša Tadić

UDK, OCJENA I ODBRANA MAGISTRASKOG RADA:

Datum prijave magistarskog rada: 12.03.2015.

Datum sjednice Vijeća na kojoj je prihvaćena tema: 23.09.2015.

Komisija za ocjenu teme i podobnosti kandidata:

1. prof. dr Zoran Mijanović
2. prof. dr Nikša Tadić
3. prof. dr Rada Dragović-Ivanović

Komisija za ocjenu rada:

1. prof. dr Zoran Mijanović
2. prof. dr Nikša Tadić
3. prof. dr Rada Dragović-Ivanović

Komisija za odbranu rada:

1. prof. dr Zoran Mijanović
2. prof. dr Nikša Tadić
3. prof. dr Rada Dragović-Ivanović

Datum odbrane: 03.06.2016.

Datum promocije: _____

Zahvalnost dugujem svom mentoru prof. dr Nikši Tadiću na ukazanom povjerenju, uloženom trudu i nesebičnoj pomoći koju mi je pružao tokom magistarskih studija i prilikom izrade ovog magistarskog rada. Njegovi dragocjeni stručni i životni savjeti, posvećenost i ogromna podrška koju mi je pružio učinile su rad na magistarskim studijama veoma prijatnim iskustvom.

Najsrdačnije zahvaljujem dr Mileni Erceg na velikoj predusretljivosti, pomoći i korisnim sugestijama tokom pisanja magistarskog rada. Zahvaljujem svim članovima komisije za stručnu pomoć i profesionalne sugestije koje su doprinijele poboljšanju kvaliteta ovog magistarskog rada.

Najtoplije zahvaljujem svojim prijateljima i kolegama na strpljenju, savjetima i moralnoj podršci koju su mi pružili tokom izrade magistarskog rada.

Na kraju, najveću zahvalnost dugujem svojim roditeljima i mojoj Elmi na безусловnoj podršci, razumijevanju i konstantnoj motivaciji za rad, napredovanje i usavršavanje.

Alija Dervić

ABSTRAKT

U ovom magistarskom radu predstavljen je novi tip naponom kontrolisanog strujnog pojačavača u CMOS tehnologiji. Predstavljeni strujni pojačavač se bazira na otpornom ogledalu. Izlazni MOSFET u sklopu otpornog ogledala može da radi kako u omskom režimu, tako i u režimu zasićenja. Kontrolisanje pojačanja obavlja se promjenom odnosa dva kontrolna napona. U cilju smanjenja izlazne jednosmjerne struje, odnosno smanjenja napona napajanja, koristi se replika kolo. Predstavljeni naponom kontrolisan strujni pojačavač može da se koristi i kao pojačavač i kao oslabljivač. Realizovan je u CMOS tehnologiji od 0.35 μm korišćenjem softverskog paketa za projektovanje elektronskih kola PSpice (ORCAD verzija 16.6, model BSIM3v3, tehnološki proces V01C_MM_NON_EPI kompanije Taiwan Semiconductor Manufacturing Company TSMC), sa naponom napajanja od 1.3 V (single supply). Optimizacija dizajna u integrisanoj tehnologiji podrazumijeva postizanje najboljih performansi strujnog pojačavača u pogledu dinamičkog opsega pojačanja, frekventnog odziva, disipacije snage i površine integrisanog kola. Kako bi se eksperimentalno valorizovali rezultati predstavljenog rješenja, naponom kontrolisan strujni pojačavač realizovan je u diskretnoj tehnici korišćenjem MOSFET-ova ALD1106 i ALD1107. Osnovni cilj realizacije naponom kontrolisanog strujnog pojačavača na bazi otpornog ogledala u CMOS tehnologiji u formi prototipa u diskretnoj tehnici je namjera da se pokaže da je fizička realizacija ovog kola moguća u različitim CMOS tehnologijama, tj. da za realizaciju nije potrebna određena CMOS tehnologija koja posjeduje specifična svojstva. Ostvareni rezultati simulacija predstavljenog strujnog pojačavača u integrisanoj CMOS tehnologiji od 0.35 μm su sljedeći: dinamički opseg iznosi 684 puta sa najvećim strujnim pojačanjem od 41 dB, najveći propusni opseg u režimu pojačavača iznosi 129 MHz, najveći propusni opseg u režimu oslabljivača iznosi 188 MHz, najveći proizvod propusnog opsega i pojačanja iznosi 1.05 GHz, i greška linearnosti je u granicama između 0.2% i 6.5%. Struja koju strujni pojačavač uzima iz izvora za napajanje iznosi 300 μA pri maksimalnom pojačanju. Izmjereni dinamički opseg u diskretnoj tehnici pri naponu napajanja od 2.1 V iznosi 478 puta. Ostvareni rezultati u integrisanoj i diskretnoj tehnici pokazuju veoma dobro poklapanje sa matematičkim modelima.

ABSTRACT

A new voltage controlled current amplifier in CMOS technology is presented in this Master thesis. This voltage controlled current amplifier is based on a resistive mirror. The output MOSFET within the resistive mirror can work both in the ohmic region and in the saturation region. The gain control is performed by changing the ratio of two control voltages. In order to reduce the output DC current and the supply voltage, a replica circuit is used. Presented voltage controlled current amplifier can be used both as an amplifier and as an attenuator. The voltage controlled current amplifier was implemented in 0.35 μm CMOS technology using a software tool for electronic circuits simulations PSpice (ORCAD version 16.6, model BSIM3v3, technology process V01C_MM_NON_EPI of company Taiwan Semiconductor Manufacturing Company TSMC), with a supply voltage of 1.3 V (single supply). Optimization of the design in the integrated technology assumes achievement of the best performance of the current amplifier in the terms of gain dynamic range, frequency response, power dissipation, and the occupied chip area of the integrated circuit. In order to make experimental valorization of the presented solution, the voltage controlled current amplifier is implemented in discrete technique using MOSFETs ALD1106 and ALD1107. The main goal of the realization of the voltage controlled current amplifier based on the resistive mirror in CMOS technology in prototype form using discrete components is the intention to show that the physical implementation of the circuit is possible in different CMOS technologies, i.e., that the circuit realization does not require a certain CMOS technology possessing some specific features. The simulation results of the presented voltage controlled current amplifier in 0.35 μm CMOS technology are the following: a gain dynamic range of 684 with the largest current gain of 41 dB, the largest bandwidth in the amplifier mode of 129 MHz, the largest bandwidth in the attenuator mode of 188 MHz, the largest gain-bandwidth product of 1.05 GHz, as well as a linearity error between 0.2% and 6.5%. The current of the voltage controlled current amplifier which is supplied by the voltage supply source is 300 μA at the maximum gain. The measured gain dynamic range in discrete technique is 478, with a supply voltage of 2.1 V. The achieved results in both the integrated and the discrete technique have shown a very good agreement with the mathematical models.

SADRŽAJ

1	UVOD	2
2	PREGLED POSTOJEĆIH RJEŠENJA KONTROLISANIH STRUJNIH POJAČAVAČA U CMOS TEHNOLOGIJI.....	4
3	NAPONOM KONTROLISAN STRUJNI POJAČAVAČ NA BAZI OTPORNOG OGLEDALA U CMOS TEHNOLOGIJI.....	36
4	MEASUREMENT SETUP	45
5	REZULTATI SIMULACIJA I MJERENJA I UPOREDNA ANALIZA.....	50
5.1	Rezultati simulacija.....	50
5.1.1	Jednosmjerna prenosna karakteristika strujnog pojačavača.....	52
5.1.2	Greška linearnosti strujnog pojačavača.....	56
5.1.3	Amplitudno-frekventna prenosna karakteristika strujnog pojačavača.....	59
5.1.4	Zavisnost strujnog pojačanja i propusnog opsega od kontrolnog napona.....	66
5.1.5	Zavisnost proizvoda strujnog pojačanja i propusnog opsega u zavisnosti od kontrolnog napona.....	71
5.1.6	Zavisnost struje napajanja od pojačanja.....	76
5.1.7	Vremenski odziv strujnog pojačavača	78
5.2	Eksperimentalni rezultati	96
5.2.1	Jednosmjerna prenosna karakteristika strujnog pojačavača.....	97
5.2.2	Oscilogrami.....	102
5.3	Uporedna analiza.....	140
6	ZAKLJUČAK.....	141
7	DODATAK A - IZGLED ŠTAMPANE PLOČICE	142
8	DODATAK B - FOTOGRAFIJE STRUJNOG POJAČAVAČA REALIZOVANOG U DISKRETNJOJ TEHNICI	144
9	LITERATURA	148

1 UVOD

Strujno procesiranje u analognoj elektronici dobija na značaju 1968. godine, sa pojavom *Wilson*-ovog strujnog ogledala, strujnih prenosnika prve i druge generacije i translinearne petlje sa bipolarnim tranzistorima. Iako je naponsko procesiranje i dalje dominantan pristup, analogna obrada signala u strujnom domenu postaje nezamjenljiva u određenim oblastima elektronike. To se prije svega odnosi na one oblasti u kojima osnovni gradivni elementi (*basic building blocks*) imaju ulazne veličine u strujnom domenu, kao što je slučaj, npr., u optoelektronici. Strujno procesiranje je atraktivno sa stanovišta dizajna zbog potencijala za brzu obradu signala, brzog porasta signala (*slew rate*) i mogućnosti korišćenja malih napona napajanja.

Osnov svake obrade signala je pojačavanje signala. Poseban kvalitet pojačavačkim kolima daje svojstvo kontrolabilnosti. Pod pojmom kontrolisani pojačavač podrazumijeva se pojačavačko kolo čije se pojačanje može mijenjati promjenom određenog parametra, najčešće promjenom kontrolnog napona ili kontrolne struje. Zahvaljujući translinearnim petljama, kontrolisani strujni pojačavači u bipolarnoj tehnologiji imaju značajnu prednost u odnosu na kontrolisane strujne pojačavače u CMOS tehnologiji, prije svega u pogledu jednostavnosti dizajna i dinamičkog opsega (odnos maksimalnog i minimalnog pojačanja). Međutim, zbog manjih troškova proizvodnje koje zahtijeva CMOS tehnologija u odnosu na bipolarnu tehnologiju, istraživački rad u oblasti kontrolisanih strujnih pojačavača u CMOS tehnologiji sve više dobija na značaju.

U ovom magistarskom radu predložen je kontrolisani strujni pojačavač u CMOS tehnologiji, čije se pojačanje podešava pomoću odnosa dva kontrolna napona. Koristi se princip otpornog ogledala. Cilj ovog magistarskog rada je da performanse predloženog kontrolisanog strujnog pojačavača budu u sljedećim granicama:

- Maksimalno pojačanje od najmanje 35 dB
- Minimalno pojačanje od najviše -15 dB
- Maksimalni proizvod pojačanja i propusnog opsega od najmanje 200 MHz
- Minimalni propusni opseg od 5 MHz
- Maksimalni propusni opseg od 40 MHz
- Potrošnja snage na nivou postojećih rješenja
- Napon napajanja manji od 1.8 V
- Greška linearnosti na nivou postojećih rješenja (od 2% do 10%)

Takođe, jedan od ciljeva ovog magistarskog rada je da se pokaže da za predloženi kontrolisani strujni pojačavač nije potrebna specifična CMOS tehnologija, već da je dizajn moguće ostvariti u bilo kojoj komercijalnoj CMOS tehnologiji.

Rad se sastoji od osam poglavlja. U prvom poglavlju dat je osvrt na procesiranje u strujnom domenu. U drugom poglavlju su analizirana postojeća rješenja iz oblasti kontrolisanih strujnih pojačavača u CMOS tehnologiji. U okviru trećeg poglavlja predložen je kontrolisani strujni pojačavač na bazi otpornog ogledala. Opisan je osnovni princip funkcionisanja

pojačavača koji se bazira na otpornom ogledalu. Izvedeni su matematički modeli za strujno pojačanje, za frekventne karakteristike, za izlaznu i ulaznu otpornost. U četvrtom poglavlju opisana je realizacija measurement setup-a, odnosno, konstrukcija naponskih i strujnih izvora koji su potrebni za testiranje predloženog strujnog pojačavača. Strujni pojačavač je realizovan u diskretnoj tehnici, primijenom n-kanalnih MOSFET-ova ALD1106 i p-kanalnih MOSFET-ova ALD1107. U petom poglavlju prikazani su rezultati simulacija i izmjereni rezultati predloženog strujnog pojačavača. Simulacije su rađene u PSPICE-u, korišćenjem BSIM3v3 TSMC V01C modela za MOSFET-ove (dobijeni od MOSIS-a), za CMOS tehnologiju od 0.35 μm . Izvršene su simulacije jednosmjernih karakteristika, frekventnih karakteristika, vremenski odziv, kao i simulacije potrošnje snage. Rezultati su prikazani grafički i tabelarno. Pored simulacija, izvršena je eksperimentalna valorizacija strujnog pojačavača realizovanog u diskretnoj tehnici. Mjerene su jednosmjerne karakteristike i vremenski odziv. Pokazuje se da u oba slučaja (simulacije i mjerenja) pojačavač vrši pojačanje po matematičkom modelu opisanom u trećem poglavlju. Dodatak radu su poglavlja sedam i osam. U ovim poglavljima prikazana je realizacija štampanih pločica koje su korišćenje za eksperimentalnu valorizaciju strujnog pojačavača, kao i fotografije strujnog pojačavača na protoboard-u i measurement setup-a.

2 PREGLED POSTOJEĆIH RJEŠENJA KONTROLISANIH STRUJNIH POJAČAVAČA U CMOS TEHNOLOGIJI

Jedan od gradivnih blokova koji je popularan u strujnom procesiranju jeste bipolarna translinearna petlja. Bipolarna translinearna petlja [1] posjeduje veliki frekventni opseg, kao i dobru linearnost, a linearno pojačanje ne zavisi od temperature i procesa fabrikacije. Ovaj pristup omogućava procesiranje struja velikih amplituda, sa malim promjenama u naponskom domenu. Pored svojih dobrih osobina koje posjeduju kontrolisani strujni pojačavači u CMOS tehnologiji, postoje i određeni nedostaci. Oni se ogledaju u manjem dinamičkom opsegu pojačanja nego kod strujnih pojačavača sa bipolarnim translinearnim petljama, kao i u većoj osjetljivosti na uparenost, odnosno osjetljivost na varijaciju procesnih parametara [2]. Međutim, zbog sve veće popularnosti CMOS tehnologije (prije svega manje cijene fabrikacije u odnosu na bipolarnu tehnologiju), javlja se potreba za konstruisanjem kontrolisanih strujnih pojačavača u istoj.

Poznato je da je najviše zastupljeni gradivni element u elektronici operacioni pojačavač (*voltage operational amplifier*). Jedno od bitnih ograničenja operacionog pojačavača jeste mala vrijednost proizvoda pojačanja i propusnog opsega (*gain-bandwidth product*). Zbog prisustava dominantnog pola na malim frekvencijama, različita naponska pojačanja operacionog pojačavača imaju različite frekventne opsege. S druge strane imamo strujni operacioni pojačavač sa naponskom povratnom spregom (*voltage feedback current operational amplifier - VFCOA*) kod koga je propusni opseg približno konstantan nezavisno od pojačanja [3]-[6].

U radu [7] prikazan je dizajn koji koristi MOSFET-ove koji rade u omskoj oblasti i koji su iskorišćeni za realizaciju transimpedansnog i transkonduktanskog stepena.

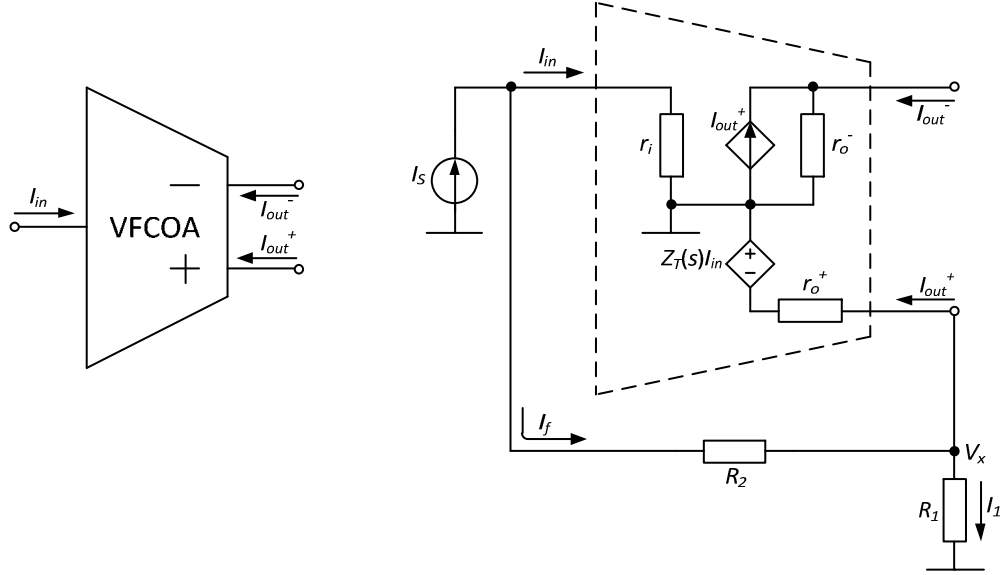
U radovima [8], [9] i [10], prikazne su realizacije strujnih pojačavača u CMOS tehnologiji, gdje je pojačanje proporcionalno sa $\sqrt{\beta}$ ili sa $\sqrt{I_D}$, gdje su β i I_D faktor pojačanja i struja drejna MOSFET-a, redom.

Eksponencijalni strujni pojačavači koji imaju kontrolisano pojačanje su gradivni blokovi koji se koriste pri analognom procesiranju kod hard diskova, telekomunikacionih sistema i sistema za automatsku kontrolu pojačanja [11]. U radu [12] prikazan je novi pristup za konstrukciju eksponencijalnog kontrolisanog strujnog pojačavača. Realizacija kola [12] je veoma kompaktna i lako implementira pseudo-eksponencijalnu funkciju [13]-[17].

U narednom dijelu biće detaljno analizirani kontrolisani strujni pojačavači koji su navedeni u uvodnom dijelu ovog poglavlja, i koji predstavljaju state-of-the-art u oblasti kontrolisanih strujnih pojačavača u CMOS tehnologiji.

Autori *Fermin Esparza-Alfaro*, *Salvatore Pennisi*, *Gaetano Palumbo* i *Antonio J. Lopez-Martin* konstruisali su strujni pojačavač u CMOS tehnologiji sa promjenljivim pojačanjem [18]. Ovaj dizajn bazira se na klasi AB strujnih prenosnika druge generacije i kontrolisanoj tranzistorskoj otpornoj mreži u sklopu povratne grane. Dizajn se odlikuje malom greškom linearnosti, malom potrošnjom snage i skoro konstantnim propusnim opsegom koji se kreće u granicama od 1 MHz do 3 MHz. Pojačanje koje ovaj dizajn može da ostvari kreće se u opsegu od 0 dB do 24 dB. Pojačavač je rađen u CMOS tehnologiji od 0.5 μm . Napajanje se vrši sa 3.3 V, a potrošnja snage kada pojačavač ne pojačava iznosi 280.5 μW .

Strujni operacioni pojačavač sa naponskom povratnom spregom modelovan je kao strujom kontrolisan element sa jednim ulazom i diferencijalnim izlazom. Ulazni priključak i pozitivni izlazni priključak imaju malu impedansu, dok negativni izlazni priključak ima veliku impedansu. Na slici 2.1 prikazan je model pojačavača i njegova ekvivalentna šema sa povratnom spregom.



Slika 2.1 Simbol strujnog operacionog pojačavača sa naponskom povratnom spregom (VFCOA) i njegova ekvivalentna šema sa zatvorenim povratnim spregom za precizno strujno pojačanje [18]

Strujni operacioni pojačavač sa naponskom povratnom spregom može se predstaviti preko transimpedansnog pojačavača i strujnog pratioca (*current follower*). Transimpedansni pojačavač konvertuje ulaznu struju I_{in} u napon $Z_T(s)I_{in}$. Strujni pratilac registruje struju koju daje transimpedansni pojačavač i preslikava je na negativni izlazni priključak.

Pozivajući se na *Rosenstark*-ovu formulaciju [19], tačno pojačanje pojačavača sa povratnom spregom iznosi:

$$G_F = G_\infty \frac{T}{1+T} + G_0 \frac{1}{1+T} \quad (2.1)$$

gdje se G_F odnosi na faktor povratne sprege T , G_∞ je asimptotsko pojačanje, i G_0 je direktno pojačanje. Za idealni slučaj, kada $Z_T \rightarrow \infty$, ulazna struja I_{in} se može zanemariti (jako je mala). Pad napona na otpornosti r_i je približno nula, odnosno drugi kraj otpornika R_2 koji nije vezan za otpornik R_1 , predstavlja virtuelnu masu.

$$I_s = I_f \rightarrow V_x = -R_2 I_f = -R_2 I_s \quad (2.2)$$

$$I_f = I_1 + I_{out}^+ \rightarrow I_s = \frac{V_x}{R_1} + I_{out}^+ \quad (2.3)$$

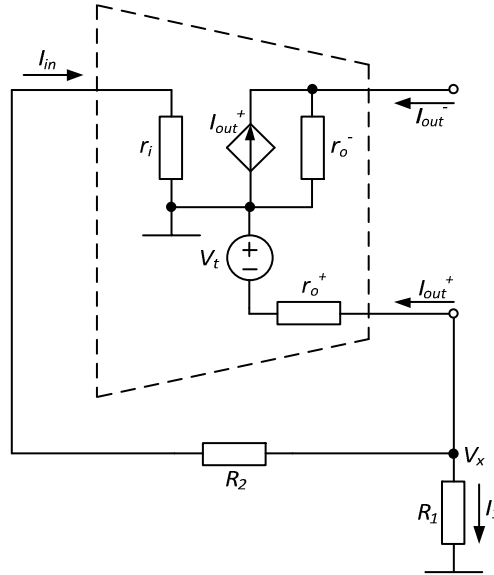
Na osnovu relacija (2.2) i (2.3), asimptotsko pojačanje je izraženo kao:

$$G_\infty = \frac{i_{out}^+}{i_{in}} \Big|_{Z_T \rightarrow \infty} = 1 + \frac{R_2}{R_1} \quad (2.4)$$

gdje su R_1 i R_2 otpornici u grani povratne sprege, konstruisani kao naponom kontrolisani otpornici.

Faktor povratne sprege se traži tako što se, [19]:

- 1) nezavisni naponski izvori u kolu kratko spoje, a nezavisni strujni izvori u kolu prekidaju,
- 2) umjesto zavisnog izvora od kojeg se traži povratni faktor, postavi se nezavisni izvor istog tipa i polariteta,



Slika 2.2 Šema koja služi za izvođenje faktora povratne sprege T

Faktor povratne sprege računa se kao:

$$T = -\frac{V_r}{V_t}, \quad T = -\frac{I_t}{I_r} \quad (2.5)$$

gdje su V_t i I_t , nezavisni izvori koji su zamijenili zavisne izvore V_r (u konkretnom slučaju $Z_T(s)I_{in}$) i I_r .

Na osnovu slike 2.2, izvodi se relacija za faktor povratne sprege strujnog pojačavača sa naponom povratnom spregom:

$$V_x = (R_2 + r_i)I_{in} \quad (2.6)$$

$$I_1 = \frac{V_x}{R_1} = \frac{R_2 + r_i}{R_1} I_{in} \quad (2.7)$$

$$I_{out}^+ = \frac{V_x + V_t}{r_o^+} \quad (2.8)$$

Na osnovu relacija (2.7) i (2.8), dobija se napon V_t :

$$V_t = -I_{in} \left(r_o^+ + \frac{r_i r_o^+ + R_2 r_o^+}{R_1} + R_2 + r_i \right) \quad (2.9)$$

Na osnovu relacija (2.5) i (2.9), dobija se faktor povratne sprege $T(s)$:

$$T(s) = -\frac{V_r}{V_t} = \frac{Z_T(s)}{R_2 + r_i + r_o^+ \left(1 + \frac{R_2}{R_1} \right) + \frac{r_i r_o^+}{R_1}} \quad (2.10)$$

Na osnovu relacija (2.4) i (2.10) dobija se faktor povratne sprege $T(s)$:

$$T(s) = \frac{Z_T(s)}{r_i + r_o^+ G_\infty + R_2 + \frac{r_i r_o^+}{R_2} (G_\infty - 1)} \quad (2.11)$$

Uzimajući u obzir da su otpornosti R_1 i R_2 mnogo veće od otpornosti r_i i r_o^+ , faktor povratne sprege može se zapisati kao:

$$T(s) \approx \frac{Z_T(s)}{R_2} \quad (2.12)$$

Takođe, uzimajući u obzir prethodnu relaciju (2.12), propusni opseg pri zatvorenoj povratnoj sprezi izražava se kao funkcija od propusnog opsega pri otvorenoj povratnoj sprezi ω_{OL} :

$$\omega_{CL} = \frac{Z_T(0)\omega_{OL}}{R_2} \quad (2.13)$$

Upoređujući prethodne relacije (2.4) i (2.13), uočava se da asimptotsko pojačanje zavisi od oba otpornika u povratnoj sprezi R_1 i R_2 , dok propusni opseg pri zatvorenoj povratnoj sprezi zavisi samo od otpornika R_2 .

Značajno je napomenuti prednost kod strujnog operacionog pojačavača sa naponskom povratnom spregom, koja se odražava u mogućnosti korišćenja nelinearnih otpornika u povratnoj sprezi, bez gubitka na performansama koje se tiču linearnosti pojačavača. Korišćenje nelinearnih otpornika je moguće, zbog toga što pojačavač forsira virtuelnu masu na svom ulazu, a to dalje vodi do jednakih padova napona na otpornicima R_1 i R_2 . Time je moguće poništavanje nelinearnih komponenti.

Ukoliko se otpornici u povratnoj sprezi R_1 i R_2 mijenjaju simultano, tako da njihov odnos ostane nepromijenjen, asimptotsko pojačanje će takođe ostati nepromijenjeno, ali će faktor povratne sprege dostići svoj maksimum. Optimalne vrijednosti za otpornosti R_1 i R_2 se dobijaju tako što se nađe prvi izvod faktora povratne grane po otpornosti R_2 , a zatim ga izjednačimo sa nulom, smatrajući da je asimptotsko pojačanje G_∞ konstantno.

$$\frac{dT}{dR_2} = \frac{-Z_T(s) \left(1 - \frac{r_i r_o^+}{R_2^2} (G_\infty - 1)\right)}{\left[R_2 + r_i + r_o^+ G_\infty + \frac{r_i r_o^+}{R_2} (G_\infty - 1)\right]^2} = 0 \quad (2.14)$$

$$1 - \frac{r_i r_o^+}{R_2^2} (G_\infty - 1) = 0 \quad \rightarrow \quad R_{1,opt} R_{2,opt} = r_i r_o^+ \quad (2.15)$$

Na osnovu relacija (2.14) i (2.15), dobijaju se sljedeće vrijednosti otpornosti R_1 i R_2 :

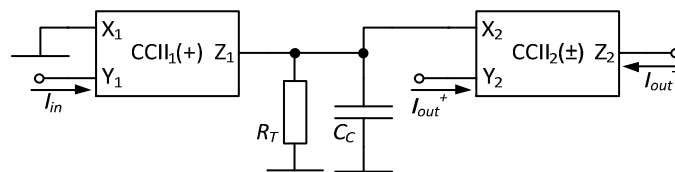
$$R_{1,opt} = \sqrt{\frac{r_i r_o^+}{G_\infty - 1}} ; R_{2,opt} = \sqrt{r_i r_o^+ (G_\infty - 1)} \quad (2.16)$$

Iz prethodne relacije se uočava da za različita asimptotska pojačanja postoje različite optimalne vrijednosti otpornosti R_1 i R_2 .

Uzimajući u obzir optimalne vrijednosti otpornosti R_1 i R_2 , maksimalni faktor povratne sprege iznosi:

$$T_{MAX}(s) = \frac{Z_T(s)}{r_i + r_o^+ G_\infty + R_2 + 2\sqrt{r_i r_o^+ (G_\infty - 1)}} \quad (2.17)$$

Na slici 2.3 prikazan je blok dijagram strujnog operacionog pojačavača sa naponskom povratnom spregom. Za konstrukciju su korišćeni strujni prenosnici druge generacije [20]-[22]. Strujni prenosnici druge generacije imaju tri priključka, od kojih su X i Y priključci ulazni priključci, dok je Z izlazni strujni priključak. Na Y priključak (kroz koji ne teče struja) se dovodi napon koji će biti preslikan na X priključak strujnog prenosnika druge generacije. Kroz X i Z priključak strujnog prenosnika teku iste struje. Strujni prenosnici druge generacije se pored oznake generacije označavaju sa + ili -, što označava da su ulazna i izlazna struja istog, odnosno suprotnog smjera.



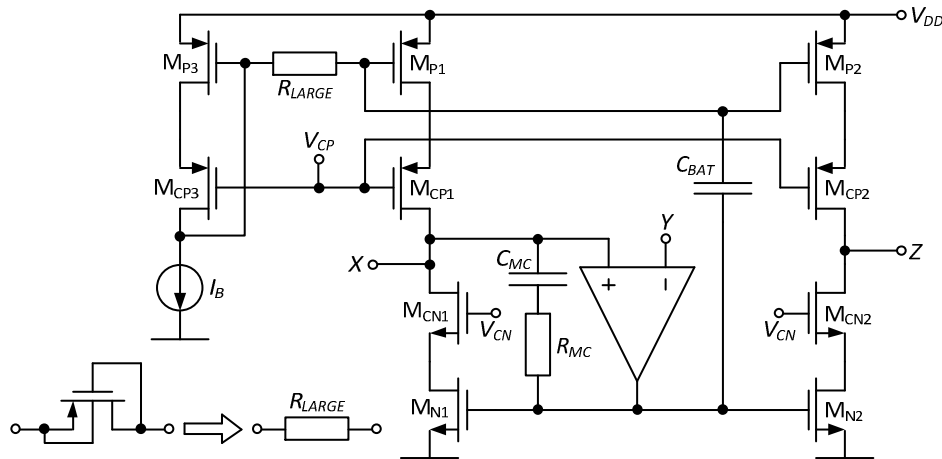
Slika 2.3 Blok šema strujnog pojačavača sa naponskom povratnom spregom (VFCOA) [18]

Transimpedansni pojačavač je konstruisan sa strujnim prenosnikom druge generacije $CCII_1+$ i otpornikom R_T . Na priključak Y_1 dovodi se odgovarajući jednosmjerni polarizacioni napon, koji se preslikava na priključak X_1 . Struja koja ulazi u priključak X_1 preslikava se na priključak Z_1 , na kojem se nalazi kompezacioni kondenzator C_C . S obzirom da priključak Y_2 ima beskonačnu ulaznu otpornost, sva ulazna struja protiče kroz paralelenu vezu otpornosti R_T i kapacitivnosti C_C . Vrijednost napona $V_{Z1}(s)$ na priključku Z_1 je:

$$V_{Z1}(s) = -I_{in} \frac{R_T}{1 + sR_TC_C} \quad (2.18)$$

Strujni prenosnik druge generacije $CCII_{1\pm}$, preslikava napon sa priključka Y_2 , na priključak X_2 . Presječna učestanost naponskog pratioca u sklopu strujnog prenosnika druge generacije unosi dodatni pol, koji je potrebno podesiti da bude dalje od dominantnog pola. Stoga propusni opseg strujnog prenosnika druge generacije postaje važan uslov za dizajn strujnog pojačavača.

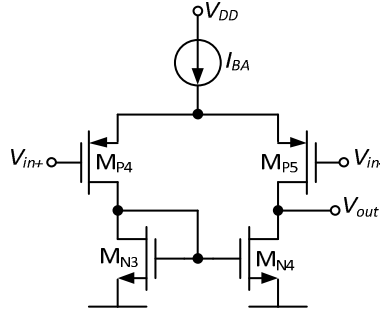
Jedan od načina da se omogući rad kola sa velikim strujama, a da se pri tome zadrži mala potrošnja, jeste korišćenje topologije klase AB [23], [24]. Na slici 2.4 prikazana je realizacija strujnog prenosnika druge generacije u klasi AB. Ovakva realizacija omogućava malu ulaznu otpornost na priključku X, visoku izlaznu otpornost na priključku Z, kao i beskonačnu ulaznu otpornost na priključku Y. Takođe, ovaj dizajn strujnog prenosnika druge generacije omogućava malu grešku nelinearnosti i mogućnost rada sa velikim strujama.



Slika 2.4 Strujni prenosnik druge generacije u klasi AB [18]

U sklopu ovog strujnog prenosnika druge generacije korišćeno je *wide-swing* strujno ogledalo u cilju povećanja izlazne otpornosti i smanjenja greške linearnosti. Ovdje treba napomenuti da postoje i druge konstrukcije izlaznog stepena koje imaju veće izlazne otpornosti, ali nisu efikasne sa stanovišta potrošnje [25]-[27].

Rad u klasi AB ostvaruje se prevodenjem jednosmjerne polarizacione struje I_B u polarizaciju gejtova strujnog ogledala. Napon na gejtovima MOSFET-ova M_{P1} , M_{P2} , M_{P3} je identičan, zato što jednosmjerna struja ne protiče kroz kondenzator C_{BAT} , samim tim pad napona na otporniku R_{LARGE} , je jednak nuli. Iz prethodno navedenog se vidi da C_{BAT} i R_{LARGE} ne utiču na jednosmjerne karakteristike. Prilikom dinamičkog režima rada, promjene napona na gejtovima MOSFET-ova M_{N1} i M_{N2} se odražavaju na napon gejtova MOSFET-ova M_{P1} i M_{P2} preko filtra propusnika visokih učestanosti koji čine C_{BAT} i R_{LARGE} . Koristeći velike vrijednosti za otpornost R_{LARGE} moguće je postići *cut-off* frekvenciju filtra propusnika visokih učestanosti od 1 Hz. Postiže se da kroz MOSFET M_{P2} teku značajno veće struje nego što je polarizaciona struja I_B , omogućavajući na taj način da izlazni stepen radi u klasi AB [28].



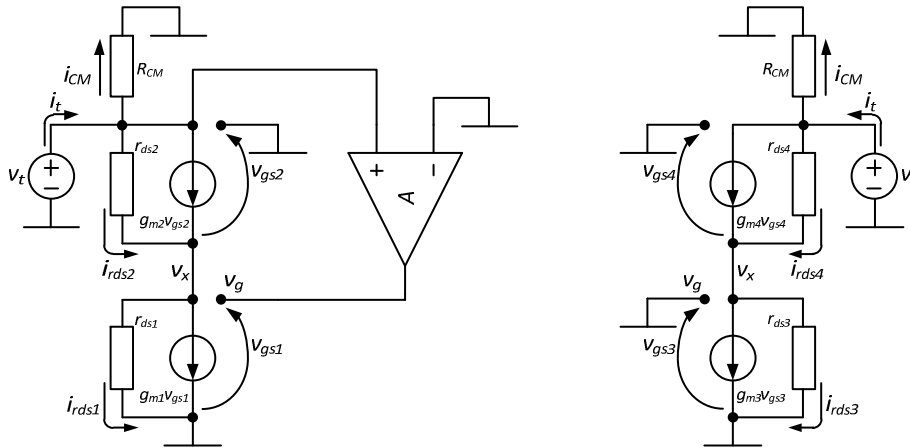
Slika 2.5 Pojačavač greške [18]

Pojačavač greške (slika 2.5) koji se nalazi na ulaznom dijelu predloženog strujnog pojačavača, omogućava postavljanje virtuelne mase na priključak X.

Ulazna i izlazna otpornost (slika 2.6), zadovoljavaju sljedeće izraze:

$$r_{in} = \frac{v_t}{i_t} = \frac{R_{CM}r_{ds2}(r_{ds1}g_{m2} + 1)}{R_{CM}(Ar_{ds1}r_{ds2}g_{m1}g_{m2} + 1) + r_{ds1}(r_{ds2}g_{m2} + 1)} \approx \frac{R_{CM}r_{ds1}r_{ds2}g_{m2}}{AR_{CM}r_{ds1}r_{ds2}g_{m1}g_{m2} + r_{ds1}r_{ds2}g_{m2}} \approx \frac{1}{Ag_{m1}} \quad (2.19)$$

$$r_{out} = \frac{v_t}{i_t} = \frac{R_{CM}r_{ds1}r_{ds2}g_{m2}}{r_{ds1}r_{ds2}g_{m2} + R_{CM}} \quad (2.20)$$



Slika 2.6 Ekvivalentna šema za nalaženje ulazne i izlazne otpornosti predloženog strujnog pojačavača

gdje je: r_{ds1} izlazna otpornost MOSFET-a M_{N1} , g_{m1} transkonduktansa MOSFET-a M_{N1} , r_{ds2} izlazna otpornost MOSFET-a M_{CN1} , g_{m2} transkonduktansa MOSFET-a M_{CN1} , r_{ds3} izlazna otpornost MOSFET-a M_{N2} , g_{m3} transkonduktansa MOSFET-a M_{N2} , r_{ds4} izlazna otpornost MOSFET-a M_{CN2} , g_{m4} transkonduktansa MOSFET-a M_{CN2} i R_{CM} izlazna otpornost *wide-swing* strujnog ogledala.

Kao što je prethodno rečeno, moguća je upotreba nelinearnih elemenata kao otpornika u grani povratne sprege. Slika 2.7 pokazuje granu povratne sprege koja je realizovana sa nelinearnim elementima. MOSFET-ovi M_{SW} koriste se kao prekidači, dok se MOSFET-ovi M_{PR1} i M_{PR2} koriste kao aktivni otpornici. Ako se MOSFET-ovi M_{PR1} i M_{PR2} dobro upare i kontrolišu

naponom V_R , onda će vrijednosti za otpornosti R_1 i R_2 u grani povratne sprege zadovoljavati sljedeće relacije:

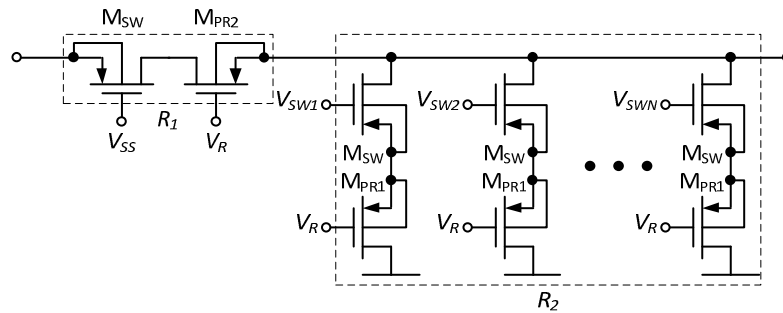
$$R_2 = nR(V_R) \quad , \quad R_1 = R(V_R) \quad (2.21)$$

gdje je n broj aktivnih MOSFET-ova. Na osnovu relacija (2.4), (2.13) i (2.21), dobijaju se sljedeća rješenja za asimptotsko pojačanje G_∞ i za propusni opseg pri zatvorenoj povratnoj sprezi ω_{CL} :

$$G_\infty = 1 + \frac{R_2}{R_1} = 1 + \frac{nR(V_R)}{R(V_R)} = 1 + n \quad (2.22)$$

$$\omega_{CL} = \frac{Z_T(0)\omega_{OL}}{R(V_R)} \quad (2.23)$$

Na osnovu relacija (2.22) i (2.23) zaključuje se da se asimptotsko pojačanje G_∞ može nezavisno podešavati od propusnog opsega pri zatvorenoj povratnoj sprezi ω_{CL} .



Slika 2.7 Otporna mreža konstruisana od aktivnih otpornika [18]

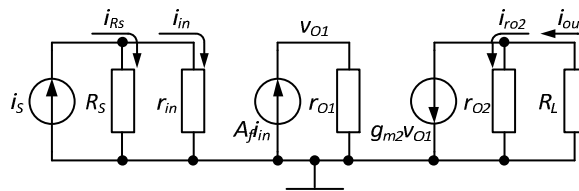
Predloženi strujni operacioni pojačavač sa naponskom povratnom spregom izrađen je u CMOS tehnologiji od $0.5 \mu\text{m}$. Dimenzije tranzistora izražene kao W/L ($\mu\text{m}/\mu\text{m}$) koji su korišćeni u ovom dizajnu imaju sljedeće vrijednosti: 100/0.6 (M_{P1} , M_{P2} , M_{P3} , M_{CN1} , M_{CN2}), 200/0.6 (M_{CP1} , M_{CP2} , M_{CP3}), 60/1.0 (M_{N1} , M_{N2} , M_{N3} , M_{N4}), 100/1.0 (M_{P4} , M_{P5}), 50/0.6 (M_{SW}), 13.5/1.0 (M_{PR1} , M_{PR2}). Polarizacione struje I_B i I_{BA} imaju vrijednosti $10 \mu\text{A}$, odnosno $5 \mu\text{A}$, respektivno, i realizovani su preko *wide-swing* strujnog ogledala. Napajanje ovog pojačavača se vrši sa 3.3 V. Snaga disipacije u režimu kada pojačavač ne pojačava iznosi $280.5 \mu\text{W}$. Površina čipa iznosi 0.126 mm^2 .

Rezultati pokazuju da pojačanje pri otvorenoj povratnoj sprezi (*open-loop gain*) ima vrijednost od 76 dB, presječna učestanost iznosi 5.6 MHz, dok je pretek faze 60° . Opseg pojačanja se kreće u granicama od 0 dB do 23.63 dB, sa propusnim opsegom od 1.8 MHz do 2.9 MHz. Propusni opseg se može kontrolisati preko kontrolnog napona V_R .

Autor Jader A. De Lima konstruisao je strujni pojačavač baziran na topologiji otvorene povratne sprege [7]. Strujni pojačavač se sastoji iz dva stepena i to: transrezistivnog stepena i transkonduktanskog stepena, u čijem sastavu se nalaze MOSFET-ovi koji rade u omskoj oblasti.

Kontrola pojačanja se obavlja preko odnosa dva kontrolna napona V_X i V_Y . Strujni pojačavač je izrađen u CMOS tehnologiji od 0.35 μm . Napaja se sa 1.1 V. Opseg pojačanja se kreće u granicama od 20 dB do 34 dB. Snaga disipacije u režimu kada pojačavač ne pojačava iznosi 56 μW .

Na slici 2.8 prikazana je ekvivalentna šema strujnog pojačavača preko modela za male signale, sa konačnim vrijednostima otpornosti izvora i potrošača. Ulazni stepen realizovan je preko strujnog pratioca i transrezistivnog pojačavača. Drugi stepen realizovan je preko transkonduktanskog pojačavača sa beskonačnom ulaznom otpornošću. Oba stepena su zasnovana na sličnoj strukturi koja se bazira na MOSFET-ovima koji rade u omskoj oblasti [29]. Za razliku od MOSFET-ova koji rade u režimu zasićenja, sa MOSFET-ovima koji rade u omskoj oblasti, moguće je postići manju grešku linearnosti. Važno je napomenuti da transkonduktansa g_m direktno zavisi od napona drejn-sors.



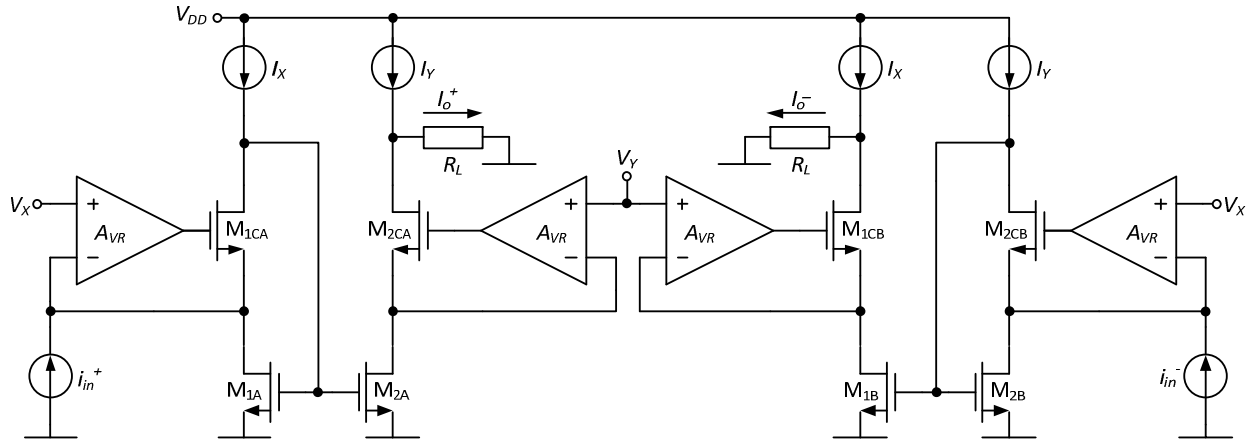
Slika 2.8 Ekvivalentna šema strujnog pojačavača [7]

Na osnovu šeme prikazane na slici 2.8, dobija se:

$$i_{out} = A_f \frac{R_S}{r_{in} + R_S} \frac{r_{o2}}{r_{o2} + R_L} g_{m2} r_{o1} i_{in} \quad (2.24)$$

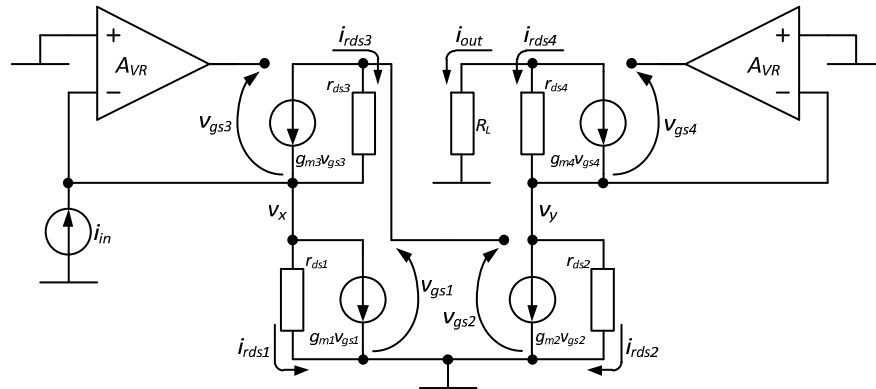
Na slici 2.9 prikazana je uprošćena šema pseudo-diferencijalnog pojačavača sa simetričnom konfiguracijom. Ovakav način rada prikazan je u radu [30]. Zahvaljujući tome što ovaj pojačavač radi u strujnom domenu, za dati napon napajanja, moguće je postići veći propusni opseg, veći opseg struja koje se procesiraju i manju grešku linearnosti, nego kod rada u naponskom domenu.

Strujni pratilac i transrezistivni stepen sastoje se od ulaznih MOSFET-ova M_{1A} (M_{1B}), kaskodnih MOSFET-ova M_{1CA} (M_{1CB}), operationog pojačavača i aktivnog opterećenja I_X , dok transkonduktor čine MOSFET-ovi M_{2A} (M_{2B}), M_{2CA} (M_{2CB}) i aktivno opterećenje I_Y . Uparivanje tranzistora je izvršeno tako što su upareni MOSFET-ovi M_{1A} i M_{1B} , MOSFET-ovi M_{1CA} i M_{1CB} , MOSFET-ovi M_{2A} i M_{2B} , MOSFET-ovi M_{2CA} i M_{2CB} . Operacioni pojačavač, pojačanja A_{VR} prenosi kontrolne napone V_X i V_Y , na napone drejn-sors i na taj način forsira omski režim rada MOSFET-ova M_{1A} , M_{1B} , M_{2A} i M_{2B} , tako da važi $V_{DS1A}=V_{DS2B}=V_X$ i $V_{DS2A}=V_{DS1B}=V_Y$.



Slika 2.9 Uprošćena šema predloženog strujnog pojačavača [7]

S obzirom da se prenošenje kontrolnih napona V_X i V_Y vrši na isti način, variranje njihovog odnosa V_X/V_Y usljed promjene temperature biće veoma malo. Strujni izvori I_X i I_Y upareni su uz minimalnu grešku, jer su realizovani preko *wide-swing* strujnog ogledala. Na slici 2.10 prikazan je model za male signale predloženog strujnog pojačavača, na osnovu kojeg je izvedena prenosna karakteristika.



Slika 2.10 Ekvivalentna šema za traženje strujnog pojačanja

Na osnovu šeme prikazane na slici 2.10, dobija se strujno pojačanje:

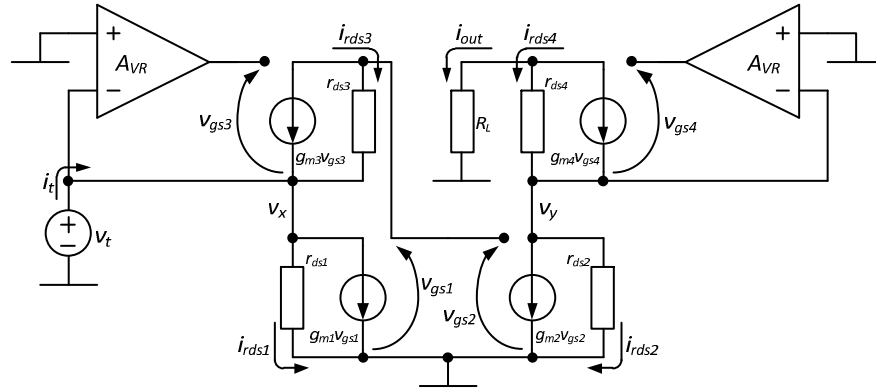
$$A_i = \frac{i_{out}}{i_{in}} = \frac{g_{m2}}{g_{m1}} = \frac{\beta_2 V_{DS2}}{\beta_1 V_{DS1}} = \frac{\left(\frac{W}{L}\right)_2 \mu_n C'_{ox} V_Y}{\left(\frac{W}{L}\right)_1 \mu_n C'_{ox} V_X} = \frac{\left(\frac{W}{L}\right)_2 V_Y}{\left(\frac{W}{L}\right)_1 V_X} \quad (2.25)$$

Iz prethodne relacije (2.25) se vidi da strujno pojačanje direktno zavisi od odnosa dimenzija MOSFET-ova $M_{1A}(M_{1B})$ i $M_{2A}(M_{2B})$, kao i od kontrolnih napona V_X i V_Y . Zahvaljujući ovome, moguće je precizno podešavati pojačanje uz nezavisnost od temperaturnih promjena.

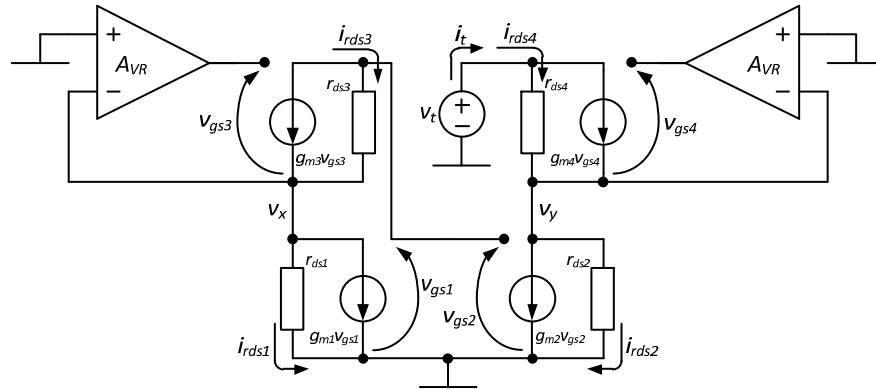
Na osnovu šema prikazanih na slikama 2.11 i 2.12, dobija se ulazna i izlazna otpornost:

$$r_{in} = \frac{v_t}{i_t} = \frac{1}{A_{VR} r_{ds3} g_{m1} g_{m3}} \quad (2.26)$$

$$r_{out} = \frac{v_t}{i_t} = A_{VR} r_{ds2} r_{ds4} g_{m4} \quad (2.27)$$



Slika 2.11 Ekvivalentna šema predloženog strujnog pojačavača za nalaženje ulazne otpornosti

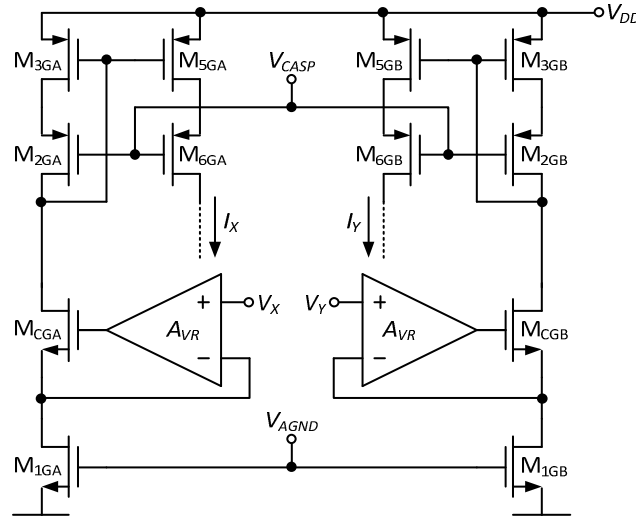


Slika 2.12 Ekvivalentna šema predloženog strujnog pojačavača za nalaženje izlazne otpornosti

gdje je: r_{ds1} izlazna otpornost MOSFET-a $M_{1A}(M_{2B})$, g_{m1} transkonduktansa MOSFET-a $M_{1A}(M_{2B})$, r_{ds2} izlazna otpornost MOSFET-a $M_{2A}(M_{1B})$, g_{m2} transkonduktansa MOSFET-a $M_{2A}(M_{1B})$, r_{ds3} izlazna otpornost MOSFET-a $M_{1CA}(M_{2CB})$, g_{m3} transkonduktansa MOSFET-a $M_{1CA}(M_{2CB})$, r_{ds4} izlazna otpornost MOSFET-a $M_{2CA}(M_{1CB})$ i g_{m4} transkonduktansa MOSFET-a $M_{2CA}(M_{1CB})$.

Operacioni pojačavač sa velikim pojačanjem služi za smanjenje ulazne otpornosti, kao i za povećanje izlazne otpornosti.

Gejtovi MOSFET-ova M_{1A} , M_{1B} , M_{2A} i M_{2B} treba da budu na odgovarajućem naponu koji diktira njihova struja polarizacije. Međutim, struja polarizacije sklona je promjeni usljed promjene pojačanja, odnosno promjene napona drejn-sors. Usljed promjene struje polarizacije javlja se neuparenost koja negativno utiče na performanse pojačavača. Stoga je potrebno konstruisati izvore I_X i I_Y (slika 2.13) tako da ih je moguće kontrolisati istim kontrolnim naponima V_X i V_Y . Transkonduktor sa jednim ulazom vezanim za referentni napon V_{AGND} , a drugim ulazom vezanim za kontrolne napone V_X ili V_Y , generiše struju koja teče kroz MOSFET-ove M_{5GA} , M_{6GA} , M_{5GB} i M_{6GB} .



Slika 2.13 Šema kola koje obavlja prilagodljivu polarizaciju [7]

Ukoliko se dimenzije podese tako da ispunjavaju sljedeći uslov: $(W/L)_{1GA}=(W/L)_{1A}=(W/L)_{1B}$, onda će struja I_X pratiti promjene kontrolnog napona V_X i odgovaraće struji polarizacije MOSFET-ova M_{1A} i M_{1B} . Takođe, ako se ispuni sljedeći uslov $(W/L)_{1GB}=(W/L)_{2A}=(W/L)_{2B}$, struja I_Y će pratiti promjene kontrolnog napona V_Y i odgovaraće struji polarizacije MOSFET-ova M_{2A} i M_{2B} .

Strujni pojačavač sa promjenljivim pojačanjem u opsegu od 20 dB do 34 dB, sa minimalnim propusnim opsegom od 1 MHz pri kapacitivnom opterećenju od 1 pF, konstruisan je u n-well CMOS tehnologiji od 0.35 μm sa napajanjem od 1.1 V.

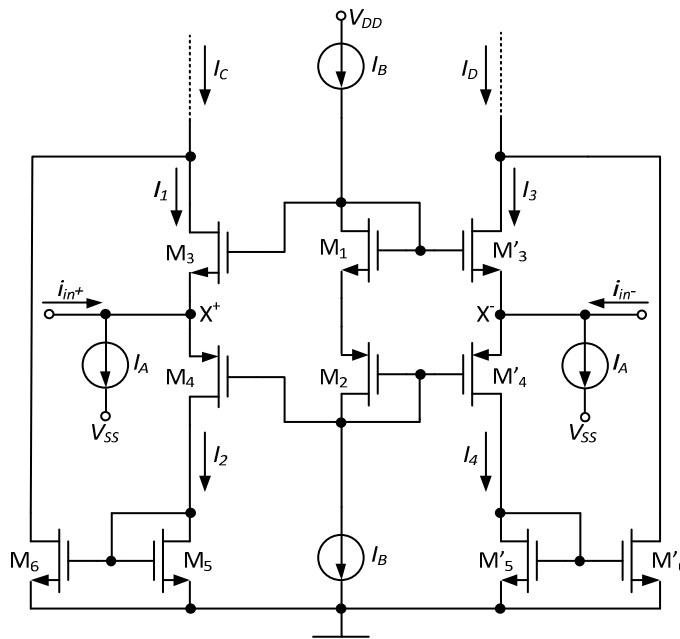
Opseg pojačanja se postiže tako što kontrolni naponi uzimaju sljedeće vrijednosti: $15\text{ mV} \leq V_X$, $V_Y \leq 75\text{ mV}$, pri tome je ispunjen uslov $(W/L)_1=(W/L)_2$. Naponska referenca V_{AGND} iznosi 0.7 V. U ovom dizajnu moguće je postići presječnu učestanost $f_{TR} > 6\text{ MHz}$. Ovim se dolazi do zaključka da je potrebno da bude zadovoljeno: $g_{m2} > 37.7\text{ }\mu\text{A/V}^2$ i $(W/L)_2 > 4.9$ za struju $I_A = 2\text{ }\mu\text{A}$.

Simulacije su rađene u PSPICE-u, korišćenjem Bsim3v3 modela. Presječna učestanost f_{TR} operacionog pojačavača koji se koristi u sklopu strujnog pojačavača iznosi 12.6 MHz, dok pretek faze iznosi 67° , za struju $I_A = 2\text{ }\mu\text{A}$. Generatori za kontrolne napone V_X i V_Y su idealni. Maksimalno pojačanje koje je ostvareno iznosi 33.5 dB, pri kontrolnim naponima $V_Y = 75\text{ mV}$ i $V_X = 15\text{ mV}$. Pri ovim vrijednostima propusni opseg f_{-3dB} iznosi 4.6 MHz. Snaga disipacije u režimu kada pojačavač ne obavlja pojačanje (quiescent power consumption) iznosi 56 μW . Za opseg temperatura od -25°C do 125°C , pokazuje se da pojačavač pri maksimalnom pojačanju od 33.5 dB, posjeduje odličnu invarijantnost prema temperaturi, na šta nam ukazuje parametar $f_{-0.5dB}$ koji iznosi 600 kHz.

Pri maksimalnoj izlaznoj struji koja iznosi 200 μA_{pp} , harmonijska izobličenja imaju vrijednosti od 0.8% i 0.9% za frekvencije od 1 kHz, odnosno 100 kHz. Pri minimalnom pojačanju od 20 dB spektralna gustina ulaznog šuma iznosi 405 $\text{pA}/\sqrt{\text{Hz}}$. Takođe se pokazuje, da je uparenost između MOSFET-ova koji rade u omskoj oblasti od kritičnog značaja za performanse ovog strujnog pojačavača. Ukoliko neuparenost iznosi $\pm 3\%$, harmonijska izobličenja imaju sljedeće vrijednosti: 3.41% pri frekvenciji od 1 kHz, i 4.24% pri frekvenciji od 100 kHz.

Autori *Khanittha Kaewdang* i *Wanlop Surakampontron* konstruisali su strujom kontrolisan diferencijalni strujni pojačavač klase AB u CMOS tehnologiji [31]. Dizajn se bazira na korišćenju kola za kvadriranje u klasi AB i strujnih ogledala. Posjeduje mogućnost linearnog podešavanja strujnog pojačanja, kao i malu potrošnju. Pojačanje se kontroliše preko jednosmjerne struje iz opsega od 0.1 μA do 400 μA . Rezultati su potvrđeni kroz simulacije koje su rađene u PSPICE-u.

Na slici 2.14 prikazano je kolo koje obavlja funkciju kvadriranja u klasi AB. Kolo se sastoji od: pojačavača u klasi AB, u čiji sastav ulaze MOSFET-ovi M_1 , M_2 , M_3 , M_4 , M_3' i M_4' , i MOSFET-ova M_5 , M_6 i M_5' , M_6' u sklopu strujnih ogledala. Jednosmjerna struja I_B predstavlja struju polarizacije za MOSFET-ove M_1 i M_2 . Na ovaj način obezbijedena je mala ulazna otpornost strujnog pojačavača.



Slika 2.14 Kolo za kvadriranje u klasi AB [31]

Slijedi analiza rada kola za kvadriranje u čiji sastav ulaze MOSFET-ovi M_1 , M_2 , M_3 i M_4 (isto izvođenje važi za MOSFET-ove M_1 , M_2 , M_3' , M_4'). Potrebno je naći struju koja protiče kroz strujno ogledalo sačinjeno od MOSFET-ova M_5 , kao i struju koja protiče kroz MOSFET M_3 , jer zbir ove dvije struje daje nam potrebnu struju I_C . Podrazumijeva se da svi tranzistori rade u režimu zasićenja. Naponi gejt-sors odgovarajućih MOSFET-ova dati su izrazima:

$$V_{gs1} = \sqrt{\frac{2I_{d1}}{\beta_1}} + V_{t1} \quad (2.28)$$

$$V_{sg2} = \sqrt{\frac{2I_{d2}}{\beta_2}} - V_{t2} \quad (2.29)$$

$$V_{gs3} = \sqrt{\frac{2I_{d3}}{\beta_3}} + V_{t3} \quad (2.30)$$

$$V_{sg4} = \sqrt{\frac{2I_{d4}}{\beta_4}} - V_{t4} \quad (2.31)$$

Faktori β za MOSFET-ove M_1 , M_2 , M_3 i M_4 su jednaki, $\beta_1=\beta_2=\beta_3=\beta_4=\beta$. Napon praga za MOSFET-ove M_1 i M_3 je isti, $V_{t1}=V_{t3}=V_{tm}$, kao i za MOSFET-ove M_2 i M_4 , $V_{t2}=V_{t4}=V_{tp}$.

Na osnovu električne šeme prikazane na slici 2.14 i relacija (2.28)-(2.31) dobija se:

$$\sqrt{I_1} + \sqrt{I_2} = 2\sqrt{I_B} \quad (2.32)$$

$$I_1 - I_2 = I_A - i_{in1} \quad (2.33)$$

Slijedi da je:

$$I_1 = I_B + \frac{I_A - i_{in1}}{2} + \frac{(I_A - i_{in1})^2}{16I_B} \quad (2.34)$$

$$I_2 = I_B - \frac{I_A - i_{in1}}{2} + \frac{(I_A - i_{in1})^2}{16I_B} \quad (2.35)$$

S obzirom na to da je kolo simetrično, struje I_3 i I_4 , mogu se zapisati na sljedeći način:

$$I_3 = I_B + \frac{I_A - i_{in2}}{2} + \frac{(I_A - i_{in2})^2}{16I_B} \quad (2.36)$$

$$I_4 = I_B - \frac{I_A - i_{in2}}{2} + \frac{(I_A - i_{in2})^2}{16I_B} \quad (2.37)$$

Struje I_C i I_D , su date sljedećim izrazima:

$$I_C = I_1 + I_2 = 2I_B + \frac{(I_A - i_1)^2}{8I_B} = 2I_B + \frac{(I_A - i_{in}^+)^2}{8I_B} \quad (2.38)$$

$$I_D = I_3 + I_4 = 2I_B + \frac{(I_A + i_2)^2}{8I_B} = 2I_B + \frac{(I_A + i_{in}^-)^2}{8I_B} \quad (2.39)$$

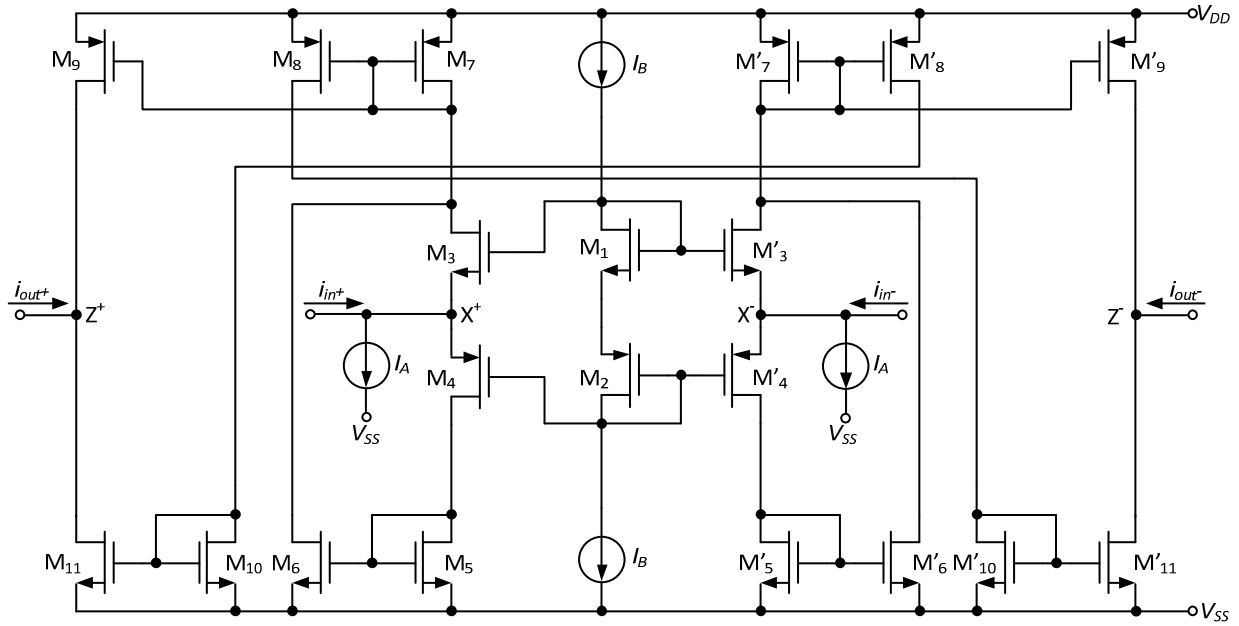
Na slici 2.15 prikazana je realizacija strujom kontrolisanog strujnog pojačavača u CMOS tehnologiji u klasi AB. Kako bi se obezbijedilo da ovakav dizajn ima visok faktor potiskivanja srednje vrijednosti signala (CMRR), potrebno je da izlazni priključak bude plivajući (*floating*). Dizajn se zasniva na korišćenju dva kontrolisana strujna pojačavača za invertujući i neinvertujući

ulaz. Strujni pojačavač se sastoji od kola za kvadriranje koje je prikazano na slici 2.14, i strujnih ogledala koja su formirana od MOSFET-ova: $M_7, M_8, M_9, M_7', M_8', M_9', M_{10}, M_{11}, M_{10}'$ i M_{11}' . Preko strujnih ogledala struje I_C i I_D se multipliciraju n puta.

Na osnovu relacija (2.38) i (2.39), mogu se zapisati izlazne struje i_{out1} i i_{out2} :

$$i_{out1} = (I_D - I_C)n = \left[\frac{(I_A - i_{in2})^2}{8I_B} - \frac{(I_A - i_{in1})^2}{8I_B} \right] n \quad (2.40)$$

$$i_{out2} = (I_C - I_D)n = \left[\frac{(I_A - i_{in1})^2}{8I_B} - \frac{(I_A - i_{in2})^2}{8I_B} \right] n \quad (2.41)$$



Slika 2.15 Predloženi strujom kontrolisan strujni pojačavač [31]

Sada se iz relacija (2.40) i (2.41) izlazna struja i_{out} , može zapisati na sljedeći način:

$$i_{out} = i_{out1} - i_{out2} = \frac{nI_A}{2I_B} (i_{in1} - i_{in2}) + n \frac{i_{in2}^2 - i_{in1}^2}{4I_B} \quad (2.42)$$

S obzirom da je ispunjeno $i_{in2} = -i_{in1}$, i $i_{out2} = -i_{out1}$, onda važi sljedeća relacija:

$$i_{out} = \frac{nI_A}{2I_B} i_{in} \quad (2.43)$$

Ukoliko struju I_B zadržimo konstantnom, dobijamo pojačanje koje je linearno promjenljivo i zavisi od kontrolne struje I_A i multiplikativnog faktora n .

Ulazna otpornost između priključaka X^+ i X^- data je izrazom:

$$r_{X^+X^-} = \frac{1}{g_{m3} + g_{m4}} + \frac{1}{g'_{m3} + g'_{m4}} \quad (2.44)$$

Izlazna otpornost između priključaka Z^+ i Z^- data je izrazom:

$$r_{Z^+Z^-} = \frac{nr_{ds9}r_{ds11}}{nr_{ds9} + r_{ds11}} + \frac{nr'_{ds9}r'_{ds11}}{nr'_{ds9} + r'_{ds11}} \quad (2.45)$$

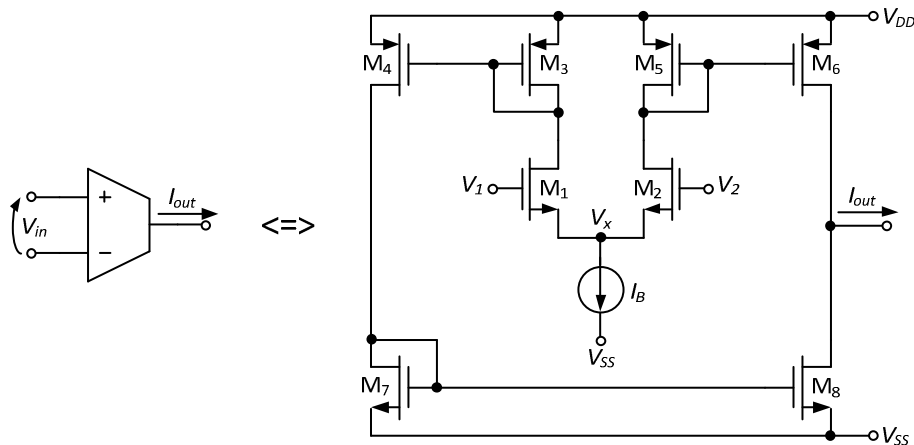
Gdje je: r_{ds9} izlazna otpornost MOSFET-a M_9 , r'_{ds9} izlazna otpornost MOSFET-a M'_9 , r_{ds11} izlazna otpornost MOSFET-a M_{11} , r'_{ds11} izlazna otpornost MOSFET-a M'_{11} , g_{m3} transkonduktansa MOSFET-a M_3 , g_{m4} transkonduktansa MOSFET-a M_4 , g'_{m3} transkonduktansa MOSFET-a M'_3 , g'_{m4} transkonduktansa MOSFET-a M'_4 i n multiplikativni faktor.

Simulacija rada predloženog strujnog pojačavača urađena je pomoću PSPICE-a korišćenjem tehnološkog procesa TSMC 0.18 μm u CMOS tehnologiji. U ovoj tehnologiji napon praga za n-kanalni MOSFET iznosi 0.43 V, dok za p-kanalni iznosi -0.42 V. Faktor multiplikacije n iznosi 10.

Za predloženi pojačavač (slika 2.15), kontrolne struje imaju sljedeće vrijednosti: $I_A=100 \mu\text{A}$ i $I_B=100 \mu\text{A}$. U ovom slučaju strujno pojačanje iznosi 5 puta. Pojačavač se napaja sa $\pm 1 \text{ V}$, dok snaga disipacije iznosi 8 mW. Greška nelinearnosti u simulacijama iznosi oko 1.5%. Za navedeno strujno pojačanje od 5 puta, propusni opseg f_{-3dB} iznosi 850 MHz.

Autori *Khanittha Kaewdang*, *Wanlop Surakampontron* i *Nobuo Fujii* dizajnirali su dva kontrolisana strujna pojačavača [32] u CMOS tehnologiji. Prvi je kontrolisan naponom, dok je drugi kontrolisan strujom. Oba strujna pojačavača konstruisana su na bazi transkonduktora sa linearnom kontrolom pojačanja. Svoju linearnost postižu tako što kvadriraju nelinearnu transkonduktansu kod transkonduktora. Greška nelinearnosti kod naponom kontrolisanog strujnog pojačavača ne prelazi 1%, za kontrolni napon V_C iz opsega od -2 V do 2 V. Za strujom kontrolisan strujni pojačavač greška nelinearnosti ne prelazi 1.5 %. Opseg pojačanja se kreće od 0.1 do 20 puta. Rezultati su potvrđeni kroz PSPICE simulacije.

Podrazumijeva se da svi tranzistori rade u režimu zasićenja. S obzirom da je korišćenja tehnologija od 2 μm , može se reći da važi standardni kvadratni model koji opisuje struju koja protiče kroz MOSFET.



Slika 2.16 Šema transkonduktora [32]

Na slici 2.16 prikazana je realizacija transkonduktora koji se sastoji od: dijela koji transformiše razliku ulaznih napona $V_{in}=V_1-V_2$ u izlaznu struju I_{out} , strujnih ogledala kojih čine MOSFET-ovi M_3 - M_8 i polarizacione struje I_B . Polazeći od pretpostavke da su MOSFET-ovi M_1 i M_2 savršeno upareni i da strujna ogledala preslikavaju struju u odnosu 1:1, slijedi analiza da struje I_1, I_2 i I_{OUT} prate sljedeće izraze.

$$I_1 = \frac{\beta_1}{2} (V_1 - V_X - V_{t1})^2 \quad (2.46)$$

$$I_2 = \frac{\beta_2}{2} (V_2 - V_X - V_{t2})^2 \quad (2.47)$$

$$I_{OUT} = I_2 - I_1 \quad (2.48)$$

Faktori β za MOSFET-ove M_1 i M_2 su jednaki, $\beta_1=\beta_2=\beta$. Napon praga za MOSFET-ove M_1 i M_2 je isti, $V_{t1}=V_{t2}=V_t$.

Na osnovu relacija (2.46), (2.47) i (2.48) dolazi se do izraza za izlaznu struju I_{OUT} i struju I_B :

$$I_{OUT} = \frac{\beta}{2} [V_1 - (V_X + V_t)]^2 - \frac{\beta}{2} [V_2 - (V_X + V_t)]^2 = \frac{\beta}{2} [2(V_X + V_t) - (V_1 + V_2)] \quad (2.49)$$

Struja polarizacije I_B se može zapisati na sljedeći način:

$$I_B = I_1 + I_2 = \beta(V_X + V_t)^2 - \beta(V_1 + V_2)(V_X + V_t) + \frac{\beta}{2} (V_1^2 + V_2^2) \quad (2.50)$$

Na osnovu relacija (2.49) i (2.50), dobija se konačni izraz za izlaznu struju I_{OUT} :

$$I_{out} = I_2 - I_1 = V_{in} \sqrt{\beta I_B} \sqrt{1 - \frac{V_{in}^2}{4I_B}} \quad (2.51)$$

gdje je $V_{in}=V_1-V_2$.

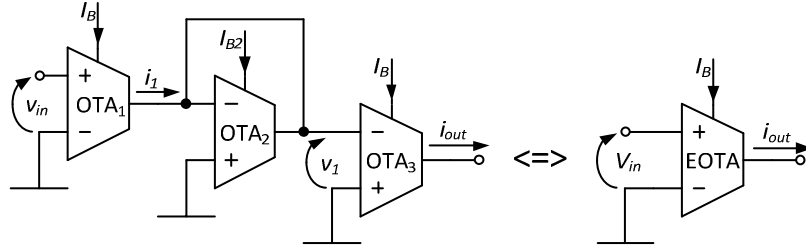
Transkonduktansa prikazanog transkonduktora se nalazi kao prvi izvod izlazne struje po ulaznom naponu, pri čemu je ulazni napon $v_{in} \rightarrow 0$:

$$g_m = \left. \frac{dI_{out}}{dv_{in}} \right|_{v_{in} \rightarrow 0} = \sqrt{\beta I_B} \quad (2.52)$$

Na slici 2.17 prikazan je transkonduktor koji je moguće kontrolisati linearno preko kontrolnog napona ili kontrolne struje. Prvi transkonduktor OTA_1 , čija je transkonduktansa g_{m1} transformiše ulazni napon v_{in} , u struju i_l koja teče kroz aktivni otpornik impedanse $Z_L=1/g_{m2}$, gdje je g_{m2} transkonduktansa drugog transkonduktora OTA_2 . Struja i_l generiše ulazni napon v_L u

treći transkonduktor OTA_3 . Ulazni napon u transkonduktor OTA_3 može se zapisati na sljedeći način:

$$v_1 = Z_L i_1 = \frac{g_{m1}}{g_{m2}} v_{in} \quad (2.53)$$



Slika 2.17 Elektronski i linearno kontrolisan transkonduktor [32]

Izlazna struja iz transkonduktora OTA_3 koja je ujedno i struja linearno kontrolisanog transkonduktora, može se zapisati na sljedeći način:

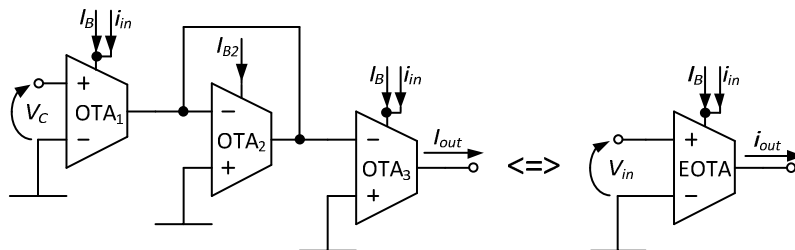
$$i_{out} = -g_{m3} v_1 = -\frac{g_{m1} g_{m3}}{g_{m2}} v_{in} \quad (2.54)$$

gdje važi: $g_{m1} = \sqrt{\beta_1 I_{B1}}$, $g_{m2} = \sqrt{\beta_2 I_{B2}}$, $g_{m3} = \sqrt{\beta_3 I_{B3}}$. S obzirom da je $I_{B1} = I_{B3} = I_B$ i $\beta_1 = \beta_2 = \beta_3$ izlazna struja se može zapisati na sljedeći način:

$$i_{out} = -I_B \frac{\sqrt{\beta_1 \beta_3}}{\sqrt{\beta_2 I_{B2}}} v_{in} = -I_B \beta_T v_{in} = -g_{mT} v_{in} \quad (2.55)$$

gdje je g_{mT} transkonduktansa linearno kontrolisanog transkonduktora, β_T faktora pojačanja linearno kontrolisanog transkonduktora. Izlazna struja i_{out} je direktno proporcionalna ulaznom naponu v_{in} , preko struje polarizacije I_B .

Na slici 2.18 prikazan je kontrolisani strujni pojačavač koji se sastoji od kontrolisanog transkonduktora prikazanog na slici 2.17. Ulazna struja koja se pojačava i_{in} dodaje se kontrolnoj struji I_B . Ulazni napon transkonduktora zapravo je kontrolni napon V_C .



Slika 2.18 Naponom kontrolisan strujni pojačavač [32]

Imajući u vidu relaciju (2.55) dolazi se do izraza za izlaznu struju pojačavača:

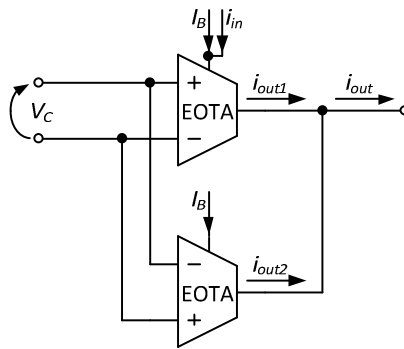
$$i_{out} = -\beta_T V_C (I_B + i_{in}) = -\beta_T V_C I_B - \beta_T V_C i_{in} \quad (2.56)$$

Iz relacije (2.56), može se uočiti da se izlazni strujni signal sastoji od AC i DC komponente. Na slici 2.19 prikazan je jedan način eliminacije DC komponente iz izlaznog signala. Izlazna struja iz linearno kontrolisanog transkonduktora EOTA₁ je i_{out1} , dok je i_{out2} izlazna struja iz linearno kontrolisanog transkonduktora EOTA₂. Rezultujuća struja i_{out} nalazi se kao suma struja i_{out1} i i_{out2} .

$$i_{out} = \beta_T V_C I_B + \beta_T V_C i_{in} - \beta_T V_C I_B = \beta_T V_C i_{in} \quad (2.57)$$

Iz relacije (2.57) uočava se da je izlazna struja direktno proporcionalna ulaznoj struji preko kontrolnog napona V_C . Strujno pojačanje prati sljedeću relaciju:

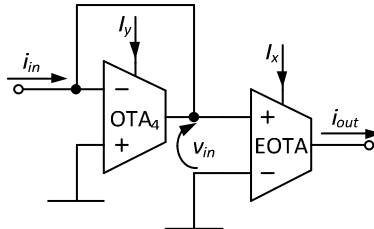
$$A_i = \beta_T V_C \quad (2.58)$$



Slika 2.19 Šema kola za eliminaciju jednosmjerne komponente [32]

Na slici 2.20 prikazan je strujom kontrolisan strujni pojačavač koji se sastoji od transkonduktora OTA₄ i linearno kontrolisanog transkonduktora EOTA. Ulazna struja ulazi u transkonduktor OTA₄, koji se ponaša kao aktivni otpornik, otpornosti $1/g_{m4}$. Pad napona na aktivnom otporniku, zapravo je ulazni napon v_{in} za linearno kontrolisani transkonduktor EOTA, tako da važi:

$$v_{in} = \frac{i_{in}}{g_{m4}} \quad (2.59)$$



Slika 2.20 Strujom kontrolisan strujni pojačavač [32]

Ulazni napon v_{in} , transformiše se u izlaznu struju i_{out} , preko linearno kontrolisanog transkonduktora EOTA, tako da važi:

$$i_{out} = -g_{mT} v_{in} = -\frac{g_{mT}}{g_{m4}} i_{in} = -\frac{g_{m1} g_{m3}}{g_{m2} g_{m4}} i_{in} \quad (2.60)$$

gdje je g_{mT} transkonduktansa linearno kontrolisanog transkonduktora i $g_{m1} = \sqrt{\beta_1 I_{B1}}$, $g_{m2} = \sqrt{\beta_2 I_{B2}}$, $g_{m3} = \sqrt{\beta_3 I_{B3}}$, $g_{m4} = \sqrt{\beta_4 I_{B4}}$. S obzirom da je $\beta_1 = \beta_2 = \beta_3 = \beta_4 = \beta$, $I_{B4} = I_{B2} = I_Y$, $I_{B1} = I_{B3} = I_X$ (slika 18), izlazna struja se može zapisati kao:

$$i_{out} = -\frac{I_X}{I_Y} i_{in} \quad (2.61)$$

Iz prethodne relacije uočava se da je izlazna struja direktno proporcionalna ulaznoj struji preko kontrolne struje I_X . Strujno pojačanje prati sljedeću relaciju:

$$A_i = -\frac{I_X}{I_Y} \quad (2.62)$$

Performanse predloženog kontrolisanog strujnog pojačavača verifikovane su kroz PSPICE. Korišćeni su SCN2 level 2 parametri od MOSIS-a za sve MOSFET-ove. Dimenzije MOSFET-ova su sljedeće: $W_1 = W_2 = 50 \text{ } \mu\text{m}$, $L_1 = L_2 = 10 \text{ } \mu\text{m}$, $W_3 = W_4 = W_5 = W_6 = W_7 = W_8 = 100 \text{ } \mu\text{m}$, $L_3 = L_4 = L_5 = L_6 = L_7 = L_8 = 10 \text{ } \mu\text{m}$. Strujni pojačavač se napaja sa $\pm 5 \text{ V}$.

Za naponom kontrolisan strujni pojačavač, vrijednosti polarizacionih struja iznose $I_B = 600 \text{ } \mu\text{A}$, i $I_{B2} = 1 \text{ mA}$. Za vrijednosti kontrolnog napona V_C koji se kreće u granicama od -2 V do 2 V , greška nelinearnosti ne prelazi $1 \text{ } \%$.

Za strujom kontrolisan strujni pojačavač, vrijednost kontrolnih parametara su sljedeće: $I_Y = 100 \text{ } \mu\text{A}$, i ona se ne mijenja, dok se struja I_X mijenja u opsegu od $10 \text{ } \mu\text{A}$ do 2 mA . Ni u ovom slučaju greška nelinearnosti ne prelazi $1.5 \text{ } \%$. Kao što se vidi opseg pojačanja se kreće od 0.1 do 20 puta (od -20 dB do 26 dB).

Autori *Carlos A. De La Cruz-Blas* i *Antonio Lopez-Martin* konstruisali su kontrolisani eksponencijalni strujni pojačavač u CMOS tehnologiji u klasi AB [12]. Strujni pojačavač je baziran na ugniježđenim translinearnim MOS petljama koje rade u režimu zasićenja, kao i u omskom režimu. Promjena pojačanja se bazira na pseudo-eksponencijalnom principu rada, koji ujedno omogućava kompaktan dizajn i izbjegava se korišćenje dodatnog kola za množenje. Ovaj strujni pojačavač može da radi pri malim naponima i da ima malu disipaciju snage. Strujni pojačavač je konstruisan u CMOS n-well tehnologiji od $0.5 \text{ } \mu\text{m}$. Moguća je kontrola pojačanja do 12 dB , pri naponu napajanja od $\pm 0.75 \text{ V}$, kao i disipacijom snage od $375 \text{ } \mu\text{W}$.

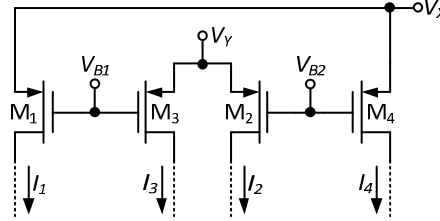
Izlazna karakteristika predloženog strujnog pojačavača je opisana na sljedeći način:

$$I_{out} = I_{in} e^{\frac{I_X}{I_B}} \quad (2.63)$$

Ovakvu realizaciju je teško sprovesti u standardnoj CMOS tehnologiji. Zbog toga se realizuje aproksimativno rješenje. Najčešća aproksimacija koja se koristi i koju nije teško realizovati je pseudo-eksponencijalna aproksimacija, koja je opisana na sljedeći način:

$$e^{\frac{I_X}{I_B}} = \frac{1 + \frac{I_X}{I_B}}{1 - \frac{I_X}{I_B}} = \sqrt{\frac{I_B + I_X}{I_B - I_X}} \quad (2.64)$$

Predloženi kontrolisani strujni pojačavač zasniva se na MOS translinearnim petljama. U takvim petljama postoji jedan broj tranzistora koji su postavljeni u smjeru kazaljke na satu, kao i u suprotnom smjeru. Na slici 2.21 prikazana je tipična translinearna petlja.



Slika 2.21 Translinearna petlja koju čine 4 p-kanalna MOSFET-a

$$I_1 = \frac{\beta_1}{2} (V_X - V_{B1} + V_{tp1})^2 \quad (2.65)$$

$$I_2 = \frac{\beta_2}{2} (V_Y - V_{B2} + V_{tp2})^2 \quad (2.66)$$

$$I_3 = \frac{\beta_3}{2} (V_Y - V_{B1} + V_{tp3})^2 \quad (2.67)$$

$$I_4 = \frac{\beta_4}{2} (V_X - V_{B2} + V_{tp4})^2 \quad (2.68)$$

Ukoliko je ispunjeno: $\beta_1 = \beta_2 = \beta_3 = \beta_4 = \beta$ i $V_{t1} = V_{t2} = V_{t3} = V_{t4} = V_{tp}$, dobija se:

$$\sqrt{I_1} + \sqrt{I_2} = \sqrt{\frac{\beta}{2}} [V_X + V_Y + 2V_{tp} - (V_{B1} + V_{B2})] \quad (2.69)$$

$$\sqrt{I_3} + \sqrt{I_4} = \sqrt{\frac{\beta}{2}} [V_X + V_Y + 2V_{tp} - (V_{B1} + V_{B2})] \quad (2.70)$$

Na osnovu relacija (2.69) i (2.70), slijedi relacija za MOS translinearnu petlju:

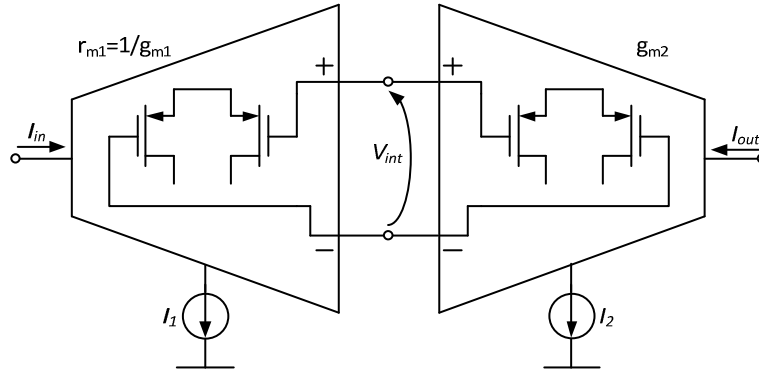
$$\sqrt{I_1} + \sqrt{I_2} = \sqrt{I_3} + \sqrt{I_4} \quad (2.71)$$

Iz prethodne relacije se vidi da je MOS translinearna petlja pogodna za strujno procesiranje. U dosadašnjim sistemima su korišćene najčešće jednostruke translinearne MOS

petlje, međutim u ovom dizajnu se koriste ugnijždene translinearne MOS petlje u klasi AB, radi postizanja kompaktnijeg dizajna.

Na slici 2.22 prikazana je osnovna ideja za predloženi dizajn. Gradivni blok se sastoji od dva transkonduktora koji su vezani *back-to-back*. Ulazna struja I_{in} , se konvertuje [33] u napon V_{int} preko transkonduktora čija je transkonduktansa g_{m1} , a onda se konvertuje u formu struje preko transkonduktora čija je transkonduktansa g_{m2} , tako da važi:

$$\frac{I_{out}}{I_{in}} = \frac{g_{m2}}{g_{m1}} \quad (2.72)$$



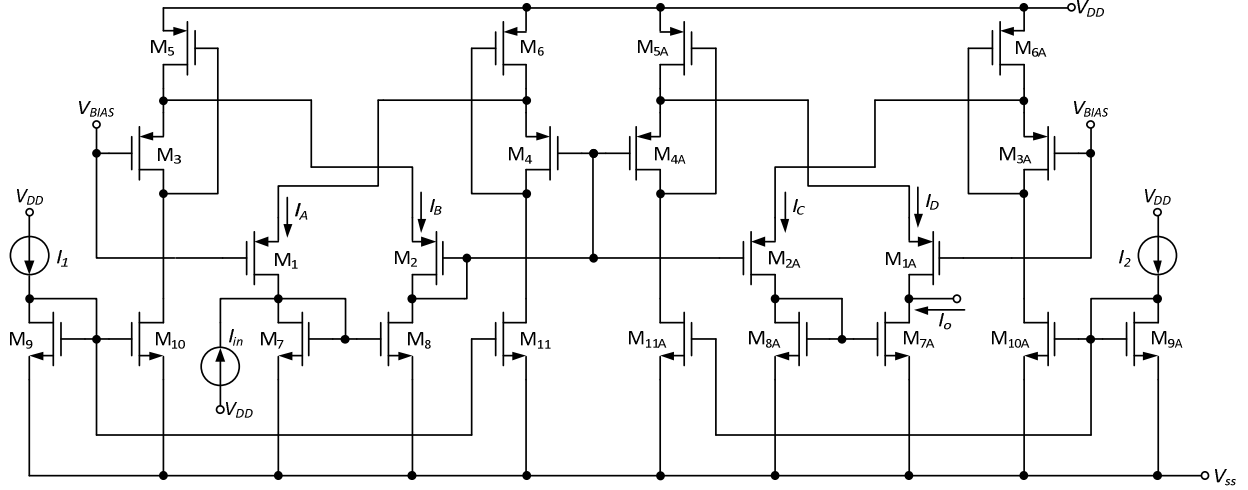
Slika 2.22 Pristup implementaciji translinearne MOS petlje [12]

Ako se transkonduktanse g_{m1} i g_{m2} kontrolišu preko struja I_1 i I_2 , onda se ovaj dizajn može nazvati strujom kontrolisan strujni pojačavač. Potrebno je da transkonduktanse ne zavise od promjena signala koji se pojačava.

Transkonduktori su konstruisani u klasi AB kako bi se postigao što manji napon napajanja kao i manja snaga disipacije [33]-[36]. Transkonduktori su realizovani tako da prate sljedeću relaciju [37]:

$$I_{out} = g_m V_{int} = \sqrt{8\beta I_B} V_{int} \quad (2.73)$$

Na slici 2.23 prikazana je električna šema strujnog pojačavača, koji se bazira na blok šemi prikazanoj na slici 2.22. MOSFET-ovi od M_{1A} do M_{11A} formiraju transkonduktor predložen u [37]. Ostali MOSFET-ovi formiraju aktivni otpornik. Kod ovog aktivnog otpornika izlaz je realizovan preko diodno vezanog MOSFET-a M_2 , dok je ulaz realizovan preko diodno vezanog MOSFET-a M_7 . Struje I_1 i I_2 služe za kontrolu aktivnog otpornika, odnosno transkonduktanse. Kontrolne struje se preslikavaju preko strujnih ogledala u čiji sastav ulaze MOSFET-ovi M_9 , M_{10} , M_{11} , M_{9A} , M_{10A} i M_{11A} . Napon polarizacije V_{BIAS} služi da se polarišu gejtovi MOSFET-ova unutar translinearne petlje, kako bi se omogućilo da MOSFET-ovi uvijek rade u režimu zasićenja.



Slika 2.23 Električna šema pojačavača sa promjenljivim pojačanjem u strujnom domenu korišćenjem pseudo-eksponencijalnog principa rada u klasi AB [12]

Zahvaljujući diodnoj vezi MOSFET-a M_7 i struji I_A , ulazna struja I_{in} može mijenjati smjer. Pomoću tri ugnijždene translinearne MOS petlje i strujnih ogledala dolazimo do prenosne karakteristike strujnog pojačavača.

Za translinearnu petlju koju čine MOSFET-ovi M_1 , M_2 , M_3 i M_4 važi sljedeća relacija:

$$\sqrt{I_A} + \sqrt{I_B} = 2\sqrt{I_1} \quad (2.74)$$

Za translinearnu petlju koju čine MOSFET-ovi M_{1A} , M_{2A} , M_{3A} i M_{4A} važi sljedeća relacija:

$$\sqrt{I_C} + \sqrt{I_D} = 2\sqrt{I_2} \quad (2.75)$$

Za translinearnu petlju koju čine MOSFET-ovi M_2 , M_3 , M_{1A} i M_{4A} važi sljedeća relacija:

$$\sqrt{I_B} + \sqrt{I_D} = \sqrt{I_1} + \sqrt{I_2} \quad (2.76)$$

Ulazna struja I_{in} zapisuje se kao:

$$I_{in} = I_B - I_A \quad (2.77)$$

Struje I_A , I_B , I_C i I_D prate sljedeće relacije:

$$I_A = I_1 - \frac{I_{in}}{2} + \frac{I_{in}^2}{16I_1} \quad (2.78)$$

$$I_B = I_1 + \frac{I_{in}}{2} + \frac{I_{in}^2}{16I_1} \quad (2.79)$$

$$I_C = I_2 + \frac{1}{2} \sqrt{\frac{I_2}{I_1}} I_{in} + \frac{I_{in}^2}{16I_1} \quad (2.80)$$

$$I_D = I_2 - \frac{1}{2} \sqrt{\frac{I_2}{I_1}} I_{in} + \frac{I_{in}^2}{16I_1} \quad (2.81)$$

Na osnovu relacija (2.80) i (2.81) može se zapisati izlazna struja kao:

$$I_{out} = I_C - I_D = I_{in} \sqrt{\frac{I_2}{I_1}} \quad (2.82)$$

Relacija (2.82) opisuje rad u strujnom domenu, gdje je moguće mijenjati pojačanje promjenom struja I_1 i I_2 . S obzirom da pojačanje zavisi od odnosa dvije struje, ovaj dizajn je pogodan sa stanovišta temperaturne invarijantnosti i procesa fabrikacije MOSFET-ova. Kako bi se omogućio pseudo-eksponencijalni rad, potrebno je struje I_1 i I_2 konstruisati tako da prate sljedeće zakone:

$$I_2 = I_B + I_X \quad (2.83)$$

$$I_1 = I_B - I_X \quad (2.84)$$

Ukoliko je ovo ispunjeno, izlazna struja će zadovoljavati eksponencijalni oblik:

$$I_{out} = I_{in} e^{\frac{I_X}{I_B}} = I_{in} \sqrt{\frac{I_B + I_X}{I_B - I_X}} \quad (2.85)$$

Minimalni napon napajanja koji je potreban da bi se napajao predloženi strujni pojačavač iznosi $V_{GS} + 2V_{DS}$. Do ovog zaključka se dolazi posmatrajući granu koju čine MOSFET-ovi M_2 , M_5 i M_8 .

Na osnovu relacija (2.78)-(2.81), snaga disipacije se može izračunati kao:

$$P = 5(I_1 + I_2)V_{DD} \quad (2.86)$$

Ova vrijednost se može održavati malom, a da se pri tome ne ugrozi opseg struja sa kojima pojačavač može da radi, zahvaljujući primjeni klase AB.

Neželjeni efekti drugog reda javljaju su usljed neidealnog kvadratnog zakona koji opisuje struju MOSFET-ova koji se nalaze unutar translinearne MOS petlje, kao što su: *body* efekat, koeficijent modulacije dužine kanala i zavisnost pokretljivost nosilaca naelektrisanja od električnog polja. Za eliminaciju *body* efekta, svaki MOSFET unutar translinearne MOS petlje imao je sopstveni *well*. Za smanjenje greške koja je zbog zavisnosti pokretljivosti nosilaca od električnog polja, primjenjuje se manji napon gej-t-sors. Takođe, da bi se u što većoj mjeri

smanjio uticaj koeficijenta modulacije dužine kanala, potrebno je da svi naponi unutar MOS translinearne petlje imaju iste napone drejn-sors, što nije lako postići. U ovom slučaju poželjno je izabrati dužinu kanala koja nije minimalna za datu tehnologiju. Zbog malog napona napajanja, potrebno je osigurati da tranzistori unutar petlje nikada ne promjene režim rada, odnosno da uvijek budu u režimu zasićenja, što se postiže pogodnim dimenzionisanjem.

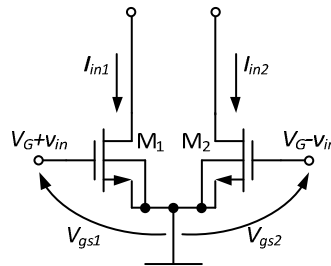
Predloženi strujni pojačavač napravljen je u CMOS tehnologiji od $0.5\ \mu\text{m}$, sa površinom čipa (bez *pad*-ova) od $0.035\ \text{mm}^2$. Napon napajanja ovog strujnog pojačavača iznosi $\pm 0.75\ \text{V}$, dok snaga disipacije iznosi $375\ \mu\text{W}$, za struje $I_1 = I_2 = 25\ \mu\text{A}$. Struja polarizacije je $I_{\text{BIAS}} = 25\ \mu\text{A}$, dok se struja I_X kreće u opsegu od $0\ \mu\text{A}$ do $20\ \mu\text{A}$. Maksimalna vrijednost izlazne struje dostiže $45\ \mu\text{A}$, što odgovara dinamičkom opsegu od $15\ \text{dB}$.

Pri ulaznoj struji $I_{\text{in}} = 2.5\ \mu\text{A}$, opseg struje I_X kreće se od $1\ \mu\text{A}$ do $16\ \mu\text{A}$, dok se pri ulaznoj struji $I_{\text{in}} = 10\ \mu\text{A}$, opseg struje I_X kreće od $6\ \mu\text{A}$ do $16\ \mu\text{A}$. Uočava se da sistem počinje da ulazi u zasićenje zbog toga što MOSFET-ovi unutar translinearne MOS petlje promijene režim rada.

Frekventne karakteristike predloženog kontrolisanog strujnog pojačavača mjerene su za struje $I_X = 0\ \mu\text{A}$, $I_X = 10\ \mu\text{A}$ i $I_X = 20\ \mu\text{A}$, pri čemu je ulazna struja $I_{\text{in}} = 10\ \mu\text{A}$. Za date struje I_X propusni opseg strujnog pojačavača iznosi: $f_{-3\text{dB}} = 36\ \text{MHz}$, $f_{-3\text{dB}} = 30\ \text{MHz}$ i $f_{-3\text{dB}} = 24\ \text{MHz}$, respektivno. Pri istim postavkama ulazni šum iznosi $23\ \text{pA}/\sqrt{\text{Hz}}$. Totalna harmonijska izobličenja iznose oko $1\ \%$, za struju $I_X = 20\ \mu\text{A}$ i ulaznu struju $I_{\text{in}} = 8\ \mu\text{A}$, pri čemu je frekvencija ulaznog signala $100\ \text{kHz}$.

Autori *Eric A.M. Klumpernik* i *Evert Seevinck* konstruisali su strujni pojačavač [8] koji se može kontrolisati preko kontrolnog napona ili kontrolne struje. U oba slučaja kontrolisanje pojačanja je linearno. Pojačanje je temperaturno nezavisno i ne zavisi od procesa fabrikacije. Presječna učestanost je približno konstantna za različita pojačanja. Dizajn je eksperimentalno valorizovan u diskretnoj tehnici.

Na slici 2.24 prikazan je uprošćeni model za izvođenje početnih relacija.



Slika 2.24 Diferencijalni pojačavač sa MOSFET-ovima [8]

Na osnovu slike 2.24 izvodi se relacija koja opisuje rad kola koje vrši transformaciju napona u struju [38]-[40].

$$I_{\text{in1}} = \frac{\beta_1}{2} (V_{\text{gs1}} - V_{\text{t1}})^2 = \frac{\beta_1}{2} (V_B + v_{\text{in}})^2 \quad (2.87)$$

$$I_{\text{in2}} = \frac{\beta_2}{2} (V_{\text{gs2}} - V_{\text{t2}})^2 = \frac{\beta_2}{2} (V_B - v_{\text{in}})^2 \quad (2.88)$$

gdje je polarizacioni napon gejtova MOSFET-ova $V_B = V_G - V_t$, strujno pojačanje MOSFET-ova $\beta_1 = \beta_2 = \beta$, napon praga MOSFET-ova $V_{t1} = V_{t2} = V_t$ i v_{in} ulazni naponski signal koji se pojačava.

Na osnovu relacija (2.87) i (2.88) dolazi se do izraza za razliku struja I_{in1} i I_{in2} :

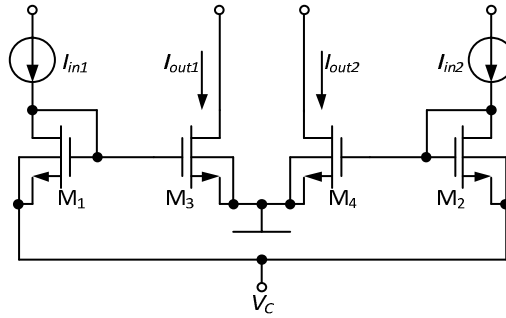
$$\Delta I_{in} = I_{in1} - I_{in2} = 2\beta V_B v_{in} \quad (2.89)$$

Na osnovu relacija (2.87)-(2.89) dobija se:

$$I_{in1} = \frac{\beta}{2} V_B^2 \left(1 + \frac{\Delta I_{in}}{2\beta V_B^2} \right)^2 = I_{IN0} \left(1 + \frac{\Delta I_{in}}{4I_{IN0}} \right)^2 \quad (2.90)$$

$$I_{in2} = \frac{\beta}{2} V_B^2 \left(1 - \frac{\Delta I_{in}}{2\beta V_B^2} \right)^2 = I_{IN0} \left(1 - \frac{\Delta I_{in}}{4I_{IN0}} \right)^2 \quad (2.91)$$

U relacijama (2.90) i (2.91), I_{IN0} je struja polarizacija MOSFET-ova, odnosno jednosmjerna komponenta strujnog signala koji se pojačava.



Slika 2.25 Naponom kontrolisan strujni pojačavač [8]

Na slici 2.25 prikazan je strujni pojačavač koji je kontrolisan kontrolnim naponom V_C . Pojačavač se sastoji od 4 MOSFET-a, od kojih su M_1 i M_2 ulazni MOSFET-ovi, a M_3 i M_4 izlazni MOSFET-ovi.

Na osnovu relacija (2.87), (2.88), (2.90) i (2.91) dobijaju se vrijednosti za napone V_{gs1} i V_{gs2} :

$$V_{gs1} = V_t + \sqrt{\frac{2I_{IN0}}{\beta}} + \sqrt{\frac{2I_{IN0}}{\beta} \frac{\Delta I_{in}}{4I_{IN0}}} \quad (2.92)$$

$$V_{gs2} = V_t + \sqrt{\frac{2I_{IN0}}{\beta}} - \sqrt{\frac{2I_{IN0}}{\beta} \frac{\Delta I_{in}}{4I_{IN0}}} \quad (2.93)$$

Naponi V_{gs3} i V_{gs4} preko MOSFET-ova M_3 i M_4 konvertuju se u izlazne struje I_{out1} i I_{out2} , respektivno, dok je koristan dio izlaznog signala jednak razlici struja I_{out1} i I_{out2} [38]. MOSFET-ovi M_3 i M_4 su identičnih karakteristika.

$$\Delta I_{out} = I_{out1} - I_{out2} = \frac{\beta}{2} \left[(V_C + V_{gs1} - V_t)^2 - (V_C + V_{gs2} - V_t)^2 \right] \quad (2.94)$$

Na osnovu relacije (2.94) slijedi da strujno pojačanje prati sljedeću relaciju:

$$A_i = \frac{\Delta I_{out}}{\Delta I_{in}} = 1 + V_C \sqrt{\frac{\beta}{2I_{IN0}}} \quad (2.95)$$

Ukoliko jednosmjerna struja polarizacije zadovoljava jednakost $I_{IN0} = \beta V_0^2/2$, onda se strujno pojačanje može zapisati kao:

$$A_i = \frac{\Delta I_{out}}{\Delta I_{in}} = 1 + V_C \sqrt{\frac{\beta}{2I_{IN0}}} = 1 + \frac{V_C}{V_0} \quad (2.96)$$

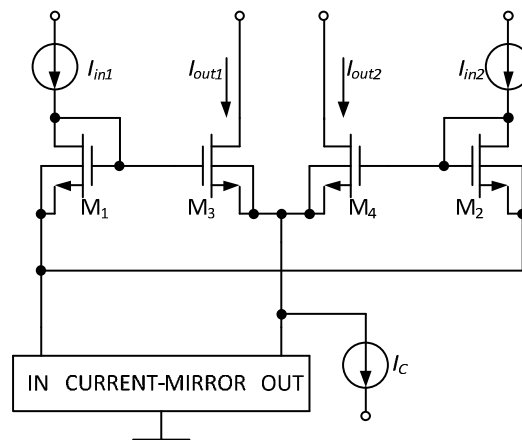
U ovom slučaju strujno pojačanje A_i ne zavisi od procesnih parametara, odnosno ne zavisi od neuparenosti komponenti koja se javlja prilikom procesa fabrikacije.

Šema koja prezentuje rad strujom kontrolisanog strujnog pojačavača prikazana je na slici 2.26. U ovom slučaju pored osnovna četiri MOSFET-a koja su korišćena kod realizacije sa naponom kontrolisanim strujnim pojačavačem, nalazi se i strujno ogledalo.

Imajući u vidu da priključci strujnog ogledala (ulazni i izlazni priključak) imaju približno iste napone, onda možemo reći da važi sljedeće: $V_{gs1} \approx V_{gs3}$ i $V_{gs2} \approx V_{gs4}$. Smatra se da su svi MOSFET-ovi identičnih karakteristika, odnosno izlazne struje I_{out1} i I_{out2} možemo zapisati kao:

$$I_{out1} = \frac{\beta}{2} (V_{gs3} - V_t)^2 \approx \frac{\beta}{2} (V_{gs1} - V_t)^2 \quad (2.97)$$

$$I_{out2} = \frac{\beta}{2} (V_{gs4} - V_t)^2 \approx \frac{\beta}{2} (V_{gs2} - V_t)^2 \quad (2.98)$$



Slika 2.26 Strujom kontrolisan strujni pojačavač [8]

Na osnovu relacija (2.97) i (2.98) nalazi se razlika izlaznih struja I_{out1} i I_{out2} :

$$\Delta I_{out} = \sqrt{\beta(V_{gs1} - V_{gs2})} \sqrt{(I_{out1} + I_{out2}) - \frac{\beta}{4}(V_{gs1} - V_{gs2})^2} \quad (2.99)$$

Na osnovu relacija (2.90), (2.91), (2.97) i (2.98) nalazi se suma ulaznih struja I_{in1} i I_{in2} :

$$I_{in1} + I_{in2} = 2I_{IN0} + \frac{\beta}{4}(V_{gs1} - V_{gs2})^2 \quad (2.100)$$

Na osnovu šeme prikazane na slici 2.26 dolazi se do relacije:

$$I_{in1} + I_{in2} + I_C = I_{out1} + I_{out2} \quad (2.101)$$

Na osnovu relacija (2.99)-(2.101) dobija se izraz za strujno pojačanje:

$$A_i = \frac{\Delta I_{out}}{\Delta I_{in}} = \sqrt{1 + \frac{I_C}{2I_{IN0}}} \quad (2.102)$$

Relacija (2.102) opisuje rad strujom kontrolisanog strujnog pojačavača. Ovaj dizajn se može podesiti da njegovo pojačanje bude neosjetljivo na temperaturne promjene i procesne parametre. Prethodno se postiže tako što kontrolna struje I_C i jednosmjerna polarizaciona struja I_{IN0} , zavise na isti način od promjene temperature.

Kod prikazanog dizajna kontrolisanog preko kontrolne struje, potreban je veći napon napajanja nego kod dizajna koji se kontroliše naponom, zbog prisustva strujnog ogledala. S druge strane, kod naponom kontrolisanog dizajna, izvor kontrolnog napona V_C potrebno je da ima malu impedansu, zbog toga što kroz njega protiče ulazna struja I_{in} .

Da bi se dobio utisak o frekventnim karakteristikama predloženih strujnih pojačavača, razmatran je slučaj kada se pojačavači pobuđuju sa diferencijalnim pobudama, odnosno struje I_{in1} i I_{in2} imaju iste apsolutne vrijednosti, ali su suprotnog znaka. Stoga kroz naponski izvor i strujno ogledalo neće prolaziti naizmjenične komponente. MOSFET-ovi M_1 , M_2 , M_3 i M_4 se ponašaju kao spojevi sa zajedničkim sorsom.

Kada je strujno pojačanje $A_i=1$ (vrijednosti kontrolnih veličina: $V_C=0$ V i $I_C=0$ A), oba predložena dizajna se ponašaju kao prosto strujno ogledalo, gdje je propusni opseg određen transkonduktansom MOSFET-ova i kapacitivnošću na ulazu. Pojačanje je moguće mijenjati preko kontrolnih veličina V_C i I_C , a da pri tome propusni opseg ostane nepromijenjen, zbog toga što se transkonduktansa i ulazna kapacitivnost ne mijenjaju. Za razliku od bipolarnih pojačavačkih stepena, koji imaju konstantnu presječnu učestanost, predloženi pojačavački stepeni sa MOSFET-ovima imaju konstantan propusni opseg.

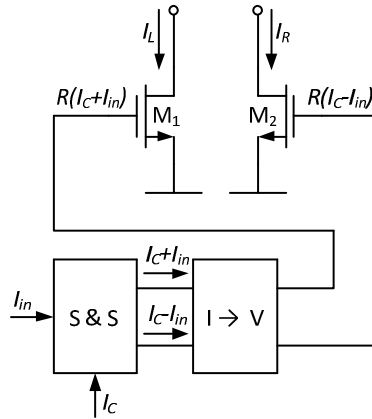
Rezultati za linearnost i za frekventne karakteristike dobijeni su korišćenem niza MOSFET-ova CA3600E. Sa nizom MOSFET-ova CA3600E na eksperimentalnoj pločici realizovane su šeme sa slika 2.25 i 2.26. Ulazne struje I_{in1} i I_{in2} su dovedene preko P kanalnih

MOSFET-ova. Napon napajanja iznosi 11.95 V. Naponi na gejtovima $+V_{in}$ i $-V_{in}$ iznosili su oko 10 V. Kontrolni napon V_C je promjenljiv. Mjerenja su rađena sa sljedećim postavkama: $I_{IN0}=50 \mu A$, $\sqrt{(\beta I_{IN0}/2)}=0.4$ V. Potrošači na izlazima su otpornici vrijednosti 100 Ω .

Mjerenje totalnih harmonijskih izobličenja vršeno je pri frekvenciji od 1 kHz, i vrijednosti ulazne amplitude $\Delta I_{in}=190 \mu A$, odnosno $\Delta I_{in}=100 \mu A$. Pri jediničnom strujnom pojačanju vrijednost totalnih harmonijskih izobličenja je ispod 0.5 %. Propusni opseg, odnosno frekvencija na kojoj pojačanje opadne za 3 dB, iznosi 1.1 MHz, pri ulaznoj jednosmjernoj struji polarizacije $I_{IN0}=50 \mu A$, za strujna pojačanja od 1 do 8 puta.

Autor *Zhenhua Wang* konstruisao je dvije CMOS ćelije koje imaju ulogu kontrolisanog strujnog pojačavača bez potrebe za povratnom spregom [41]. Jedna od ćelija je konstruisana za rad sa ulaznim strujama u diferencijalnom obliku. Obje predložene ćelije imaju veliko pojačanje koje se linearno kontroliše preko malih kontrolnih struja. Pri različitim pojačanjima ostvaren je konstantan frekventni opseg. Simulacije pokazuju mogućnost opsega pojačanja od 0.75 do 130 puta (-2.5 dB do 42 dB), pri kontrolnoj struji iz opsega od 4 μA do 15 μA . Frekventni opseg za dvije predložene ćelije iznosi 1.4 MHz.

Princip rada dvije predložene pojačavačke CMOS ćelije prikazan je na slici 2.27. Sastoji se od kola koje obavlja funkciju sabiranja i oduzimanja (S&S), linearnog konvertora struje u napon ($I \rightarrow V$) i uparenih MOSFET-ova M_1 i M_2 . MOSFET-ovi M_1 i M_2 rade u režimu zasićenja i obavljaju konverziju napona u struju koristeći kvadratnu zavisnost. I_{in} je struja koju je potrebno pojačati, dok je I_C kontrolna struja. Obje se dovode na ulaze kola za sabiranje i oduzimanje.



Slika 2.27 Principijelna šema strujnog pojačavača [41]

Nakon konverzije struje u napon, naponi $R(I_C+I_{in})$ i $R(I_C-I_{in})$ dovode se na gejtove MOSFET-ova M_1 i M_2 , pri čemu je R otpornost aktivnog otpornika u sklopu konvertora struje u napon (slika 2.28) i važi:

$$I_L = \frac{1}{2} \beta_1 (R(I_C + I_{in}) - V_{t1})^2 \quad (2.103)$$

$$I_R = \frac{1}{2} \beta_2 (R(I_C - I_{in}) - V_{t2})^2 \quad (2.104)$$

pri čemu je $\beta_1 = \beta_2 = \beta$ i $V_{t1} = V_{t2} = V_{tn}$.

Izlazna struja se na osnovu relacija (2.103) i (2.104) može zapisati kao:

$$I_{OUT} = I_L - I_R = 2\beta R I_{in} (R I_C - V_{tn}) \quad (2.105)$$

gdje je β faktor pojačanja, V_{tn} je napon praga n-kanalnog MOSFET-a.

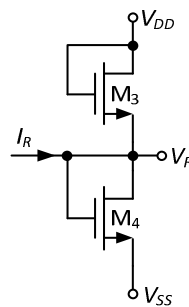
Iz izraza (2.105) se vidi da je pojačanje proporcionalno faktoru β i kontrolnoj struji I_C . Ovo je prednost u odnosu na prethodna rješenja, čije je pojačanje bilo proporcionalno kvadratnom korijenu faktora β ili kvadratnom korijenu kontrolne veličine. Zbog ove i prethodno navednih osobina predloženi strujni pojačavač u ovom radu, u odnosu na ostale ima prednost u sljedećim karakteristikama: veće pojačanje, linearna zavisnost pojačanja od kontrolne struje, manja disipacija snage, kao i manje dimenzije.

Za obavljanje konverzije iz struje u napon potrebno je da MOSFET-ovi u sklopu aktivnog otpornika budu upareni. U slučaju da ulazna struja nije u diferencijalnom obliku, potrebno je kolo koje obavlja funkciju sabiranja i oduzimanja. Dizajn je rađen u p-well CMOS tehnologiji od 3 μm .

Na slici 2.28 prikazano je kolo koje obavlja konverziju struje u napon [42]. Otpornik ima fiksnu otpornost. Otpornik se sastoji od dva uparena MOSFET-a koji rade u režimu zasićenja. Otpornost otpornika definiše se kao:

$$R = \frac{V_R}{I_R} = \frac{1}{g_{m3} + g_{m4}} = \frac{1}{2g_{m3}} = \frac{1}{2\beta_3(V_{DD} - V_{t3})} \quad (2.106)$$

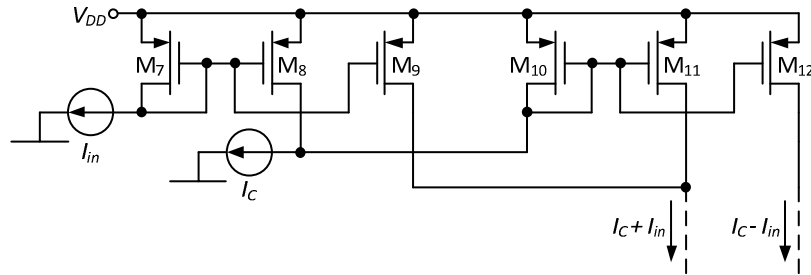
pri čemu su g_{m3} i g_{m4} transkonduktanse MOSFET-ova M_3 i M_4 , respektivno, i one su međusobno jednake, β_3 je faktor pojačanja MOSFET-ova M_3 i M_4 , V_{DD} je napon napajanja, dok je V_{t3} napon praga MOSFET-ova M_3 i M_4 .



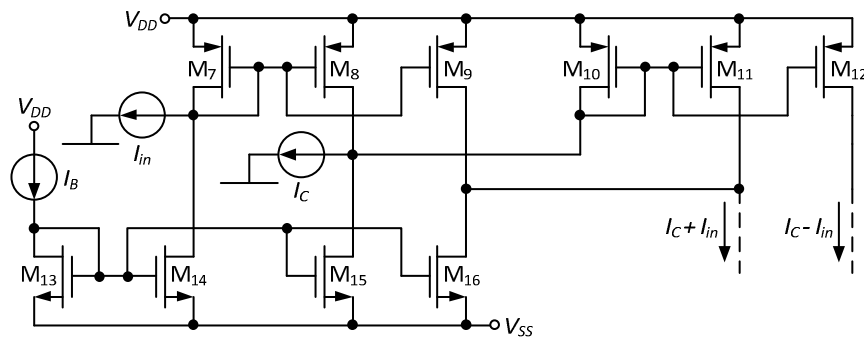
Slika 2.28 Otpornik konstruisan pomoću MOSFET-ova, za konverziju ulazne struje I_{in} u napon koji se vodi na gejtove MOSFET-ova M_1 i M_2 [41]

Kolo za sabiranje i oduzimanje može se konstruisati sa MOSFET-ovima na različite načine. Jedan način je namijenjen za unipolarno napajanje i male frekvencije, a drugi je namijenjen za bipolarno napajanje i visoke frekvencije. Prvi način prikazan je na slici 2.29. Sastoji se od dva strujna ogledala sa dvostrukim izlazima, realizovanih sa MOSFET-ovima M_7 - M_{12} . U idealnom slučaju izlazna struja je određena odnosom dimenzija MOSFET-ova. MOSFET

M_9 ima dimenzije dva puta veće nego MOSFET-ovi M_7 i M_8 . Isto važi i za MOSFET M_{12} . Uočava se da ova prosta realizacija obavlja funkciju i sabiranja i oduzimanja. Ovaj način je namijenjen za niske frekvencije i unipolarno napajanje.

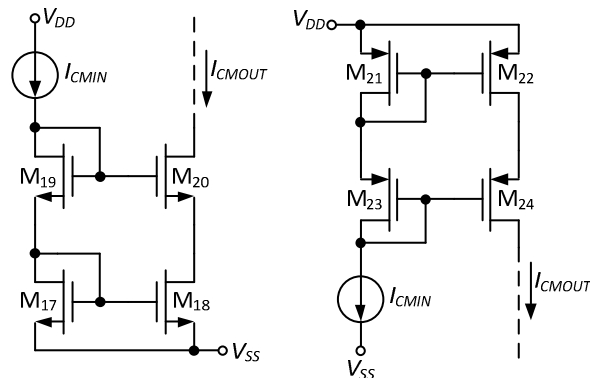


Slika 2.29 Šema kola koje obavlja funkciju sabiranja i oduzimanja za niži propusni opseg [41]



Slika 2.30 Šema kola koje obavlja funkciju sabiranja i oduzimanja za širi propusni opseg [41]

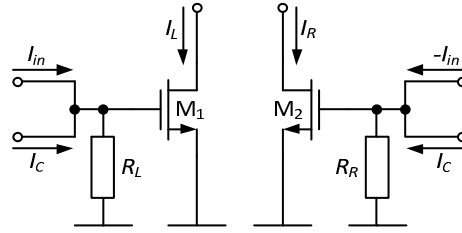
Kako bi se postigao širi frekventni opseg, polarizaciona struja I_B se preko strujnog ogledala sačinjenog od MOSFET-ova M_{13} - M_{16} , dovodi na MOSFET-ove M_7 - M_9 , kao što je prikazano na slici 2.30. Polarizaciona struja I_B može znatno poboljšati frekventne karakteristike pojačavača, bez ugrožavanja linearnosti sistema. Na slici 2.29. je prikazana realizacija sa prostim strujnim ogledalima, dok bi se prilikom unaprijeđenog dizajna koristila kaskodna strujna ogledala.



Slika 2.31 Kaskodna strujna ogledala za unaprijeđenu verziju kola za sabiranje i oduzimanje [41]

Praktična realizacija pojačavačkog stepena zavisi od forme ulaznog signala. Ukoliko ulazni signal nije u diferencijalnom obliku, potrebno je primjeniti pojačavačko kolo koje je prikazano

na slici 2.27. U slučaju potrebe za radom sa ulaznim diferencijalnim signalima, koristi se pojačavačko kolo prikazno na slici 2.32.



Slika 2.32 Pojačavačko kolo za rad sa diferencijalnim signalima [41]

Za analizu performansi predloženog kontrolisanog strujnog pojačavača korišćene su simulacije. Simulacije su izvršene na pojačavačkom stepenu koji je prikazan na slici 2.27. Pojačavačko kolo realizovano je u p-well CMOS tehnologiji od $3\text{ }\mu\text{m}$, pri tome su u simulaciju uključeni svi parazitni efekti. Simulacije su rađene pri struji polarizacije $I_B=10\text{ }\mu\text{A}$ i naponu napajanja $\pm 3.5\text{ V}$. Dimenzije MOSFET-ova M_1 i M_2 iznose $W_1=W_2=90\text{ }\mu\text{m}$ i $L_1=L_2=9\text{ }\mu\text{m}$. Dimenzije MOSFET-ova M_3 - M_6 su $W_3=W_4=W_5=W_6=3\text{ }\mu\text{m}$ i $L_3=L_4=L_5=L_6=60\text{ }\mu\text{m}$.

Simulacije pojačanja i kontrolabilnosti rađene su pri kontrolnoj struji I_C iz opsega od $4\text{ }\mu\text{A}$ do $15\text{ }\mu\text{A}$. Ukoliko kontrolna struja I_C ne prelazi vrijednost od $13\text{ }\mu\text{A}$, linearnost obje varijante strujnog pojačavača je u skladu sa matematičkim modelom. Za kontrolnu struju I_C čija je vrijednost iznad $13\text{ }\mu\text{A}$, dolazi do promjene režima rada MOSFET-ova u strujnim ogledalima u sklopu kola sa sabiranjem i oduzimanjem. Vrijednost totalnih harmonijskih izobličenja ima vrijednost manju od 0.5% , za ulaznu struju $I_{in} \leq 0.7I_C$. Opseg pojačanja predloženog strujnog pojačavača kreće se od 0.75 do 132 (od -2.5 dB do 42 dB). Frekventni opseg predloženog strujnog pojačavača iznosi $f_{3dB}=1.4\text{ MHz}$. Presječna učestanost za predloženi dizajn iznosi 185 MHz .

3 NAPONOM KONTROLISAN STRUJNI POJAČAVAČ NA BAZI OTPORNOG OGLEDALA U CMOS TEHNOLOGIJI

Predloženo rješenje naponom kontrolisanog strujnog pojačavača se bazira na otpornom ogledalu prikazanom na slici 3.1 [43], [44]. Podrazumijeva se da MOSFET-ovi M_1 i M_2 rade u omskom režimu, i da su identičnih karakteristika. Otpornost kanala R_{DS1} i R_{DS2} ovih MOSFET-ova definisana je kao odnos odgovarajućih napona drejn-sors i struje drejna:

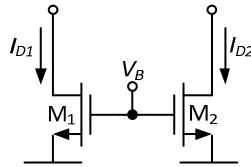
$$R_{DS1} = \frac{V_{DS1}}{I_{D1}} = \frac{1}{\beta_1(V_{GS1} - V_{t1})} \quad (3.1)$$

$$R_{DS2} = \frac{V_{DS2}}{I_{D2}} = \frac{1}{\beta_2(V_{GS2} - V_{t2})} \quad (3.2)$$

gdje su β_1 i β_2 faktori pojačanja MOSFET-ova M_1 i M_2 , redom, V_{GS1} i V_{GS2} naponi gejt-sors MOSFET-ova M_1 i M_2 , redom, V_{DS1} i V_{DS2} naponi drejn-sors MOSFET-ova M_1 i M_2 , redom, V_{t1} i V_{t2} naponi pragova MOSFET-ova M_1 i M_2 , redom, I_{D1} i I_{D2} struje drejna MOSFET-ova M_1 i M_2 , redom. Uparenost MOSFET-ova M_1 i M_2 obezbjeđuje jednakost njihovih faktora pojačanja β_1 i β_2 , kao i njihovih napona pragova V_{t1} i V_{t2} , dok je identičnost napona gejt-sors V_{GS1} i V_{GS2} MOSFET-ova M_1 i M_2 obezbjeđena samim dizajnom prikazanim na slici 3.1. Sada se na osnovu relacija (3.1) i (3.2) dolazi do zaključka da su otpornosti R_{DS1} i R_{DS2} jednake:

$$R_{DS1} = R_{DS2} \rightarrow \frac{V_{DS1}}{I_{D1}} = \frac{V_{DS2}}{I_{D2}} \quad (3.3)$$

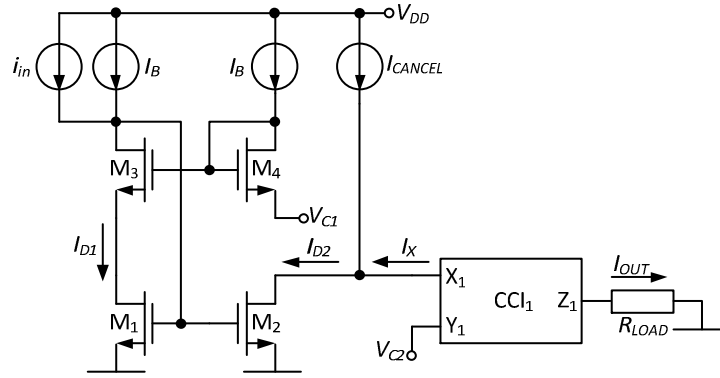
Blok šema strujnog pojačavača prikazna ja na slici 3.2. Otporno ogledalo koga čine MOSFET-ovi M_1 i M_2 predstavlja bazni dio strujnog pojačavača. Preko polarizacionih strujnih izvora koji generišu struju I_B i kola za transfer kontrolnog napona V_{C1} , koga čine MOSFET-ovi M_3 i M_4 koji rade u režimu zasićenja, vrši se polarizacija gejtova MOSFET-ova M_1 i M_2 . Za transfer kontrolnog napona V_{C2} koristi se naponski follower u sklopu strujnog prenosnika prve generacije CCI [45], na čiji Y priključak se dovodi kontrolni napon V_{C2} .



Slika 3.1 Otporno ogledalo

Na osnovu relacije (3.3) dobija se da je struja drejna I_{D2} MOSFET-a M_2 prikazanog na slici 3.2 data sljedećim izrazom:

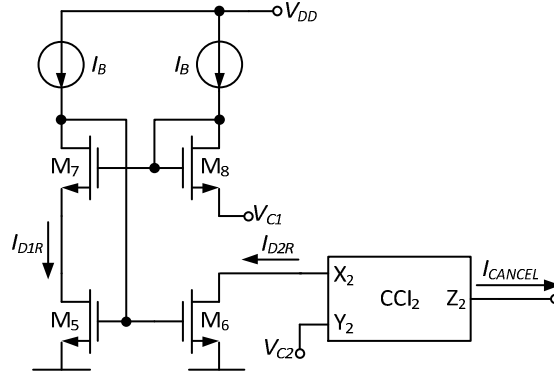
$$I_{D2} = \frac{V_{DS2}}{V_{DS1}} I_{D1} = \frac{V_{C2}}{V_{C1}} I_{D1} \quad (3.4)$$



Slika 3.2 Blok šema strujnog pojačavača

U idealnom slučaju iste DC struje protiču kroz MOSFET-ove M_3 i M_4 . Zbog režima zasićenja, zanemarujući modulaciju dužine kanala MOSFET-ova M_3 i M_4 , njihovi naponi gejtersors V_{GS3} i V_{GS4} su jednaki, $V_{GS3}=V_{GS4}$. Na taj način se obezbijuje prenos kontrolnog napona V_{C1} na dren MOSFET-a M_1 . Kontrolni napon V_{C2} se preko naponskog *follower*-a u sklopu strujnog prenosnika prve generacije CCI_1 prenosi na dren MOSFET-a M_2 . Pored toga što obavlja prenos kontrolnog napona V_{C2} , strujni prenosnik prve generacije CCI_1 obavlja i ulogu izlaznog stepena u predloženom strujnom pojačavaču. Struja koja teče kroz X_1 priključak strujnog prenosnika prve generacije CCI_1 se preko strujnog *follower*-a prenosi na Z_1 priključak i ujedno predstavlja izlaznu struju I_{out} koja protiče kroz potrošač R_{LOAD} .

Predloženi kontrolisani strujni pojačavač pojačava ne samo male strujne signale, nego i jednosmjernu struju polarizacije I_B . Pojačana jednosmjerna struja drejna I_{D2} MOSFET-a M_2 (3.4), koja predstavlja ulaznu jednosmjernu struju strujnog prenosnika CCI_1 , može dostići vrijednosti koje uzrokuju zasićenje strujnog prenosnika. Kako bi se obezbijedio što manji napon napajanja za strujni pojačavač, potrebno je smanjiti jednosmjernu struju koja protiče kroz izlazni stepen. To je moguće uraditi uvođenjem jednosmjernog strujnog izvora I_{CANCEL} , čija je struja proporcionalna jednosmjernoj struji drejna I_{D2} MOSFET-a M_2 , $I_{CANCEL}=kI_{D2}$, ali tako da uvijek važi $I_{CANCEL}<I_{D2}$ ($0<k<1$). U tu svrhu uvodi se replika kolo, prikazano na slici 3.3. Replika kolo je realizovano na isti način kao i strujni pojačavač, sa razlikom što se na dren MOSFET-a M_7 ne dovodi ukupni signal, već samo polarizaciona struja I_B , tako da replika kolo nema uticaja na mali signal. Umjesto otpornog ogledala koje ima odnos 1:1, konstruisano je pomoću MOSFET-ova M_5 i M_6 otporno ogledalo koje ima odnos 1:0.25, u cilju smanjena disipacije snage. Kako bi se postiglo da kroz izlazni stepen strujnog pojačavača teče 50% pojačane jednosmjerne struje ($k=0.5$), strujno ogledalo u sklopu strujnog *follower*-a unutar strujnog prenosnika prve generacije CCI_2 ima odnos 1:2. S obzirom da je replika kolo realizovano kao jednosmjerni strujni izvor, njegov uticaj na frekventne performanse strujnog pojačavača je neznantan.



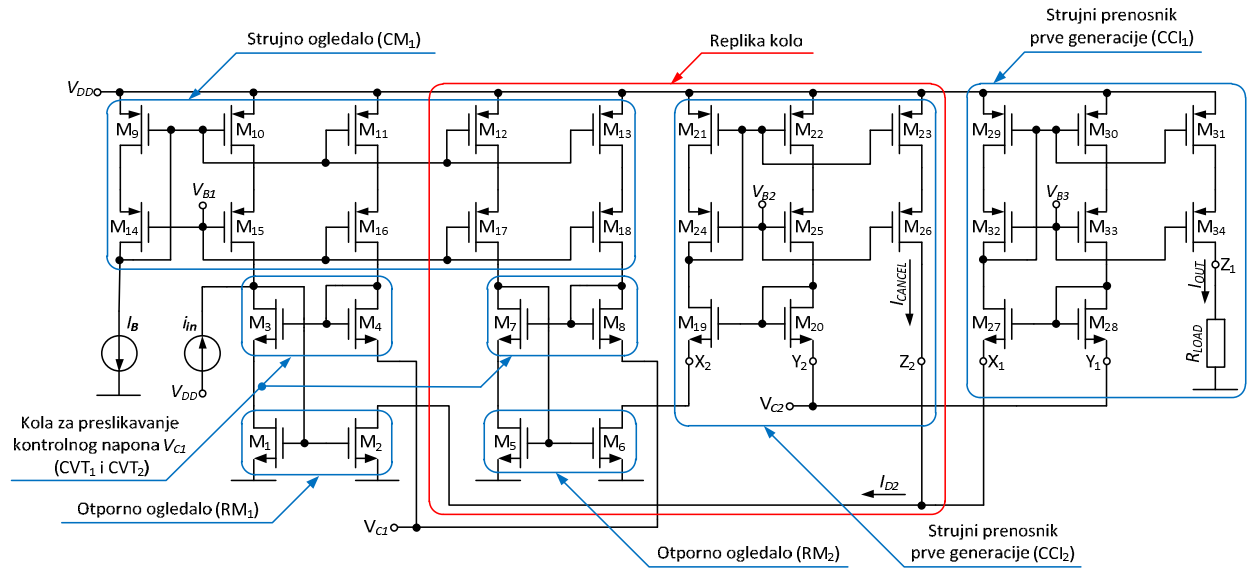
Slika 3.3 Realizacija replika kola

$$I_{OUT} = \frac{V_{DS2}}{V_{DS1}} I_B - k \frac{V_{DS2R}}{V_{DS1R}} I_B \quad (3.5)$$

gdje k koeficijent od 0 do 1. Uz pretpostavku da je $V_{DS2}=V_{DS2R}$ i $V_{DS1}=V_{DS1R}$, izlazna jednosmjerna struja se može zapisati kao:

$$I_{OUT} = \frac{V_{DS2}}{V_{DS1}} (1 - k) I_B \quad (3.6)$$

Na slici 3.4 prikazana je kompletna šema kontrolisanog strujnog pojačavača sa označenim cjelinama koje će biti detaljno objašnjene.

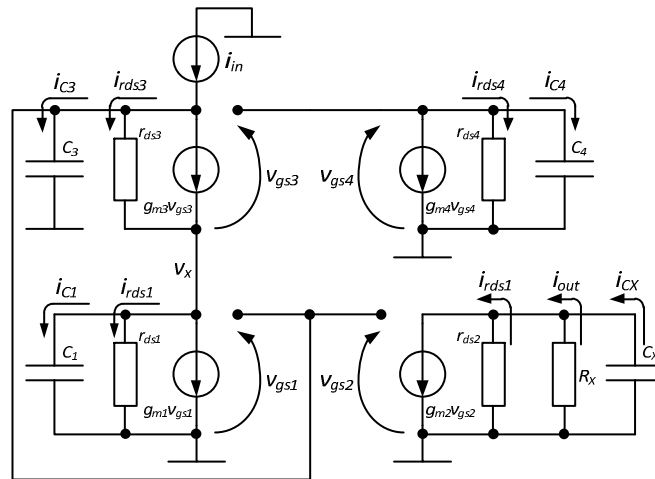


Slika 3.4 Šema kontrolisanog strujnog pojačavača

Na ulaz *wide-swing* strujnog ogledala CM_1 u čiji sastav ulaze MOSFET-ovi M_9 - M_{18} dovodi se jednosmjerna struja polarizacije I_B . Strujno ogledalo CM_1 ima četiri izlaza koji preslikavaju ulaznu struju I_B u odnosu 1:1. Polarizacija gejtova MOSFET-ova M_{14} - M_{18} je izvršena preko polarizacionog napona V_{B1} . Potrebno je dobro upariti struje drejna I_{D15} i I_{D16} MOSFET-ova M_{15} i M_{16} , kao i struje drejna I_{D17} i I_{D18} , MOSFET-ova M_{17} i M_{18} . Dakle, nije

potrebno obezbjediti uparenost sva četiri izlaza strujnog ogledala. Transfer kontrolnog napona V_{C1} obavlja se preko para MOSFET-ova M_3 - M_4 , odnosno M_7 - M_8 . Kako kroz MOSFET M_3 teče zbir jednosmjerne struje I_B i naizmjenične struje i_{in} (mali signal), to će i kroz MOSFET M_1 teći ukupna struja koja se pojačava. Pojačana struja se preuzima preko strujnog prenosnika prve generacije CCI_1 . Oba strujna prenosnika prve generacije CCI_1 i CCI_2 realizovana su na isti način [45]. Par n-kanalnih MOSFET-ova M_{27} i M_{28} predstavlja ulazni dio strujnog prenosnika prve generacije CCI_1 , gdje je X_1 priključak sors MOSFET-a M_{27} , a Y_1 priključak sors MOSFET-a M_{28} . Izlazni priljučak Z_1 predstavlja drejn MOSFET-a M_{34} i ujedno predstavlja i izlazni priključak strujnog pojačavača. Polarizacija gejtova MOSFET-ova M_{32} - M_{34} u sklopu *wide-swing* strujnog ogledala koga čine MOSFET-ovi M_{29} - M_{34} u sklopu strujnog prenosnika prve generacije CCI_1 izvršena je preko polarizacionog napona V_{B3} . Par n-kanalnih MOSFET-ova M_{19} i M_{20} predstavlja ulazni dio strujnog prenosnika prve generacije CCI_2 , gdje je X_2 priključak sors MOSFET-a M_{19} , a Y_2 priključak sors MOSFET-a M_{20} . Izlazni priljučak Z_2 predstavlja drejn MOSFET-a M_{26} i kroz taj priključak teče struja I_{CANCEL} koja se oduzima od ukupne jednosmjerne struje I_{d2} . Polarizacija gejtova MOSFET-ova M_{24} - M_{26} u sklopu *wide-swing* strujnog ogledala koga čine MOSFET-ovi M_{21} - M_{26} u sklopu strujnog prenosnika prve generacije CCI_2 izvršena je preko polarizacionog napona V_{B2} . MOSFET-ovi M_{23} i M_{26} imaju dva puta veći odnos širina/dužina kanala od ostalih MOSFET-ova koji formiraju *wide-swing* strujno ogledalo M_{21} - M_{26} . Konačno, MOSFET M_6 ima četiri puta manji odnos širina/dužina kanala od MOSFET-a M_5 .

Na slici 3.5, prikazana je šema modela za male signale naponom kontrolisanog strujnog pojačavača, koja služi za nalaženje strujnog pojačanja i analizu frekventnih karakteristika.



Slika 3.5 Šema modela za male signale strujnog pojačavača

Na osnovu modela prikazanog na slici 3.5, slijedi:

$$i_{out} = \frac{\frac{1}{R_X}}{\frac{1}{r_{ds2}} + \frac{1}{R_X} + sC_X} g_{m2} v_{gs2} = \frac{r_{ds2} g_{m2}}{r_{ds2} + R_X + sr_{ds2} R_X C_X} v_{gs2} \quad (3.7)$$

$$v_{gs1} = \frac{r_{ds2} + R_X + sr_{ds2}R_X C_X}{r_{ds2}g_{m2}} i_{out} \quad (3.8)$$

$$i_{in} = i_{ds3} + g_{m3}v_{gs3} + i_{C3} \approx v_{gs1} \left(sC_3 + \frac{1}{r_{ds3}} \right) + g_{m3}v_{gs3} \quad (3.9)$$

$$v_{gs3} = \frac{i_{in}}{g_{m3}} - v_{gs1} \left(s \frac{C_3}{g_{m3}} + \frac{1}{r_{ds3}g_{m3}} \right) \quad (3.10)$$

$$i_{ds3} + g_{m3}v_{gs3} = i_{C1} + i_{ds1} + g_{m1}v_{gs1} \quad (3.11)$$

$$v_{gs3} \approx v_{gs1} \frac{g_{m1} - \frac{1}{r_{ds3}}}{g_{m3} + sC_1 + \frac{1}{r_{ds1}}} = v_{gs1} \frac{r_{ds1}(r_{ds3}g_{m1} - 1)}{r_{ds3}(r_{ds1}g_{m3} + sr_{ds1}C_1 + 1)} \quad (3.12)$$

$$i_{in} \approx v_{gs1} \frac{sr_{ds1}r_{ds3}g_{m3}C_3 + s^2r_{ds1}r_{ds3}C_1C_3 + sr_{ds3}C_3 + sr_{ds1}C_1 + r_{ds1}r_{ds3}g_{m1}g_{m3}}{r_{ds3}(r_{ds1}g_{m3} + sr_{ds1}C_1 + 1)} \quad (3.13)$$

Na osnovu relacija (3.9) i (3.12) dolazi se do izraza za pojačanje strujnog pojačavača:

$$A_i(s) = \frac{i_{out}}{i_{in}} = A_{i0} \frac{1 + sB}{s^3C + s^2D + sE + 1} \quad (3.14)$$

gdje su:

$$A_{i0} = A_i(s = 0) = \frac{g_{m2}}{g_{m1}} \frac{1 + r_{ds1}g_{m3}}{r_{ds1}g_{m3}} \frac{r_{ds2}}{r_{ds2} + R_X} \quad (3.15)$$

$$B = \frac{r_{ds1}C_1}{1 + r_{ds1}g_{m3}} \quad (3.16)$$

$$C = \frac{r_{ds2}R_X}{g_{m1}g_{m3}(r_{ds2} + R_X)} C_1C_3C_X \quad (3.17)$$

$$D = \frac{r_{ds1}r_{ds3}C_1C_3(r_{ds2} + R_X) + r_{ds2}r_{ds3}R_XC_3C_X(1 + r_{ds1}g_{m3})}{r_{ds1}r_{ds3}g_{m1}g_{m3}(r_{ds2} + R_X)} \approx \frac{C_1C_3}{g_{m1}g_{m3}} \quad (3.18)$$

$$E = \frac{1 + r_{ds1}g_{m3}}{r_{ds1}g_{m1}g_{m3}} C_3 \quad (3.19)$$

gdje je: r_{ds1} je izlazna otpornost MOSFET-a M_1 , r_{ds2} je izlazna otpornost MOSFET-a M_2 , r_{ds3} je izlazna otpornost MOSFET-a M_3 , r_{ds4} je izlazna otpornost MOSFET-a M_4 , R_X je ulazna otpornost strujnog prenosnika prve generacije CCI₁, g_{m1} je transkonduktansa MOSFET-a M_1 , g_{m2} je transkonduktansa MOSFET-a M_2 , g_{m3} je transkonduktansa MOSFET-a M_3 , g_{m4} je transkonduktansa MOSFET-a M_4 , C_1 je ekvivalentna kapacitivnost drejna MOSFET-a M_1 , C_3 je

ekvivalentna kapacitivnost drejna MOSFET-a M_3 i C_4 je ekvivalentna kapacitivnost drejna MOSFET-a M_4 , C_X je kapacitivnost na strujnom ulazu strujnog prenosnika prve generacije CCI₁. Frekvencija pola uzrokovane ulaznom otpornošću R_X i kapacitivnošću C_X strujnog prenosnika prve generacije CCI dovoljno je velika da se njegov uticaj može zanemariti. Kada se to uzme u obzir, prenosna karakteristika strujnog pojačavača se može prikazati u jednostavnijoj formi kao:

$$A_i(s) = \frac{i_{out}}{i_{in}} = \frac{r_{ds2}}{r_{ds2} + R_X} \frac{g_{m2}(1 + r_{ds1}g_{m3})}{r_{ds1}C_1C_3} \frac{1 + s \frac{r_{ds1}C_1}{1 + r_{ds1}g_{m3}}}{s^2 + s \frac{1 + r_{ds1}g_{m3}}{r_{ds1}C_1} + \frac{g_{m1}g_{m3}}{C_1C_3}} \quad (3.20)$$

Na osnovu prethodnih relacija, pojačanje strujnog pojačavača na malim frekvencijama se može zapisati kao:

$$A_{i0} = A_i(s = 0) = \frac{g_{m2}}{g_{m1}} \frac{1 + r_{ds1}g_{m3}}{r_{ds1}g_{m3}} \frac{r_{ds2}}{r_{ds2} + R_X} \quad (3.21)$$

Ukoliko MOSFET-ovi u sklopu otpornog ogledala rade u omskom režimu, pojačanje strujnog pojačavača na malim frekvencijama iznosi:

$$A_{i0} = \frac{\beta_2}{\beta_1} \frac{V_{DS2}}{V_{DS1}} \frac{V_{DS1}}{V_{DS1} + R_X I_B} \left(1 + \frac{\sqrt{I_B}}{V_{DS1} \sqrt{2\beta_3}} \right) \quad (3.22)$$

Ukoliko MOSFET M_2 u sklopu otpornog ogledala radi u režimu zasićenja, pojačanje strujnog pojačavača na malim frekvencijama iznosi:

$$A_{i0} = \frac{2\beta_2}{\beta_1^2 V_{DS1}^2} \left(1 + \frac{\sqrt{I_B}}{V_{DS1} \sqrt{2\beta_3}} \right) I_B \quad (3.23)$$

Prirodna učestanost ω_0 zadovoljava sljedeću relaciju:

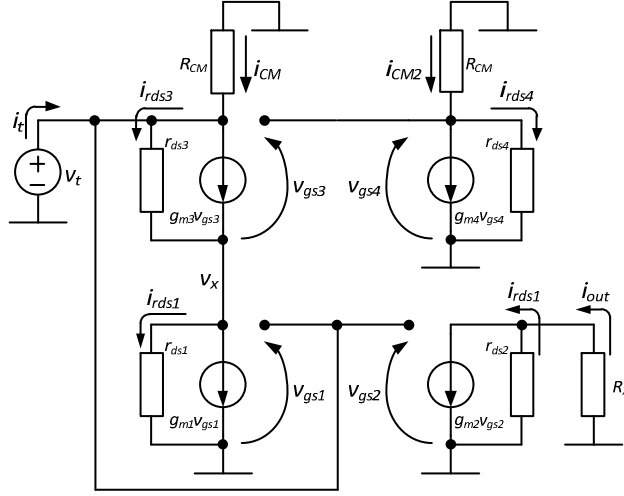
$$\omega_0 = \sqrt{\frac{g_{m1}g_{m3}}{C_1C_3}} \quad (3.24)$$

Faktor Q zadovoljava sljedeću relaciju:

$$Q = \frac{r_{ds1}}{1 + r_{ds1}g_{m3}} \sqrt{\frac{C_1}{C_3} g_{m1}g_{m3}} \quad (3.25)$$

Na osnovu modela za male signale strujnog pojačavača prikazanog na slici 3.5, pokazuje se da parazitna kapacitivnost C_4 ne utiče na frekventne karakteristike strujnog pojačavača.

Na slici 3.6 prikazan je model za male signale kontrolisanog strujnog pojačavača za određivanje ulazne otpornosti R_{in} . Na osnovu šeme prikazane na slici 3.6, slijedi:



Slika 3.6 Šema model za male signale strujnog pojačavača za određivanje ulazne otpornosti

$$v_{gs4} \left(g_{m4} + \frac{1}{r_{ds4}} + \frac{1}{R_{CM}} \right) = 0 \rightarrow v_{gs4} = 0 \quad (3.26)$$

$$i_t = v_t \left(\frac{1}{R_{CM}} + \frac{1}{r_{ds3}} \right) + v_{gs3} \left(g_{m3} + \frac{1}{r_{ds3}} \right) \approx v_t \left(\frac{1}{R_{CM}} + \frac{1}{r_{ds3}} \right) + g_{m3} v_{gs3} \quad (3.27)$$

$$i_{ds3} + g_{m3} v_{gs3} = i_{ds1} + g_{m1} v_{gs1} \quad (3.28)$$

$$v_{gs3} = \frac{r_{ds1}(r_{ds3}g_{m1} - 1)}{r_{ds3}(r_{ds1}g_{m3} + 1)} v_t \quad (3.29)$$

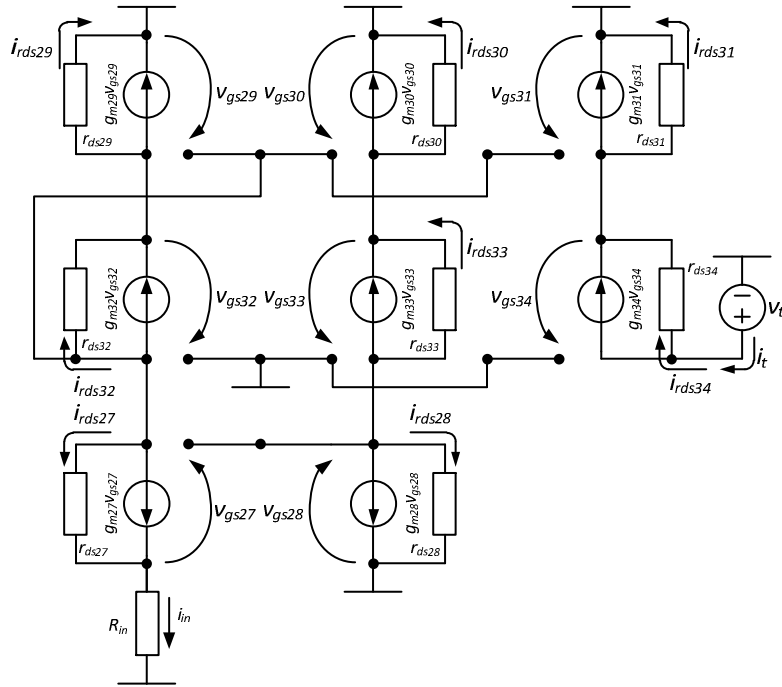
Na osnovu relacija (3.26)-(3.29) dobija se izraz za ulaznu otpornost R_{in} strujnog pojačavača:

$$\begin{aligned} R_{in} &= \frac{v_t}{i_t} = \frac{r_{ds3}R_{CM}(r_{ds1}g_{m3} + 1)}{r_{ds3}(r_{ds1}g_{m3} + 1) + R_{CM} + R_{CM}r_{ds1}r_{ds3}g_{m1}g_{m3}} = \\ &= \frac{r_{ds3}R_{CM}(r_{ds1}g_{m3} + 1)}{r_{ds3}(r_{ds1}g_{m3} + 1) + R_{CM}(r_{ds1}r_{ds3}g_{m1}g_{m3} + 1)} \end{aligned} \quad (3.30)$$

$$R_{in} \approx \frac{R_{CM}(r_{ds1}g_{m3} + 1)}{1 + r_{ds1}g_{m3} + R_{CM}r_{ds1}g_{m1}g_{m3}} \approx \frac{R_{CM}(r_{ds1}g_{m3} + 1)}{r_{ds1}g_{m3}(R_{CM}g_{m1} + 1)} \approx \frac{r_{ds1}g_{m3} + 1}{r_{ds1}g_{m1}g_{m3}} \quad (3.31)$$

gdje je R_{CM} izlazna opornost *wide-swing* strujnog ogledala. Pokazuje se da ulazna otpornost R_{in} data relacijom (3.31) uvijek zadovoljava uslov $R_{in} < 1/g_{m1}$, čime se postiže dovoljno mala vrijednost ulazne otpornosti predloženog kontrolisanog strujnog pojačavača.

Na slici 3.7 prikazan je model za male signale kontrolisanog strujnog pojačavača za određivanje izlazne otpornosti R_{out} . Na osnovu šeme na slici 3.7, slijedi:



Slika 3.7 Šema model za male signale strujnog pojačavača za određivanje izlazne otpornosti

$$i_{in} = i_{rds27} + g_{m27}v_{gs27} \quad (3.32)$$

$$i_{rds27} + g_{m27}v_{gs27} + i_{rds32} + g_{m32}v_{gs32} = 0 \quad (3.33)$$

$$i_{rds32} + g_{m32}v_{gs32} = i_{rds29} + g_{m29}v_{gs29} \quad (3.34)$$

$$i_{rds28} + g_{m28}v_{gs28} + i_{rds33} + g_{m33}v_{gs33} = 0 \quad (3.35)$$

$$i_{rds33} + g_{m33}v_{gs33} = i_{rds30} + g_{m30}v_{gs30} \quad (3.36)$$

$$v_{gs29} = v_{gs30} = v_{gs31} \quad (3.37)$$

Na osnovu relacija (3.32)-(3.37) pokazuje se da je $v_{gs31}=0$.

$$i_t = g_{m34}v_{gs34} + i_{rds34} = g_{m34}v_{gs34} + \frac{v_t + v_{gs34}}{r_{ds34}} \quad (3.38)$$

$$g_{m34}v_{gs34} + \frac{v_t + v_{gs34}}{r_{ds34}} = -\frac{v_{gs34}}{r_{ds31}} \quad (3.39)$$

Na osnovu relacija (3.38) i (3.39) dobija se izraz za izlaznu otpornost strujnog pojačavača:

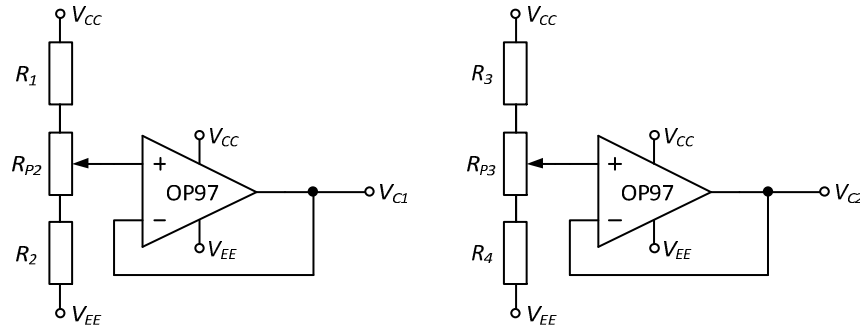
$$R_{out} = \frac{v_t}{i_t} = r_{ds31} + r_{ds34} + r_{ds31}r_{ds34}g_{m34} \quad (3.40)$$

gdje je: r_{ds31} izlazna otpornost MOSFET-a M_{31} , r_{ds34} izlazna otpornost MOSFET-a M_{34} i g_{m34} transkonduktansa MOSFET-a M_{34} . Pošto MOSFET-ovi M_{31} i M_{34} rade u režimu zasićenja, na osnovu relacije (3.40) zaključuje se da predloženi kontrolisani strujni pojačavač postiže dovoljno veliku vrijednost izlazne otpornosti.

4 MEASUREMENT SETUP

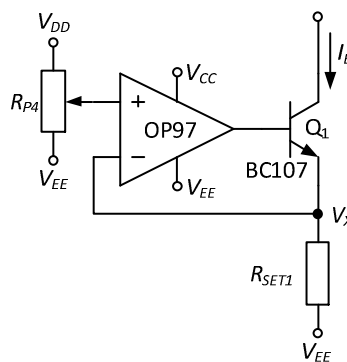
U ovom poglavlju opisuje se realizacija naponom-kontrolisanog strujnog pojačavača u diskretnoj tehnici korišćenjem nizova MOSFET-ova ALD1106 [46] i ALD1107 [47]. Pored realizacije opisan je i sistem koji služi za mjerenje karakteristika naponom kontrolisanog strujnog pojačavača (measurement set-up).

Kontrolni naponi V_{C1} i V_{C2} realizovani su preko operacionih pojačavača OP97 [48] u konfiguraciji jediničnog pojačavača što je prikazano na slici 4.1. Srednji priključak potencimetara R_{P2} , odnosno R_{P3} dovodi se na plus priključak operacionih pojačavača OP97. Na izlazima operacionih pojačavača OP97 generišu se kontrolni naponi V_{C1} , odnosno V_{C2} . Otpornosti R_1 , R_2 , R_3 i R_4 iznose po 10 k Ω , dok otpornosti potencimetara R_{P1} i R_{P2} imaju vrijednost po 1 k Ω .



Slika 4.1 Električna šema kontrolnih napona V_{C1} i V_{C2}

Električna šema strujnog izvora polarizacione struje I_B prikazana je na slici 4.2. Na plus priključak operacionog pojačavača OP97 dovodi se napon koji se zahvaljujući uspostavljenoj negativnoj povratnoj sprezi prenosi na emitor bipolarnog tranzistora Q₁. Otpornost R_{SET1} iznosi 100 k Ω , dok otpornost potencimetra R_{P4} iznosi 10 k Ω .

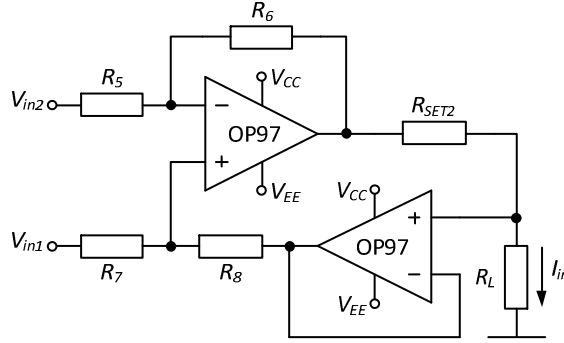


Slika 4.2 Električna šema jednosmjernog strujnog izvora za generisanje polarizacione struje I_B

Polarizaciona struja I_B , zadovoljava sljedeću relaciju:

$$I_B = \frac{V_X - V_{EE}}{R_{SET1}} \quad (4.1)$$

Naizmjenični strujni izvor za generisanje struje i_{in} koja se pojačava realizovan je kao modifikovani *Howland*-ov strujni izvor [49]. Električna šema naizmjeničnog strujnog izvora prikazana je na slici 4.3.



Slika 4.3 Električna šema naizmjeničnog strujnog izvora

Zavisnost struje I_{in} od razlike ulaznih napona V_{in1} i V_{in2} data je sljedećim izrazom:

$$I_{in} = \frac{\frac{R_8}{R_7 + R_8} V_{in1} - \frac{R_6}{R_5 + R_6} V_{in2}}{\frac{R_5 R_{SET2}}{R_5 + R_6} + \frac{R_5 R_L}{R_5 + R_6} - \frac{R_7 R_L}{R_7 + R_8}} \quad (4.2)$$

Kako struja I_{in} ne bi zavisila od otpornosti potrošača, potrebno je da sljedeći uslov bude ispunjen:

$$\frac{R_6}{R_5} = \frac{R_8}{R_7} \quad (4.3)$$

Na osnovu relacija (4.2) i (4.3) struja I_{in} se može izraziti na sljedeći način:

$$I_{in} = \frac{R_6}{R_5} \frac{1}{R_{SET2}} (V_{in1} - V_{in2}) \quad (4.4)$$

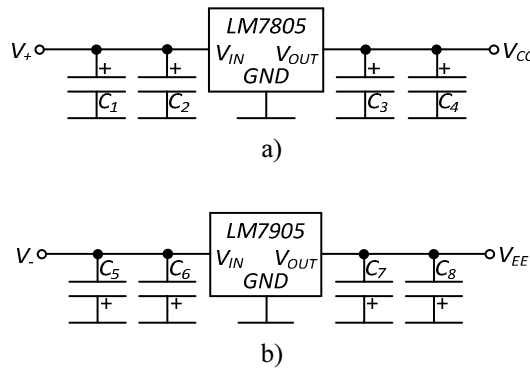
Za konstrukciju modifikovanog *Howland*-ov strujnog izvora su korišćena dva operaciona pojačavača OP97. Otpornici R_5 , R_6 , R_7 i R_8 su izabrani tako da su međusobno jednaki i njihova otpornost iznosi po 100 k Ω . Otpornost R_{SET2} iznosi 100 k Ω . Napon V_{in2} je postavljen na 0 V, a napon $V_{in1}=v_{in1}$ je naizmjenični napon promjenljive amplitude i frekvencije.

Izlazna otpornost strujnog izvora prikazanog na slici 4.3, zadovoljava sljedeću relaciju:

$$R_{out} = \frac{\frac{R_5 R_8}{R_5 + R_6}}{\frac{R_5}{R_5 + R_6} - \frac{R_7}{R_7 + R_8}} \quad (4.5)$$

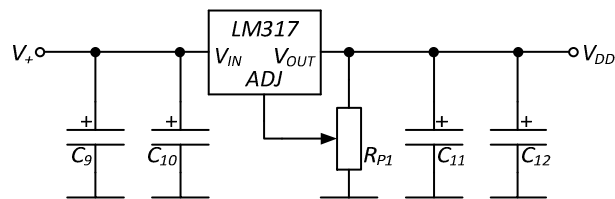
Ako je ispunjen uslov iz relacije (4.3), izlazna otpornost strujnog izvora teži beskonačnosti.

Napajanje operacionih pojačavača OP97 je realizovano kao bipolarno napajanje, preko stabilizatora napona LM7805 [50] i LM7905 [51], slika 4.4. Ulazi i izlazi stabilizatora napona dodatno su stabilisani sa elektrolitskim kondenzatorima. Kapacitivnosti C_1 , C_3 , C_5 i C_7 iznose po 10 uF, dok kapacitivnosti C_2 , C_4 , C_6 i C_8 iznose po 100 uF. Razlozi za korišćenje bipolarnog napajanja operacionih pojačavača OP97 su sljedeći: mogućnost generisanja kontrolnih napona bliskih 0 V, kao i osiguravanje ispravnog rada jednosmjernog strujnog izvora (izvor polarizacije struje I_B). Naponi V_+ i V_- su jednosmjerni naponi generisani pomoću stabilisanog izvora za napajanje. Stabilisani naponi V_{CC} i V_{EE} koriste se za napajanje operacionih pojačavača OP97, i njihova vrijednost iznosi +5V i -5V, respektivno.

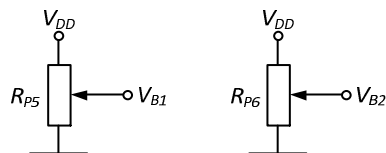


Slika 4.4 Šema izvora napajanja: a) stabilisanih +5V (V_{CC}), b) stabilisanih -5V (V_{EE})

Napajanje samog kontrolisanog strujnog pojačavača realizovano je preko varijabilnog stabilizatora napona LM317 [52], slika 4.5. Podešavanje izlaznog napona kod stabilizatora vrši se preko potenciometra R_{P1} . Ulazni napon u stabilizator dodatno je stabilisan preko elektrolitskih kondenzatora C_9 i C_{10} , dok je izlaz dodatno stabilisan preko elektrolitskih kondenzatora C_{11} i C_{12} . Kapacitivnosti C_9 i C_{11} iznose po 10 uF, dok kapacitivnosti C_{10} i C_{12} iznose po 100 uF. Izlazni napon iz stabilizatora iznosi 2.15 V, i to je ujedno i napon za napajanje strujnog pojačavača. Isti napon se dovodi i na potenciometre R_{P5} i R_{P6} , slika 4.6, koji služe za generisanje polarizacionih napona V_{B1} i V_{B2} , respektivno. Polarizacioni naponi V_{B1} i V_{B2} služe za polarizaciju gejtova u sklopu *wide-swing* strujnih ogledala. Vrijednosti polarizacionih napona V_{B1} i V_{B2} iznose 50 mV, odnosno 500 mV.

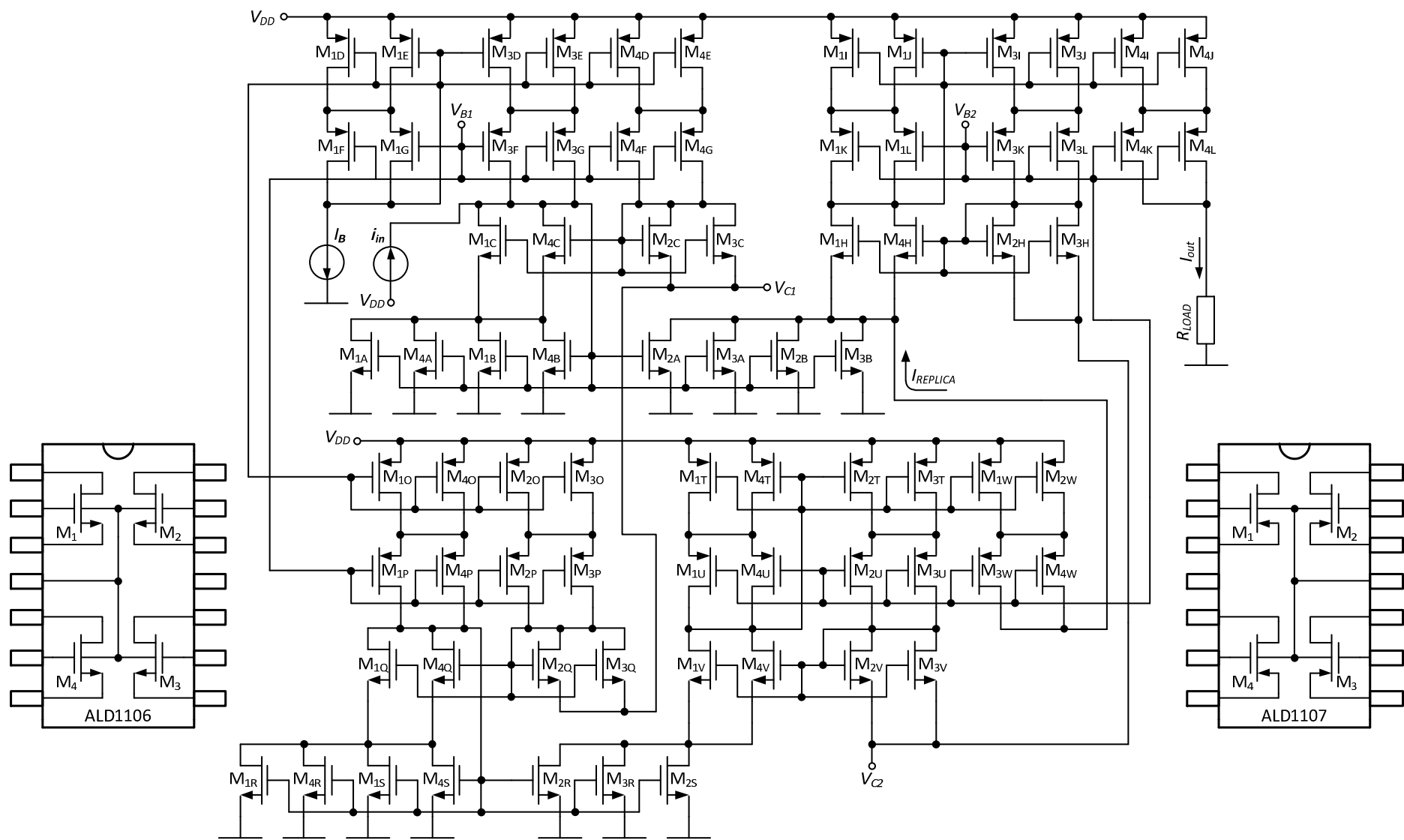


Slika 4.5 Šema izvora za napajanje strujnog pojačavača



Slika 4.6 Realizacija polarizacionih napona za wide-swing strujna ogledala u sklopu strujnog pojačavača

Na slici 4.7 prikazana je detaljna električna šema kontrolisanog strujnog pojačavača u diskretnoj tehnici. U cilju smanjenja napona napajanja strujnog pojačavača izvršena je paralelizacija MOSFET-ova. Zahvaljujući paralelizaciji MOSFET-ova postignut je veći faktor pojačanja β . Paralelizacija je izvršena tako da se postigne što je moguće bolja uparenost između MOSFET-ova.



Slika 4.7 Detaljna električna šema strujnog pojačavača u diskretnoj tehnici

5 REZULTATI SIMULACIJA I MJERENJA I UPOREDNA ANALIZA

U ovom poglavlju prikazani su rezultati simulacija i eksperimentalni rezultati. U rezultatima simulacija obrađeni su rezultati za različite režime rada koji prikazuju:

- jednosmjernu prenosnu karakteristiku,
- grešku linearnosti,
- amplitudno-frekventnu karakteristiku strujnog pojačavača,
- proizvod pojačanja i frekventnog opsega
- vremenski odziv strujnog pojačavača,
- zavisnost struje napajanja od pojačanja.

U eksperimentalnim rezultatima obrađeni su rezultati za različite režime rada koji prikazuju:

- jednosmjernu prenosnu karakteristiku,
- vremenski odziv strujnog pojačavača.

5.1 REZULTATI SIMULACIJA

Simulacija rada strujnog pojačavača u različitim režimima odrađena je u softverskom paketu OrCAD 16.6. Korišćeni model za MOSFET-ove je TSMC (Taiwan Semiconductor Manufacturing Company) V01C, CMOS tehnologija od 0.35 μm . Dimenzija MOSFET-ova koji su korišćeni za realizaciju predloženog strujnog pojačavača date su u tabeli 5.1.

Tabela 5.1 Dimenzija MOSFET-ova

MOSFET	W/L [$\mu\text{m}/\mu\text{m}$]
M_1, M_2, M_5	60/0.35
M_3, M_4, M_7, M_8	30/0.7
M_6	15/0.35
M_9-M_{18}	15/0.7
$M_{19}-M_{22}, M_{24}, M_{25}, M_{27}-M_{34}$	30/0.5
$M_{23}-M_{26}$	60/0.5

Urađene su simulacije koje prikazuju: jednosmjernu prenosnu karakteristiku strujnog pojačavača za različita pojačanja, amplitudno-frekventnu karakteristiku za različita pojačanja i za različite struje polarizacije, vremenski odziv, potrošnja snage, kao i proizvod pojačanja i propusnog opsega. Napon napajanja strujnog pojačavača koji je korišćen u simulacijama iznosi 1.3 V. Naponi polarizacionih napona gejtova *wide-swing* strujnih ogledala V_{B1} , V_{B2} i V_{B3} iznose 0 V, 0.3 V i 0 V, redom. Simulacije su urađene za pet režima rada strujnog pojačavača i to:

- režim pojačanja sa replika kolom kada su oba MOSFET-a u sklopu otpornog ogledala u omskom režimu,
- režim pojačanja bez replika kola kada su oba MOSFET-a u sklopu otpornog ogledala u omskom režimu,
- režim pojačanja sa replika kolom kada je MOSFET M_2 u sklopu otpornog ogledala u režimu zasićenja,
- režim slabljenja sa replika kolom i
- režim slabljenja bez replika kola.

U režimu slabljenja oba MOSFET-a u sklopu otpornog ogledala rade u omskom režimu. U tabelama 5.2, 5.3, 5.4, 5.5 i 5.6 dat je kratak pregled ostvarenih rezultata u simulacijama.

Tabela 5.2 Pojačavač sa replika kolom kada su oba MOSFET-a u sklopu otpornog ogledala u omskom režimu

I_B [μ A]	A_{imin} [dB]	A_{imax} [dB]	$f_{-3dBmin}$ [MHz]	$f_{-3dBmax}$ [MHz]	I_{DDmax} [μ A]	$A_{if-3dBmax}$ [MHz]
5	1.1	35	7	36.4	103.5	393.6
10	1.2	36.4	9.9	63.9	230.4	654
15	1.3	36.4	11.7	84.3	362.6	773

Tabela 5.3 Pojačavač bez replika kola kada su oba MOSFET-a u sklopu otpornog ogledala u omskom režimu

I_B [μ A]	A_{imin} [dB]	A_{imax} [dB]	$f_{-3dBmin}$ [MHz]	$f_{-3dBmax}$ [MHz]	I_{DDmax} [μ A]	$A_{if-3dBmax}$ [MHz]
5	1.1	35	7	83.1	155.8	393.6
10	1.2	36	9.9	142.7	345.3	624.6
15	1.3	34.7	11.6	188.2	529.4	630.2

Tabela 5.4 Pojačavač sa replika kolom kada je MOSFET M_2 u sklopu otpornog ogledala u režimu zasićenja

I_B [μ A]	A_{imin} [dB]	A_{imax} [dB]	$f_{-3dBmin}$ [MHz]	$f_{-3dBmax}$ [MHz]	I_{DDmax} [μ A]	$A_{if-3dBmax}$ [MHz]
5	3.1	37.8	7.1	47	126.2	551.1
10	3.3	40.4	10	85.1	299.2	1047.1
15	3.5	41.4	11.5	118.3	498.2	1351.1

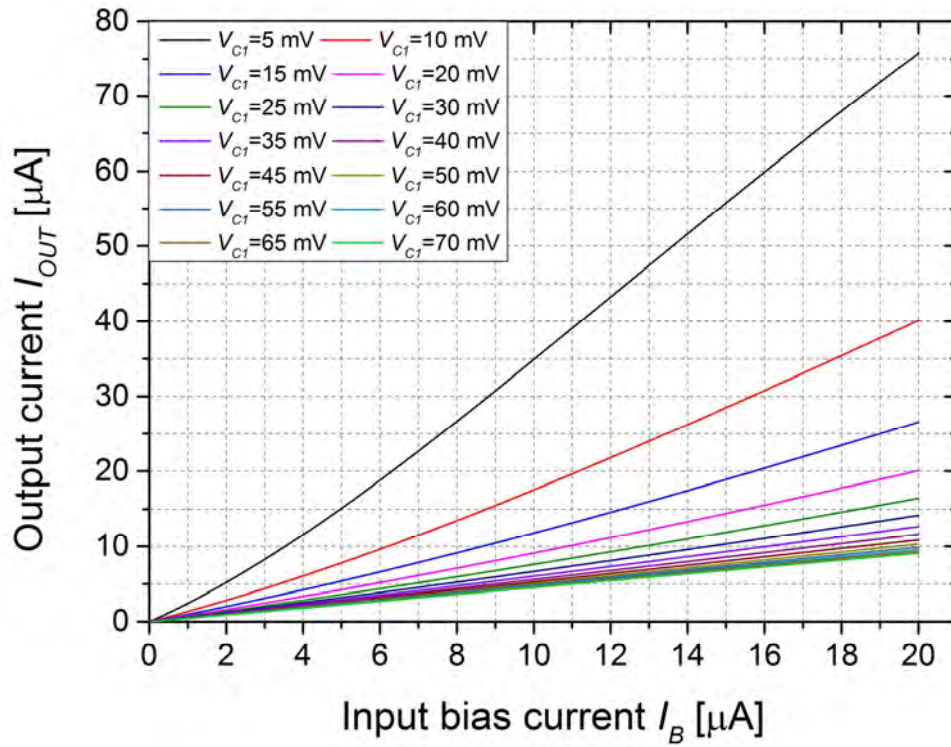
Tabela 5.5 Oslabljiivač sa replika kolom kada su oba MOSFET-a u sklopu otpornog ogledala u omskom režimu

I_B [μ A]	A_{imin} [dB]	A_{imax} [dB]	$f_{-3dBmin}$ [MHz]	$f_{-3dBmax}$ [MHz]	I_{DDmax} [μ A]	$A_{if-3dBmax}$ [MHz]
5	-15	1.1	0.6	36.4	36.8	41.31
10	-16.5	1.2	0.9	63.9	73.6	73.3
15	-17.6	1.3	1.1	84.3	110.4	97.9

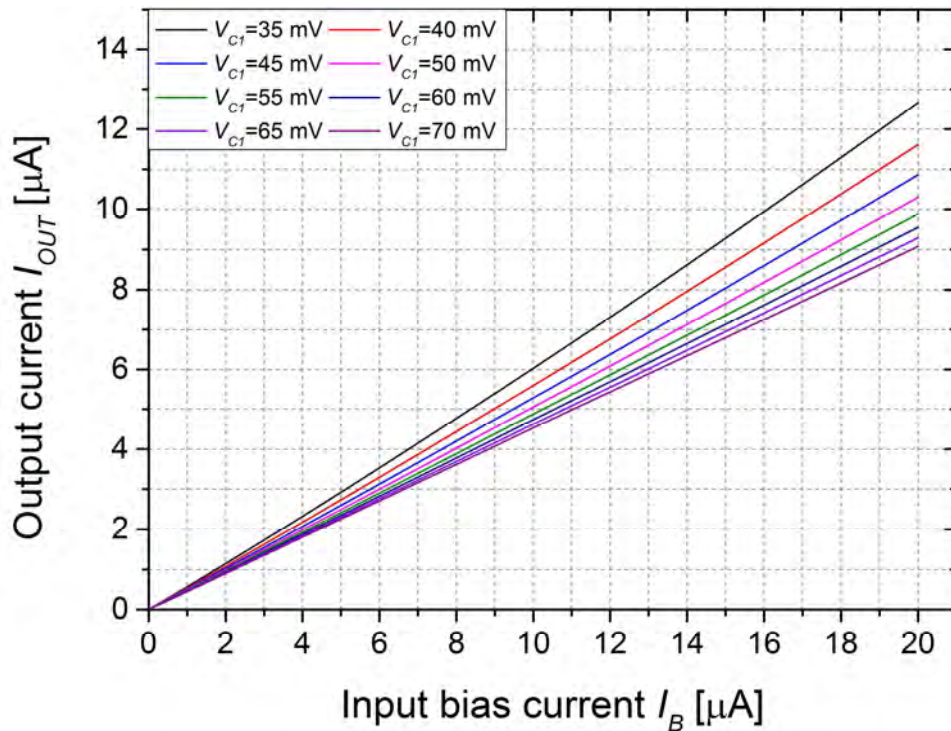
Tabela 5.6 Oslabljiivač bez replika kola kada su oba MOSFET-a u sklopu otpornog ogledala u omskom režimu

I_B [μ A]	A_{imin} [dB]	A_{imax} [dB]	$f_{-3dBmin}$ [MHz]	$f_{-3dBmax}$ [MHz]	I_{DDmax} [μ A]	$A_{if-3dBmax}$ [MHz]
5	-14.6	1.1	2.0	83.1	45.1	94.3
10	-16.3	1.2	3.0	142.7	89.9	163.8
15	-17.5	1.3	3.7	188.2	134.6	218.6

5.1.1 Jednosmjerna prenosna karakteristika strujnog pojačavača

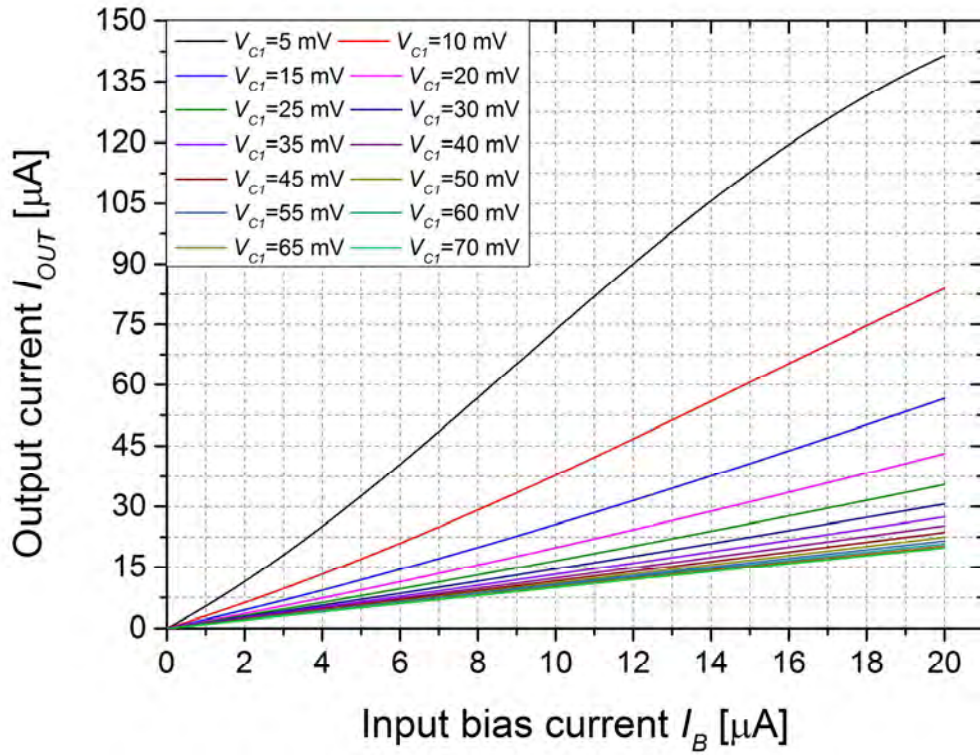


a)

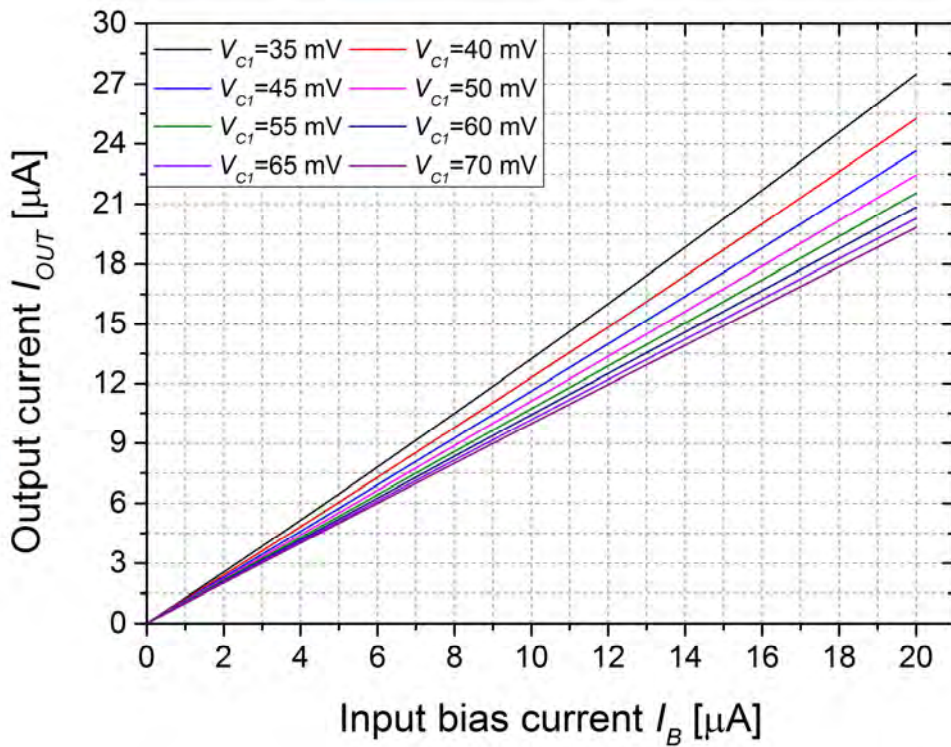


b)

Slika 5.1 Jednosmjerna prenosna karakteristika pojačavača sa replika kolom, $V_{C2}=70$ mV: a) $5 \text{ mV} < V_{C1} < 70$ mV, b) $35 \text{ mV} < V_{C1} < 70$ mV, $\Delta V_{C1}=5$ mV.

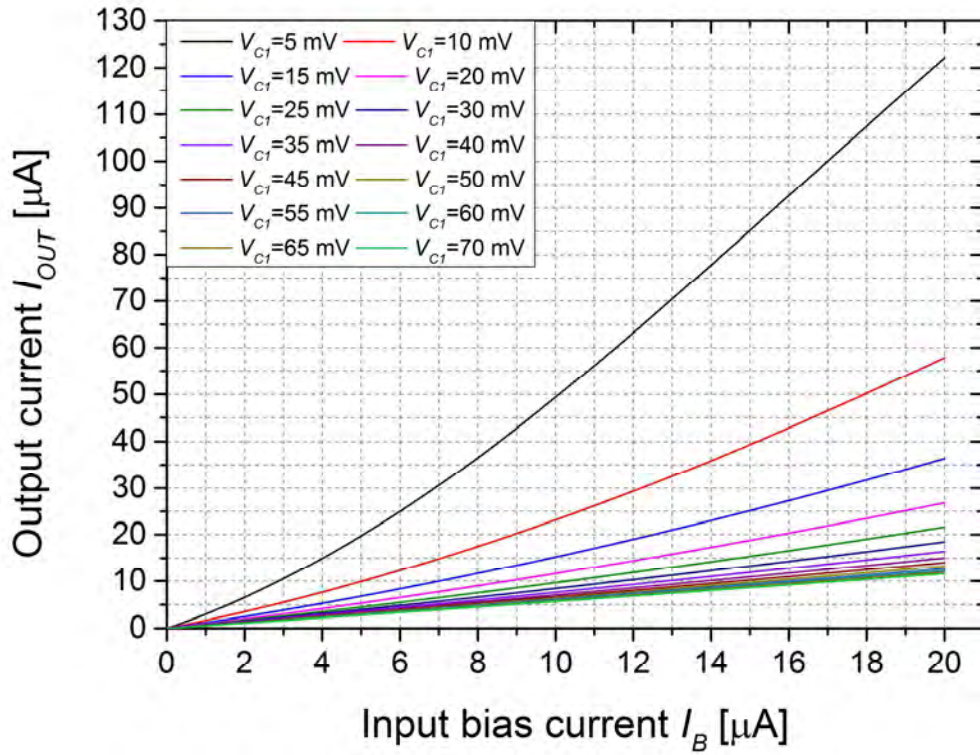


a)

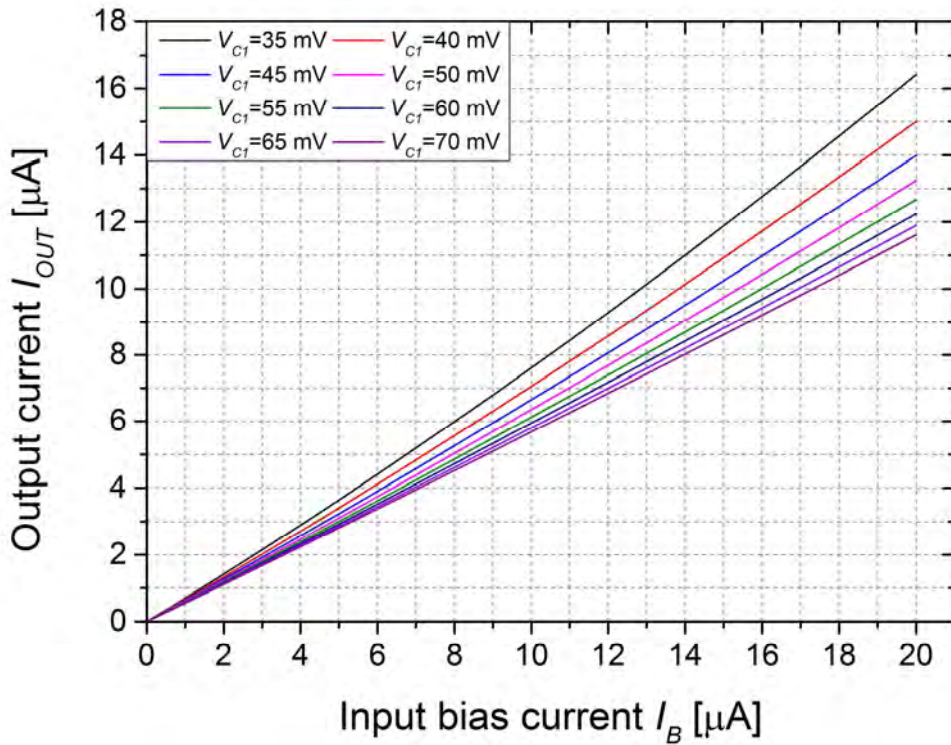


b)

Slika 5.2 Jednosmjerna prenosna karakteristika pojačavača bez replika kola, $V_{C2}=70$ mV: a) $5 \text{ mV} < V_{C1} < 70 \text{ mV}$, b) $35 \text{ mV} < V_{C1} < 70 \text{ mV}$, $\Delta V_{C1}=5 \text{ mV}$.

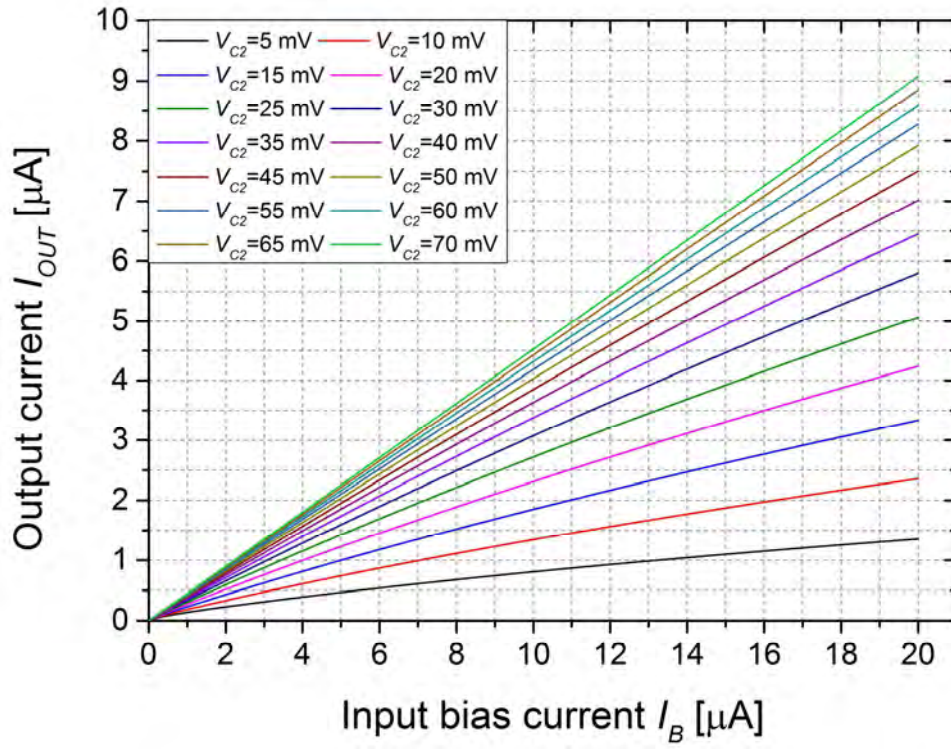


a)

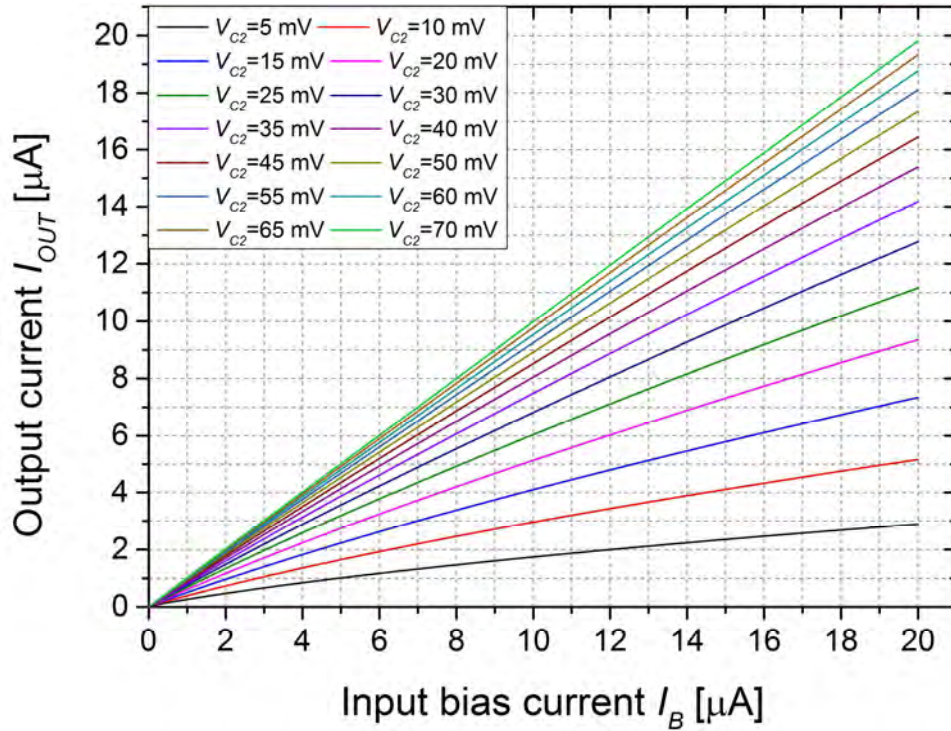


b)

Slika 5.3 Jednosmjerna prenosna karakteristika pojačavača kada je MOSFET M_2 u zasićenju, $V_{C2}=200$ mV: $V_{C2}=70$ mV: a) $5 \text{ mV} < V_{C1} < 70 \text{ mV}$, b) $35 \text{ mV} < V_{C1} < 70 \text{ mV}$, $\Delta V_{C1}=5 \text{ mV}$.



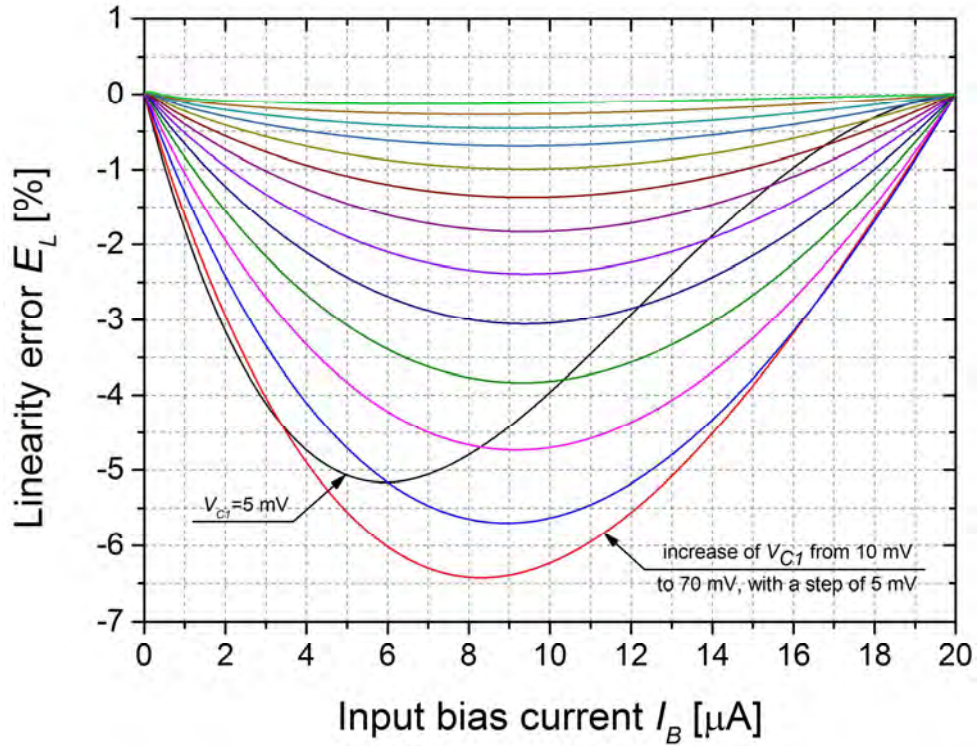
a)



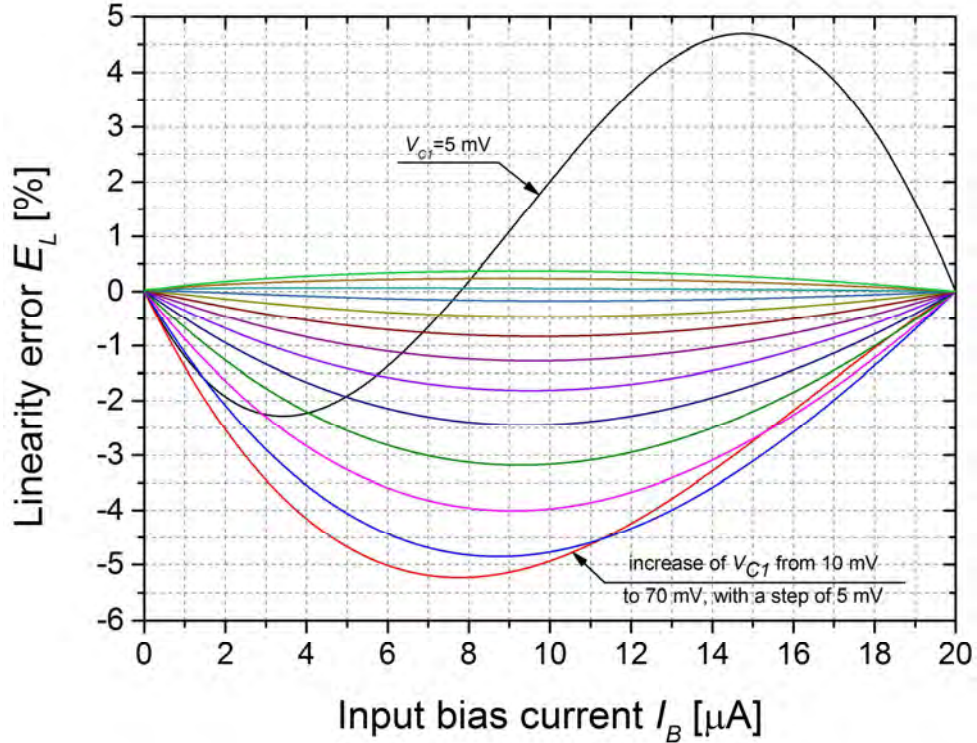
b)

Slika 5.4 Jednosmjerna prenosna karakteristika oslabljivača $V_{C1}=70$ mV: a) sa replika kolom i b) bez replika kola.

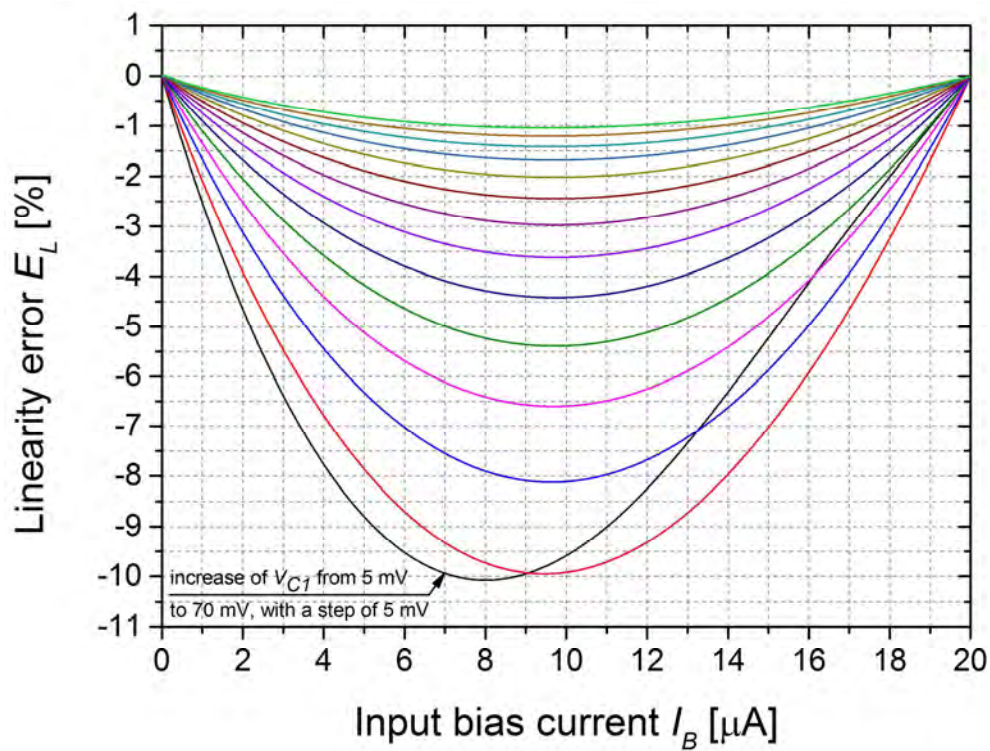
5.1.2 Greška linearnosti strujnog pojačavača



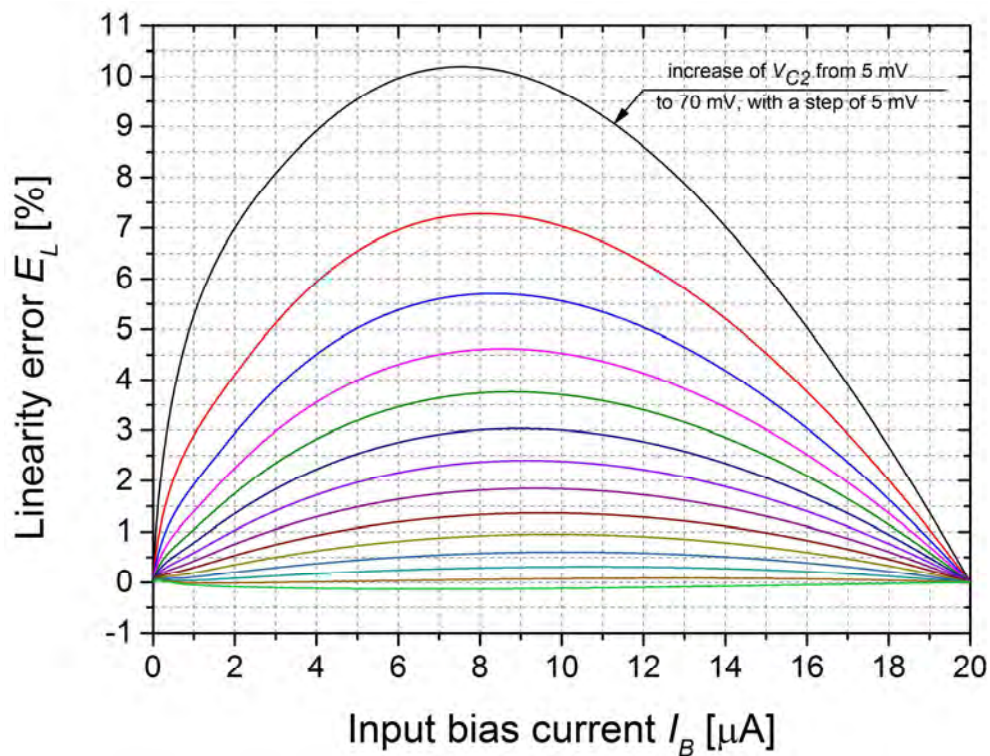
Slika 5.5 Greška linearnosti strujnog pojačavača sa replika kolom, $V_{C2} = 70$ mV



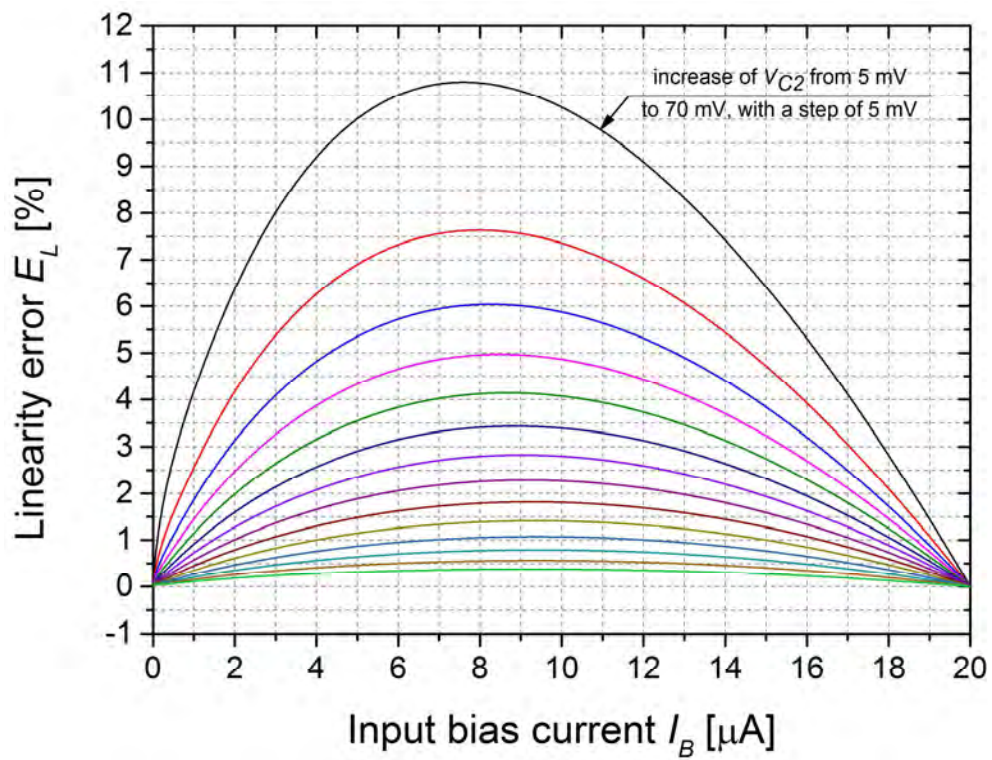
Slika 5.6 Greška linearnosti strujnog pojačavača bez replika kola, $V_{C2} = 70$ mV



Slika 5.7 Greška linearnosti strujnog pojačavača, kada je MOSFET M_2 u zasićenju, $V_{C2}=200$ mV

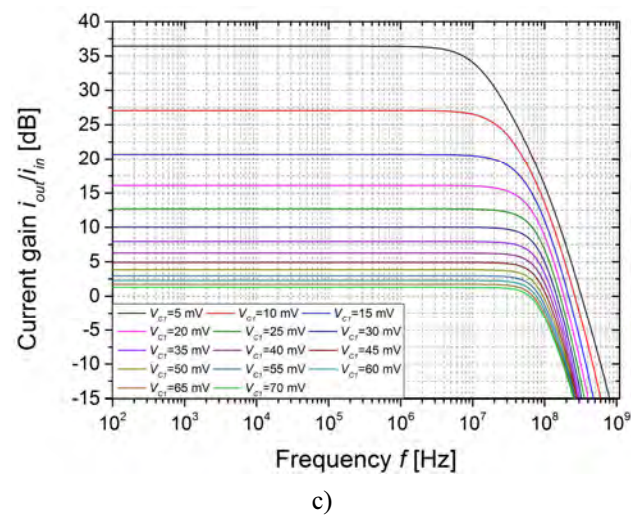
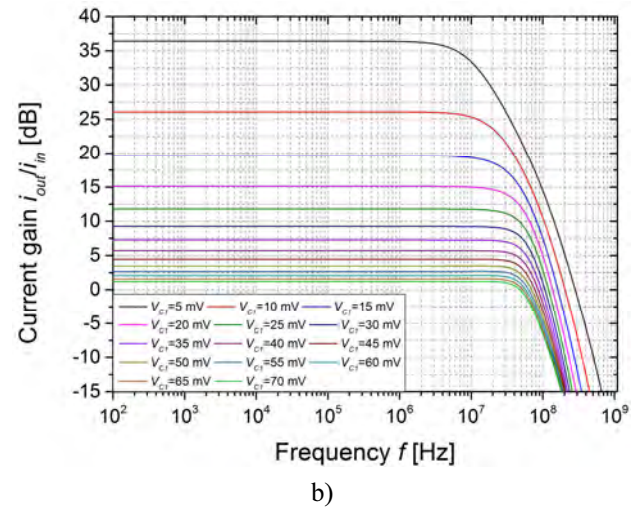
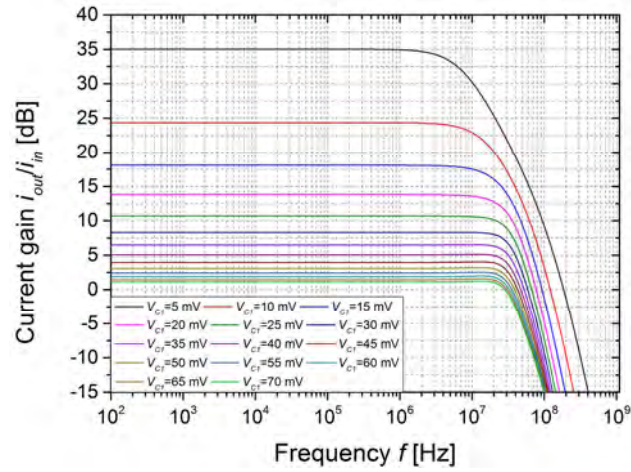


Slika 5.8 Greška linearnosti strujnog oslabljivača sa replika kolom, $V_{C1}=70$ mV

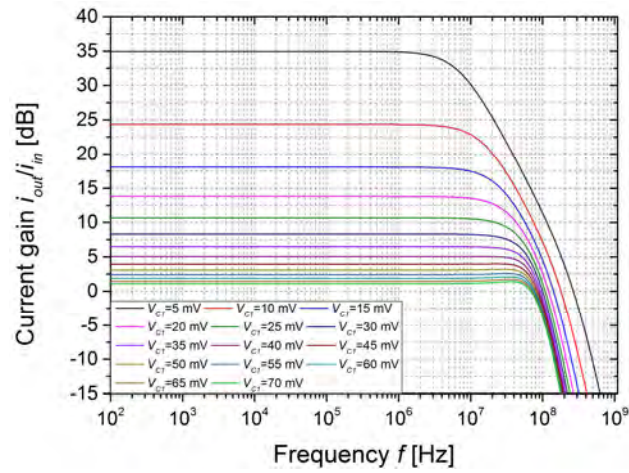


Slika 5.9 Greška linearnosti strujnog oslabljivača bez replika kola, $V_{CI}=70$ mV

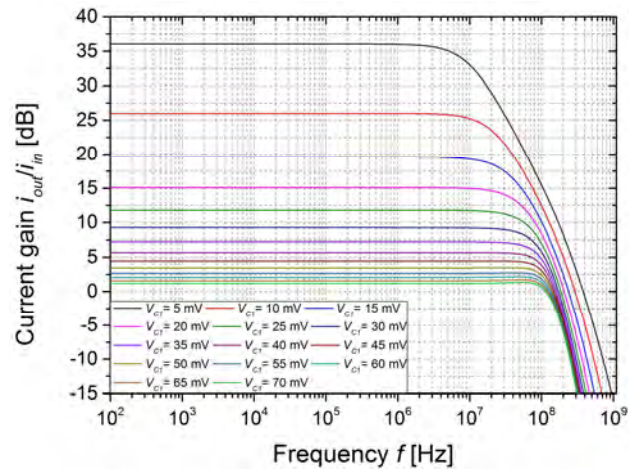
5.1.3 Amplitudno-frekventna prenosna karakteristika strujnog pojačavača



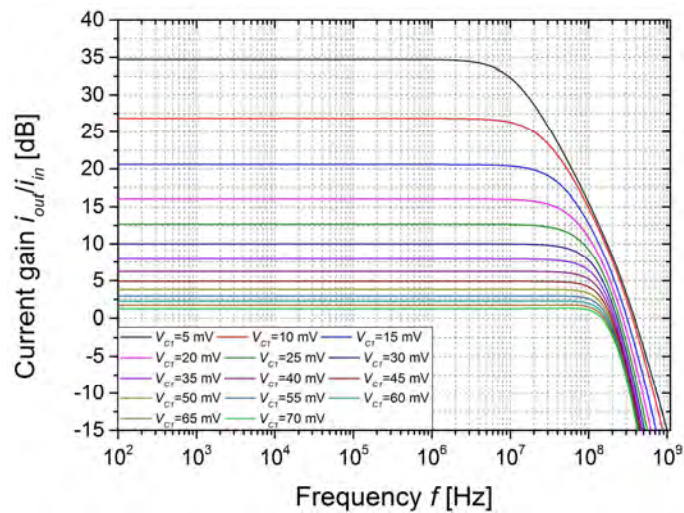
Slika 5.10 Amplitudno-frekventna karakteristika pojačavača sa replika kolom: a) $I_B=5 \mu\text{A}$, b) $I_B=10 \mu\text{A}$, c) $I_B=15 \mu\text{A}$.



a)

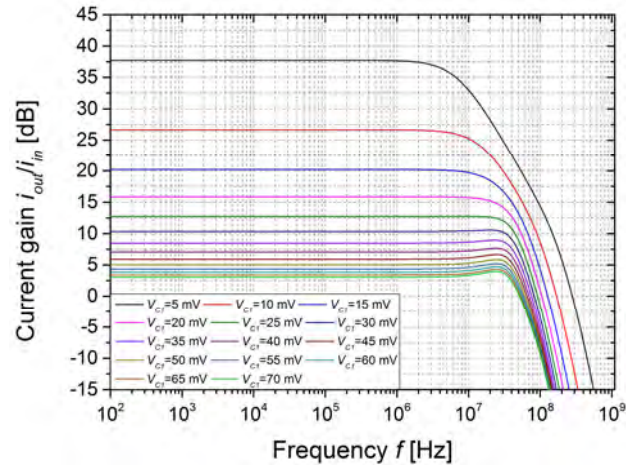


b)

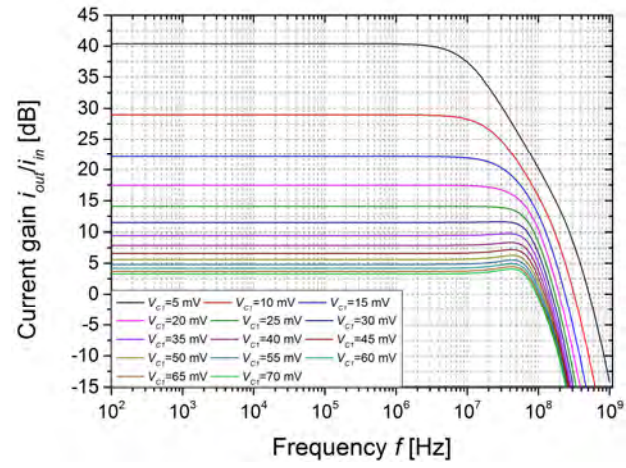


c)

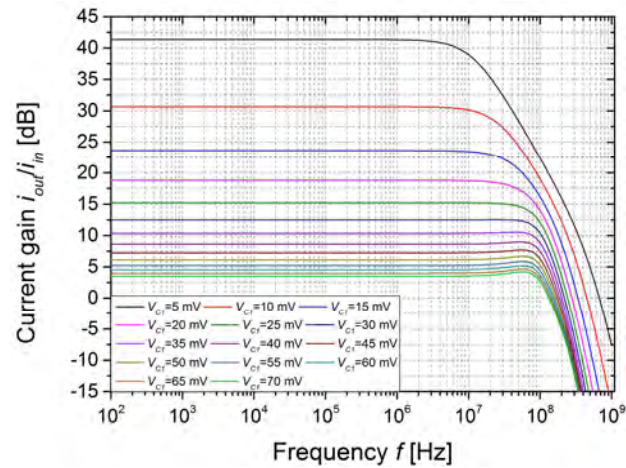
Slika 5.11 Amplitudno-frekventna karakteristika pojačavača bez replika kola: a) $I_B=5 \mu\text{A}$, b) $I_B=10 \mu\text{A}$, c) $I_B=15 \mu\text{A}$.



a)

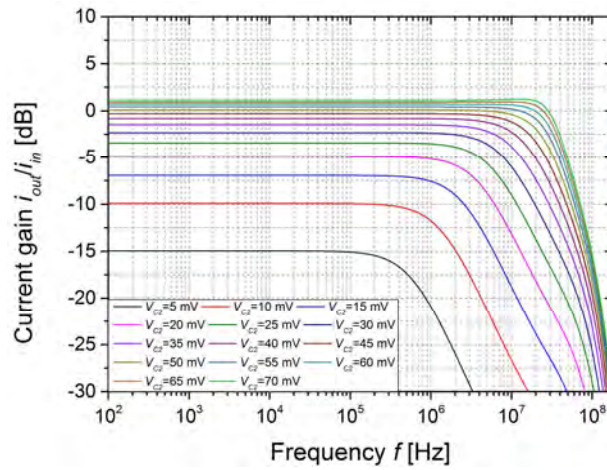


b)

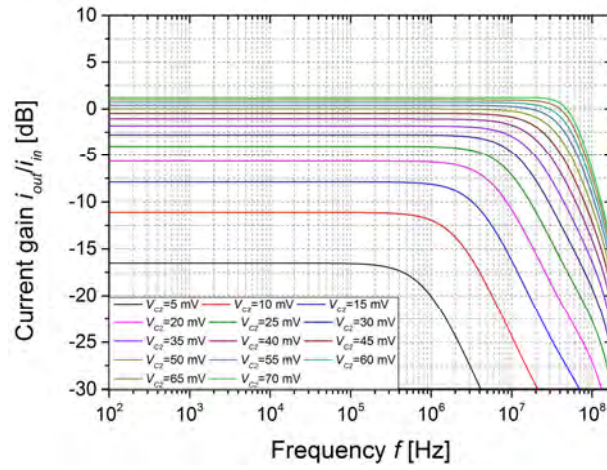


c)

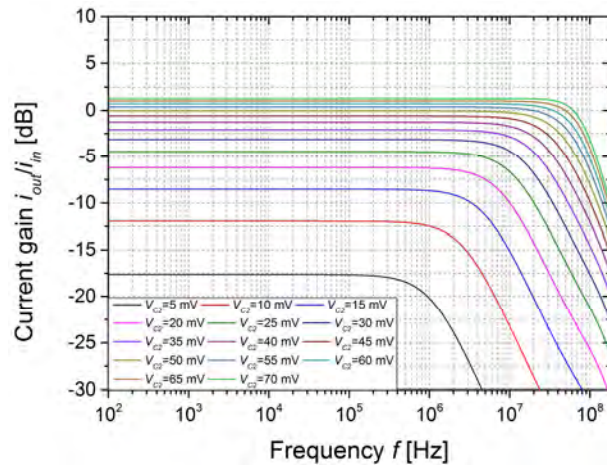
Slika 5.12 Amplitudno-frekventna karakteristika pojačavača, kada je MOSFET M_2 u zasićenju: a) $I_B=5 \mu A$, b) $I_B=10 \mu A$, c) $I_B=15 \mu A$.



a)

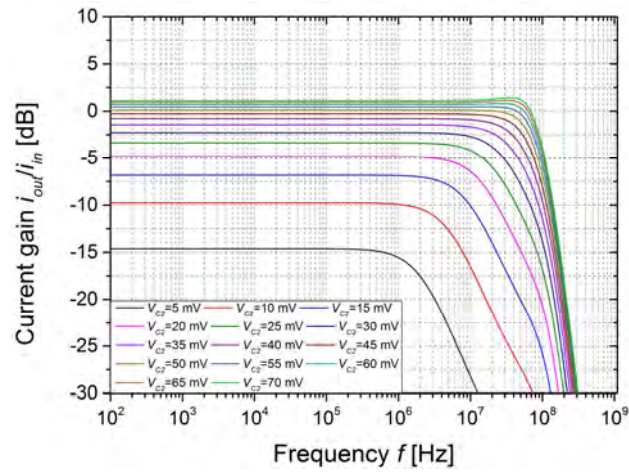


b)

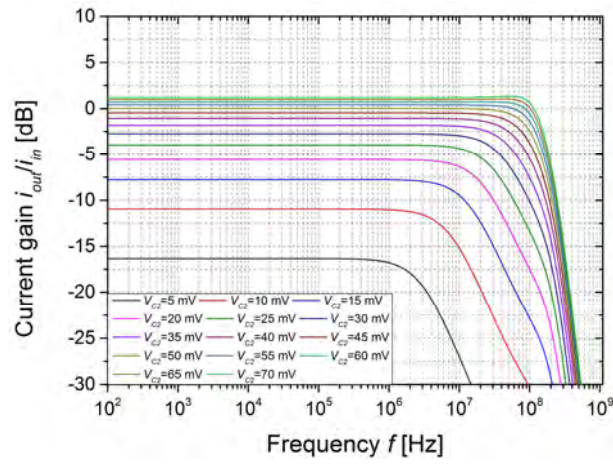


c)

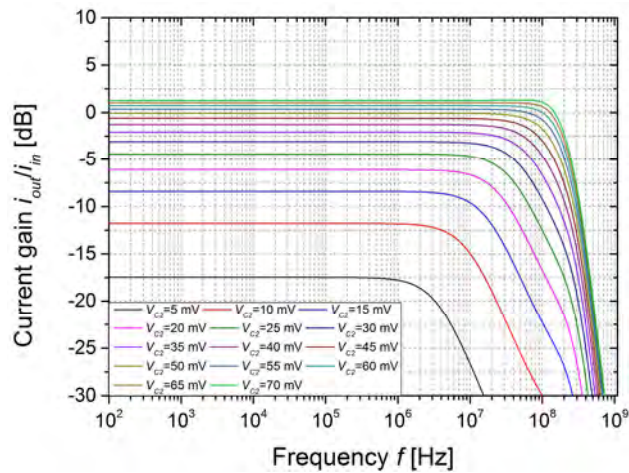
Slika 5.13 Amplitudno-frekventna karakteristika oslabljivača sa replika kolom: a) $I_B=5 \mu A$, b) $I_B=10 \mu A$, c) $I_B=15 \mu A$.



a)



b)



c)

Slika 5.14 Amplitudno-frekventna karakteristika oslabljivača bez replika kola: a) $I_B=5 \mu A$, b) $I_B=10 \mu A$, c) $I_B=15 \mu A$.

Tabela 5.7 Jednosmjerno pojačanje i propusni opseg strujnog pojačavača sa replika kolom, $V_{C2}=70$ mV

I_B [μ A]	V_{CI} [mV]	5	10	15	20	25	30	35	40	45	50	55	60	65	70
5	A_{i0} [dB]	35.0	24.4	18.1	13.8	10.7	8.3	6.5	5.1	4.0	3.1	2.4	1.9	1.5	1.1
	f_{-3dB} [MHz]	7.0	15.6	24.9	32.3	36.4	38.3	38.9	38.8	38.5	38.1	37.7	37.2	36.8	36.4
10	A_{i0} [dB]	36.4	26.1	19.6	15.1	11.8	9.3	7.3	5.7	4.5	3.5	2.7	2.1	1.6	1.2
	f_{-3dB} [MHz]	9.9	22.6	36.8	49.2	57.7	62.6	65.1	66.1	66.3	66.1	65.6	65.1	64.5	63.9
15	A_{i0} [dB]	36.4	27.1	20.7	16.1	12.7	10.1	8.0	6.3	4.9	3.8	3.0	2.3	1.7	1.3
	f_{-3dB} [MHz]	11.7	26.8	43.8	59.2	70.7	78.3	82.7	85.0	86.0	86.2	85.9	85.5	84.9	84.3

Tabela 5.8 Jednosmjerno pojačanje i propusni opseg strujnog pojačavača bez replika kola, $V_{C2}=70$ mV

I_B [μ A]	V_{CI} [mV]	5	10	15	20	25	30	35	40	45	50	55	60	65	70
5	A_{i0} [dB]	35.0	24.4	18.1	13.8	10.7	8.3	6.5	5.1	4.0	3.1	2.4	1.9	1.5	1.1
	f_{-3dB} [MHz]	7.0	15.5	25.7	37.0	48.8	59.2	67.2	73.1	76.9	79.3	80.9	82.0	82.7	83.1
10	A_{i0} [dB]	36.0	26.0	19.6	15.1	11.8	9.3	7.3	5.7	4.5	3.5	2.7	2.1	1.6	1.2
	f_{-3dB} [MHz]	9.9	22.8	38.7	56.8	75.7	93.1	107.4	118.4	126.7	132.5	136.5	139.4	141.4	142.7
15	A_{i0} [dB]	34.7	26.9	20.6	16.1	12.7	10.0	7.9	6.3	4.9	3.8	3.0	2.3	1.7	1.3
	f_{-3dB} [MHz]	11.6	27.2	46.7	68.8	92.1	114.2	133.3	148.7	160.7	170.0	177.0	182.1	185.7	188.2

Tabela 5.9 Jednosmjerno pojačanje i propusni opseg strujnog pojačavača, kada je MOSFET M_2 u zasićenju, $V_{C2}=70$ mV

I_B [μ A]	V_{CI} [mV]	5	10	15	20	25	30	35	40	45	50	55	60	65	70
5	A_{i0} [dB]	37.8	26.7	20.2	15.9	12.7	10.3	8.5	7.0	5.9	5.0	4.4	3.8	3.4	3.1
	f_{-3dB} [MHz]	7.1	16.0	27.6	39.1	45.9	48.3	48.9	49.0	48.8	48.5	48.2	47.8	47.4	47.0
10	A_{i0} [dB]	40.4	29.0	22.1	17.5	14.1	11.5	9.5	7.9	6.6	5.6	4.8	4.2	3.7	3.3
	f_{-3dB} [MHz]	10.0	23.3	41.1	61.4	76.2	83.6	86.2	87.2	87.4	87.3	86.9	86.3	85.7	85.1
15	A_{i0} [dB]	41.4	30.7	23.6	18.8	15.2	12.5	10.3	8.6	7.2	6.1	5.2	4.5	4.0	3.5
	f_{-3dB} [MHz]	11.5	27.8	49.3	75.1	97.6	111.2	116.9	119.3	120.4	120.6	120.3	119.8	119.1	118.3

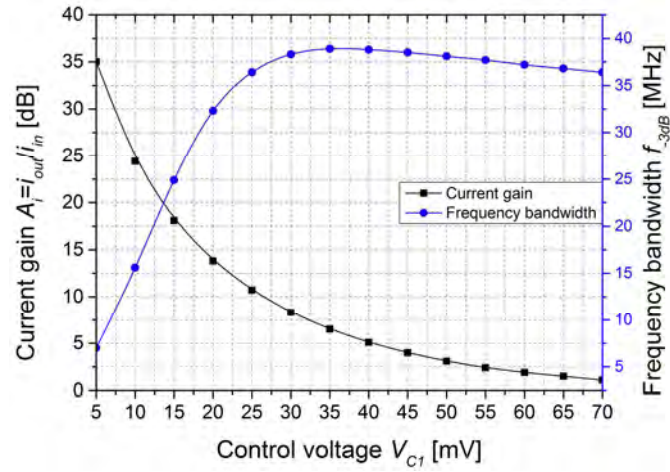
Tabela 5.10 Jednosmjerno slabljenje i propusni opseg strujnog oslabljivača sa replika kolom, $V_{CI}=70$ mV

I_B [μ A]	V_{CI} [mV]	5	10	15	20	25	30	35	40	45	50	55	60	65	70
5	A_{i0} [dB]	-15.0	-9.9	-6.9	-4.9	-3.4	-2.3	-1.5	-0.8	-0.3	0.1	0.4	0.7	0.9	1.1
	f_{-3dB} [MHz]	0.6	1.4	2.5	4.1	6.1	8.6	11.7	15.6	19.9	24.5	28.6	32.0	34.6	36.4
10	A_{i0} [dB]	-16.5	-11.1	-7.9	-5.7	-4.0	-2.8	-1.8	-1.1	-0.5	0.0	0.4	0.7	1.0	1.2
	f_{-3dB} [MHz]	0.9	2.2	4.1	6.6	9.8	13.7	18.5	24.3	31.2	38.9	46.6	53.5	59.3	63.9
15	A_{i0} [dB]	-17.6	-12.0	-8.5	-6.2	-4.5	-3.1	-2.1	-1.3	-0.6	-0.1	0.4	0.7	1.0	1.3
	f_{-3dB} [MHz]	1.1	2.8	5.3	8.4	12.4	17.3	23.1	30.2	38.6	48.1	58.3	68.2	76.9	84.3

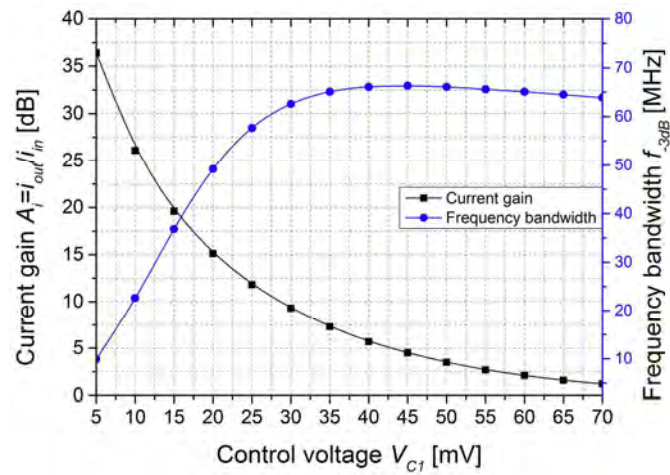
Tabela 5.11 Jednosmjerno slabljenje i propusni opseg strujnog oslabljivača bez replika kola, $V_{CI}=70$ mV

I_B [μ A]	V_{CI} [mV]	5	10	15	20	25	30	35	40	45	50	55	60	65	70
5	A_{i0} [dB]	-14.6	-9.8	-6.8	-4.8	-3.4	-2.3	-1.4	-0.8	-0.3	0.1	0.4	0.7	0.9	1.1
	f_{-3dB} [MHz]	2.0	5.1	9.4	15.0	22.1	30.8	41.0	51.6	61.0	68.7	74.5	78.3	81.0	83.1
10	A_{i0} [dB]	-16.3	-11.0	-7.8	-5.6	-4.0	-2.7	-1.8	-1.1	-0.5	0.0	0.4	0.7	1.0	1.2
	f_{-3dB} [MHz]	3.0	7.7	14.4	22.8	33.1	45.6	60.6	77.5	94.5	109.6	121.9	131.5	138.1	142.7
15	A_{i0} [dB]	-17.5	-11.8	-8.4	-6.1	-4.4	-3.1	-2.1	-1.3	-0.6	-0.1	0.4	0.7	1.0	1.3
	f_{-3dB} [MHz]	3.7	9.6	17.8	28.0	40.4	55.2	72.6	92.7	114.2	135.0	153.2	168.0	179.8	188.2

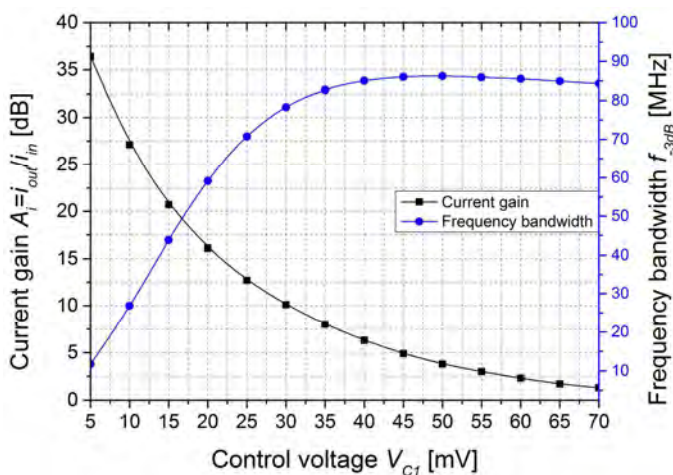
5.1.4 Zavisnost strujnog pojačanja i propusnog opsega od kontrolnog napona



a)

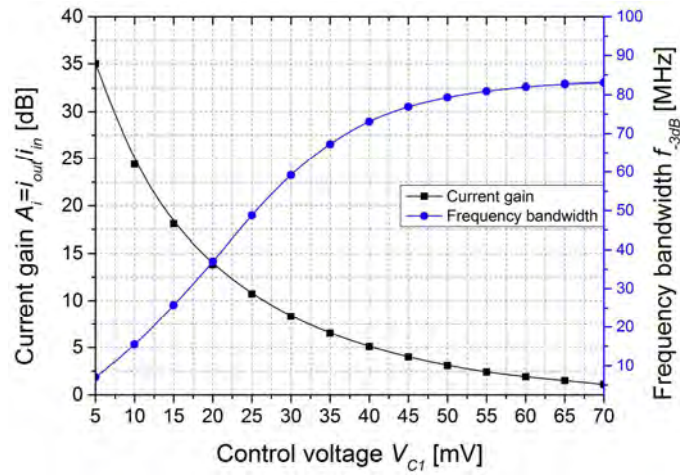


b)

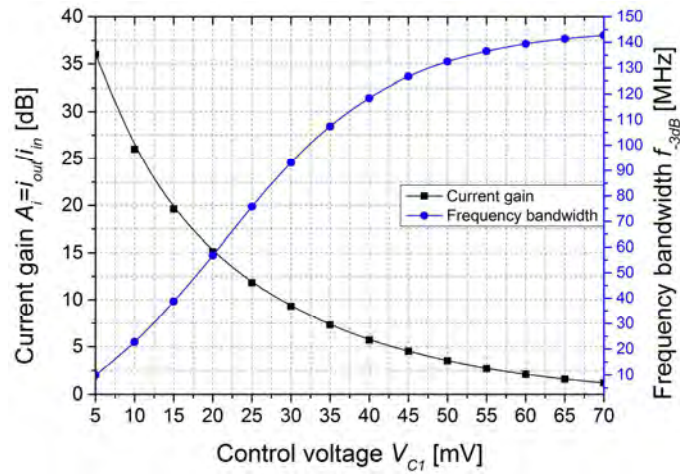


c)

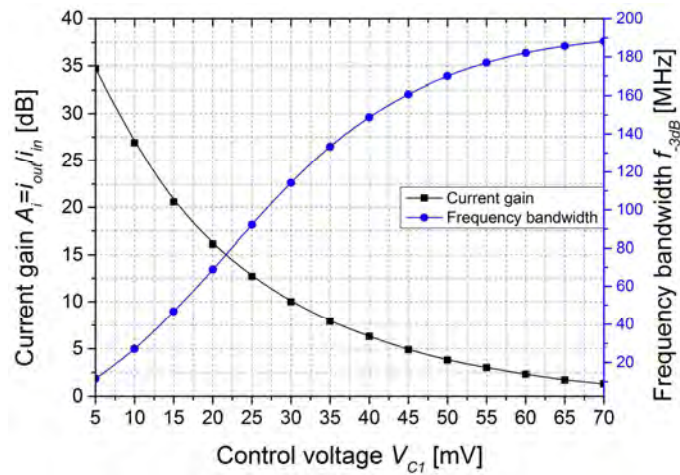
Slika 5.15 Pojačavač sa replika kolom, $V_{C2} = 70$ mV: a) $I_B = 5 \mu A$, b) $I_B = 10 \mu A$, c) $I_B = 15 \mu A$.



a)

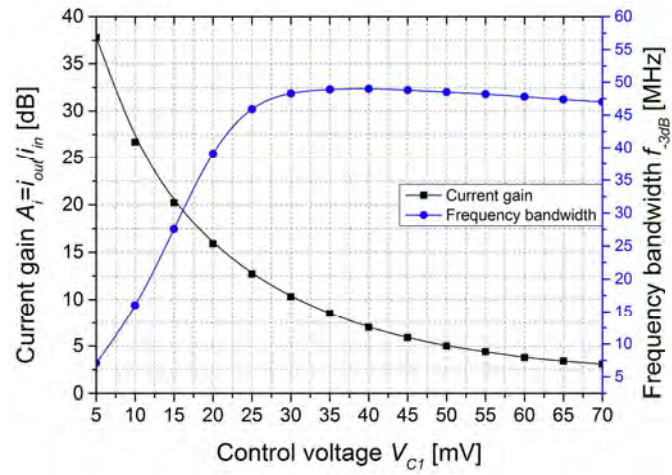


b)

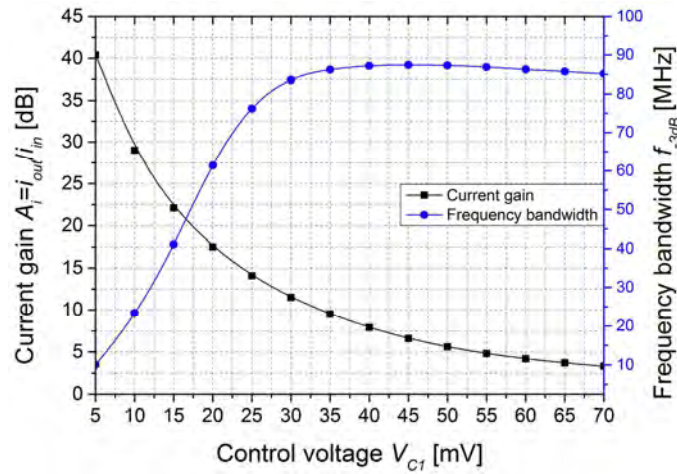


c)

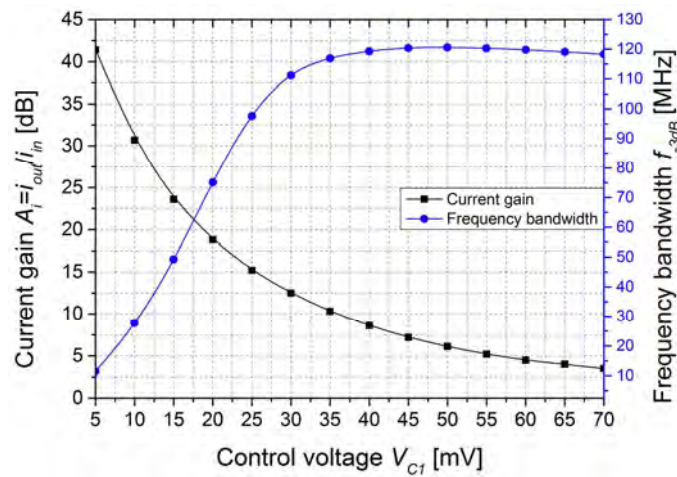
Slika 5.16 Pojačavač bez replika kola, $V_{C2}=70$ mV: a) $I_B=5 \mu A$, b) $I_B=10 \mu A$, c) $I_B=15 \mu A$.



a)

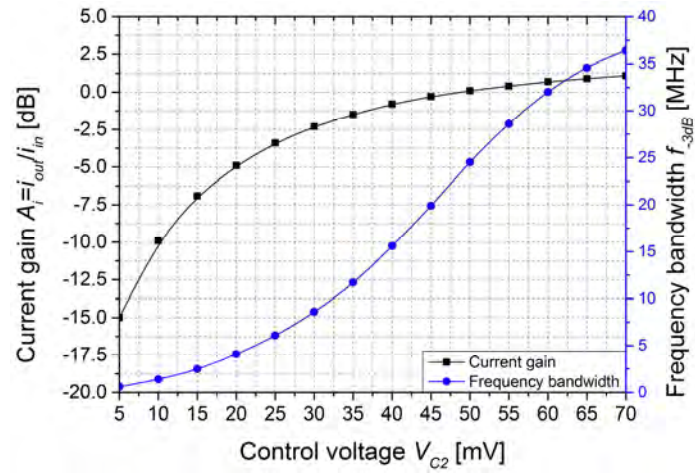


b)

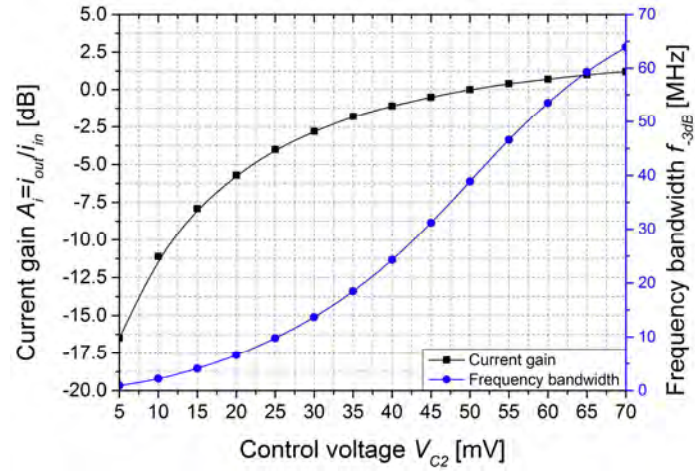


c)

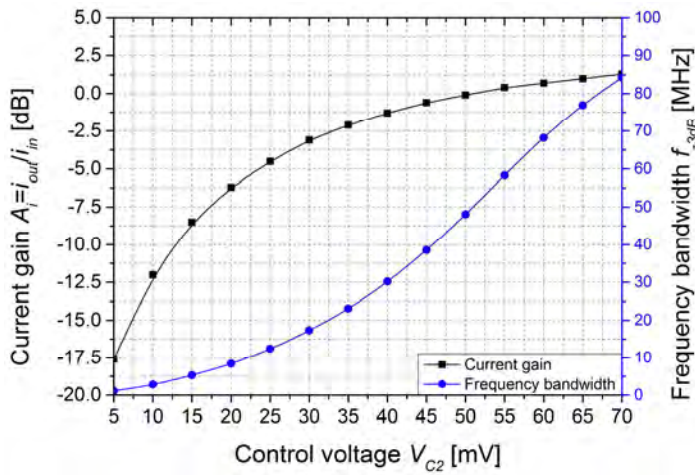
Slika 5.17 Pojačavač, MOSFET M_2 u zasićenju, $V_{C2}=200$ mV: a) $I_B=5 \mu A$, b) $I_B=10 \mu A$, c) $I_B=15 \mu A$.



a)

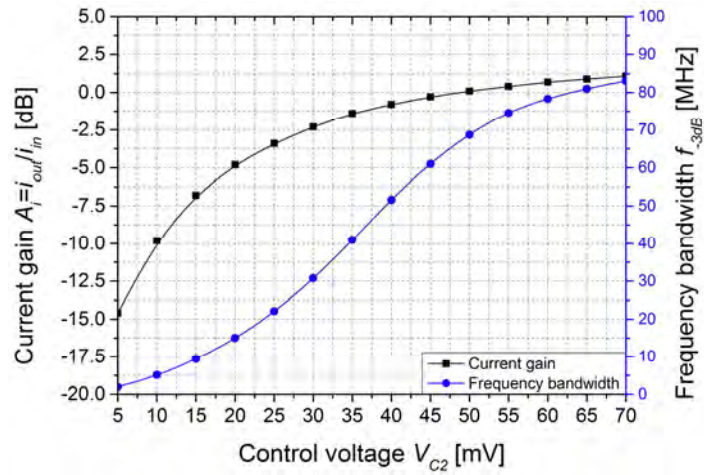


b)

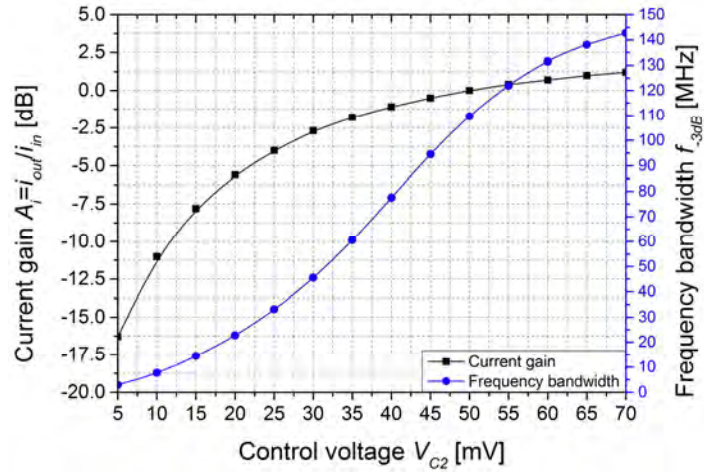


c)

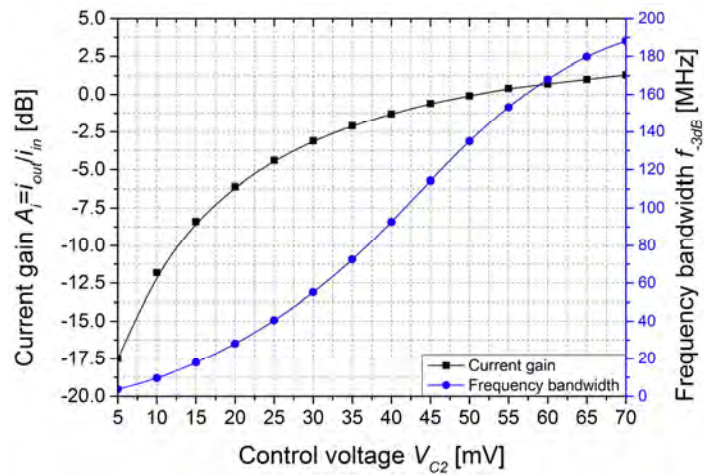
Slika 5.18 Oslabljivač sa replika kolom, $V_{C1}=70$ mV: a) $I_B=5 \mu A$, b) $I_B=10 \mu A$, c) $I_B=15 \mu A$.



a)



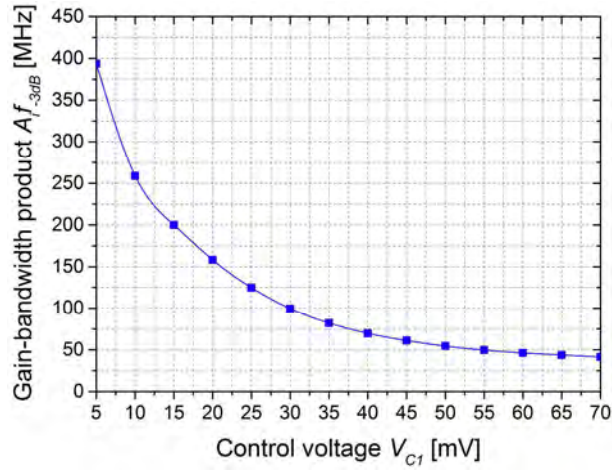
b)



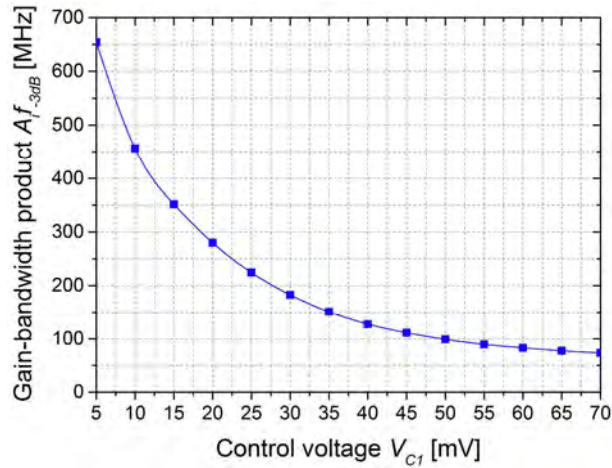
c)

Slika 5.19 Oslabljivač bez replika kola, $V_{C1}=70$ mV: a) $I_B=5$ μ A, b) $I_B=10$ μ A, c) $I_B=15$ μ A.

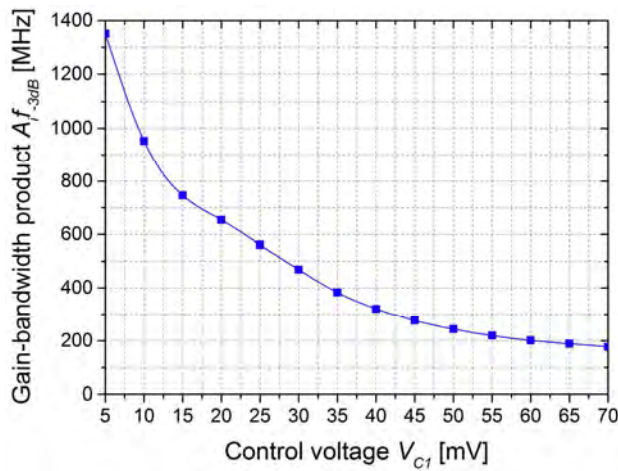
5.1.5 Zavisnost proizvoda strujnog pojačanja i propusnog opsega u zavisnosti od kontrolnog napona



a)

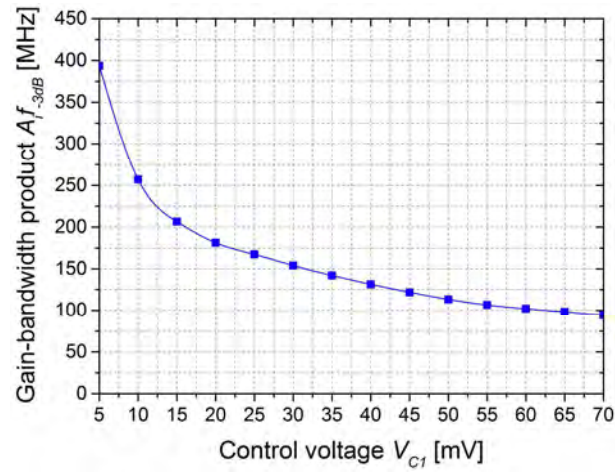


b)

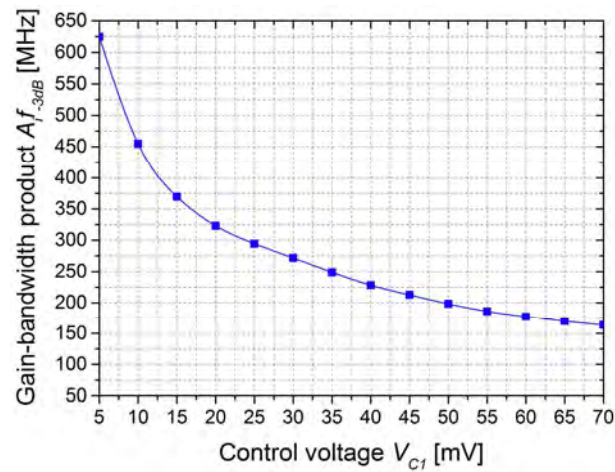


c)

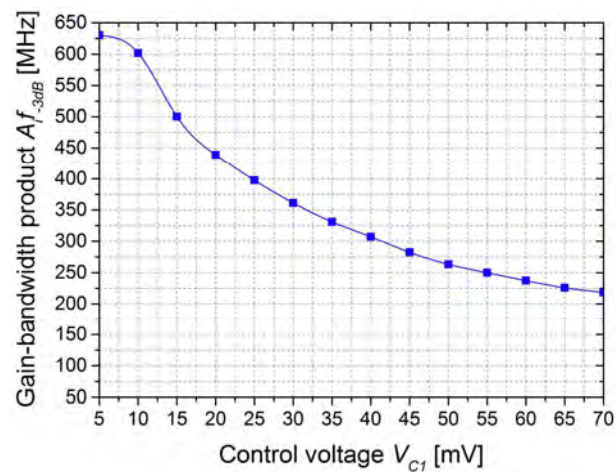
Slika 5.20 Pojačavač sa replika kolom, $V_{C2}=70$ mV: a) $I_B=5 \mu A$, b) $I_B=10 \mu A$, c) $I_B=15 \mu A$.



a)

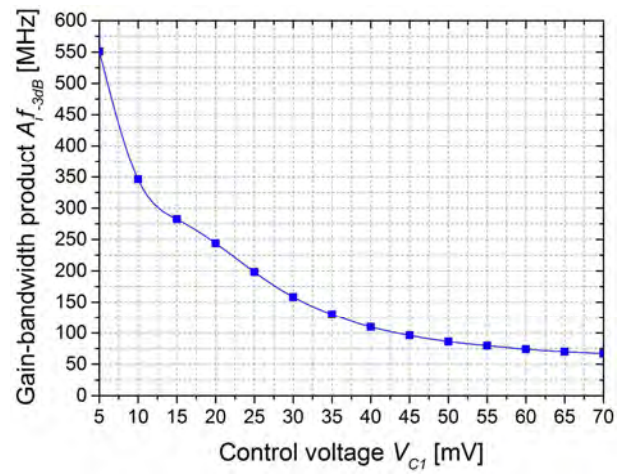


b)

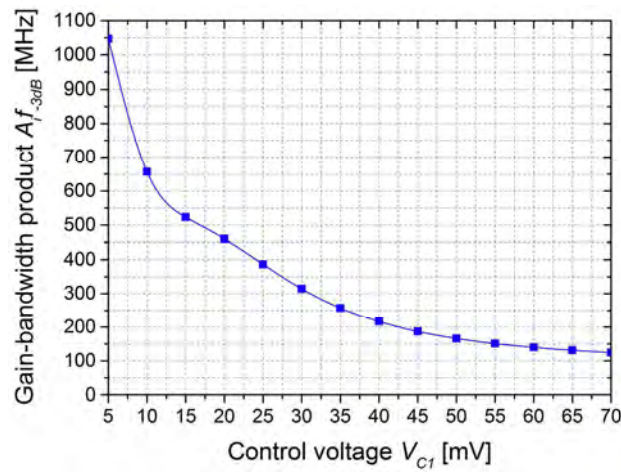


c)

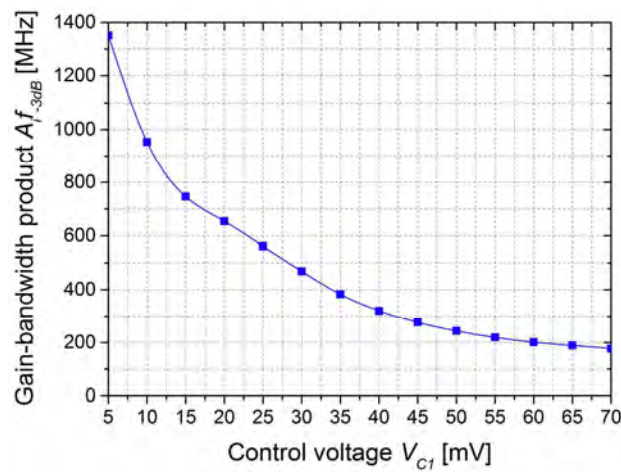
Slika 5.21 Pojačavač bez replika kola, $V_{C2}=70$ mV: a) $I_B=5 \mu A$, b) $I_B=10 \mu A$, c) $I_B=15 \mu A$.



a)

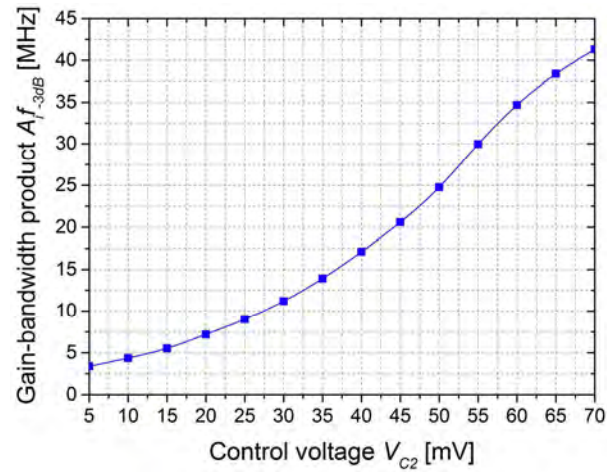


b)

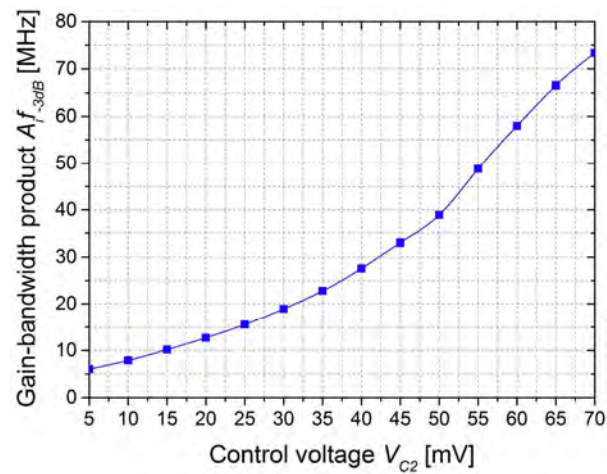


c)

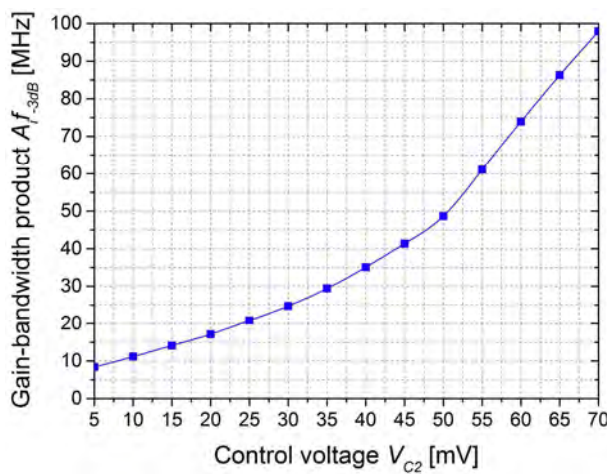
Slika 5.22 Pojačavač, MOSFET M_2 u zasićenju, $V_{C2}=200$ mV: a) $I_B=5 \mu A$, b) $I_B=10 \mu A$, c) $I_B=15 \mu A$.



a)

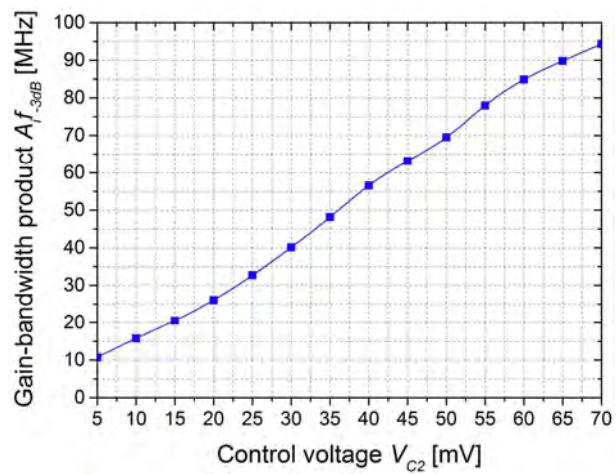


b)

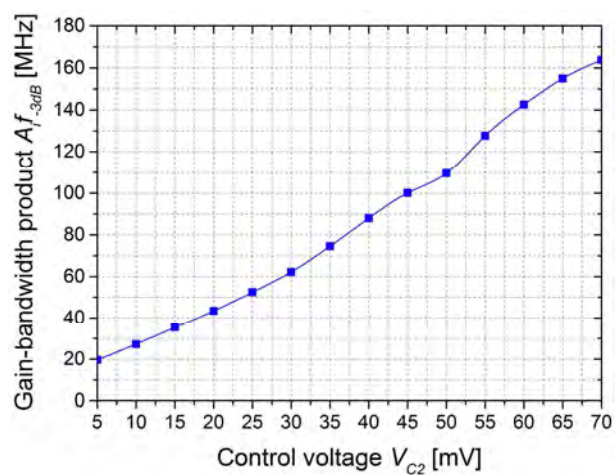


c)

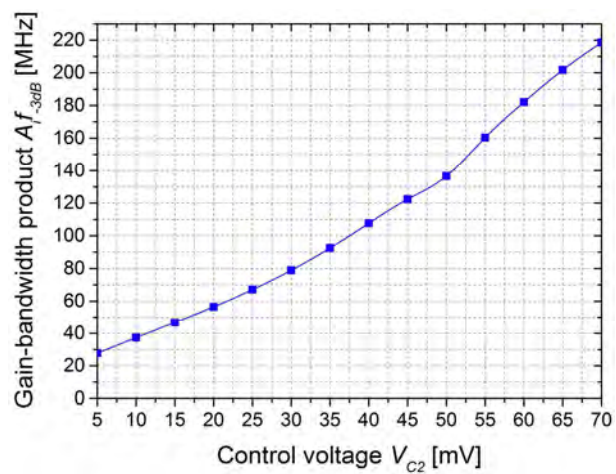
Slika 5.23 Oslabljiivač sa replika kolom, $V_{C1}=70$ mV: a) $I_B=5 \mu A$, b) $I_B=10 \mu A$, c) $I_B=15 \mu A$.



a)



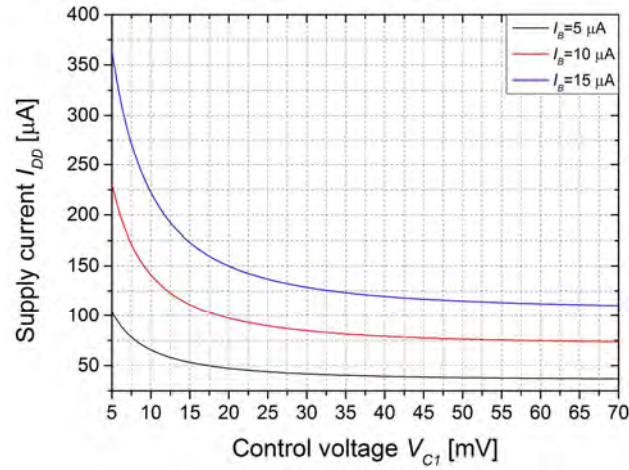
b)



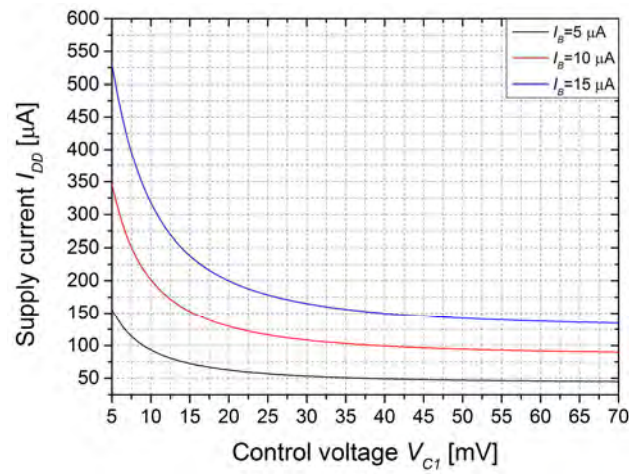
c)

Slika 5.24 Oslabljivač bez replika kola, $V_{C1}=70$ mV: a) $I_B=5 \mu A$, b) $I_B=10 \mu A$, c) $I_B=15 \mu A$.

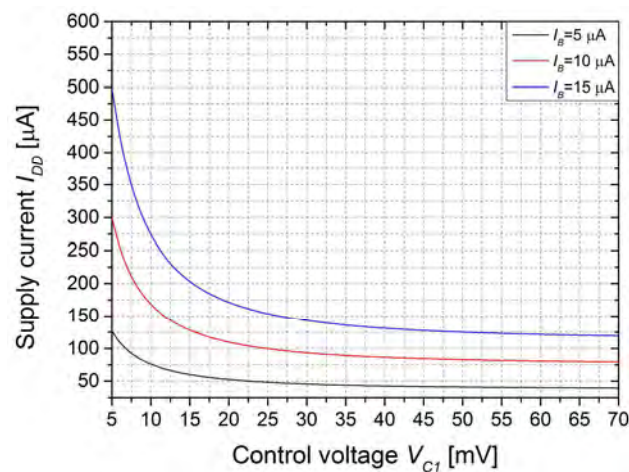
5.1.6 Zavisnost struje napajanja od pojačanja



a)

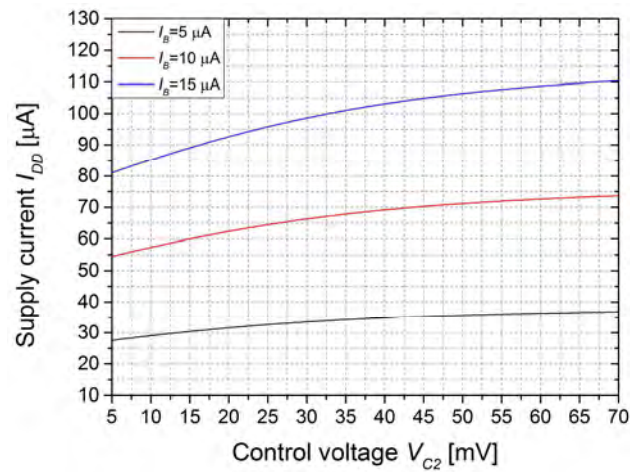


b)

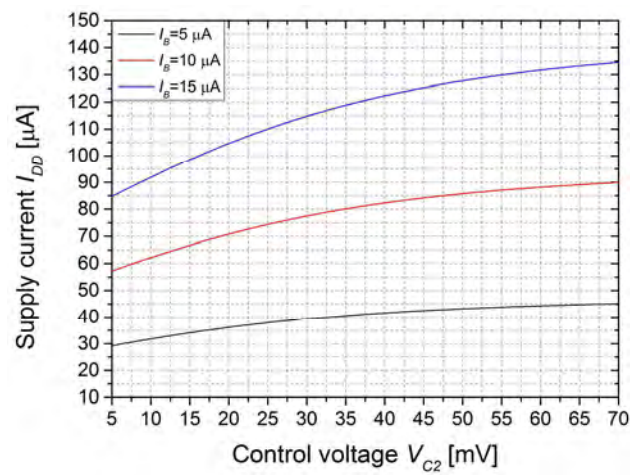


c)

Slika 5.25 Struja koju strujni pojačavač uzima iz napajanja: a) sa replika kolom, $V_{C2}=70$ mV; b) bez replika kola, $V_{C2}=70$ mV; c) MOSFET M_2 u zasićenju, $V_{C2}=200$ mV.



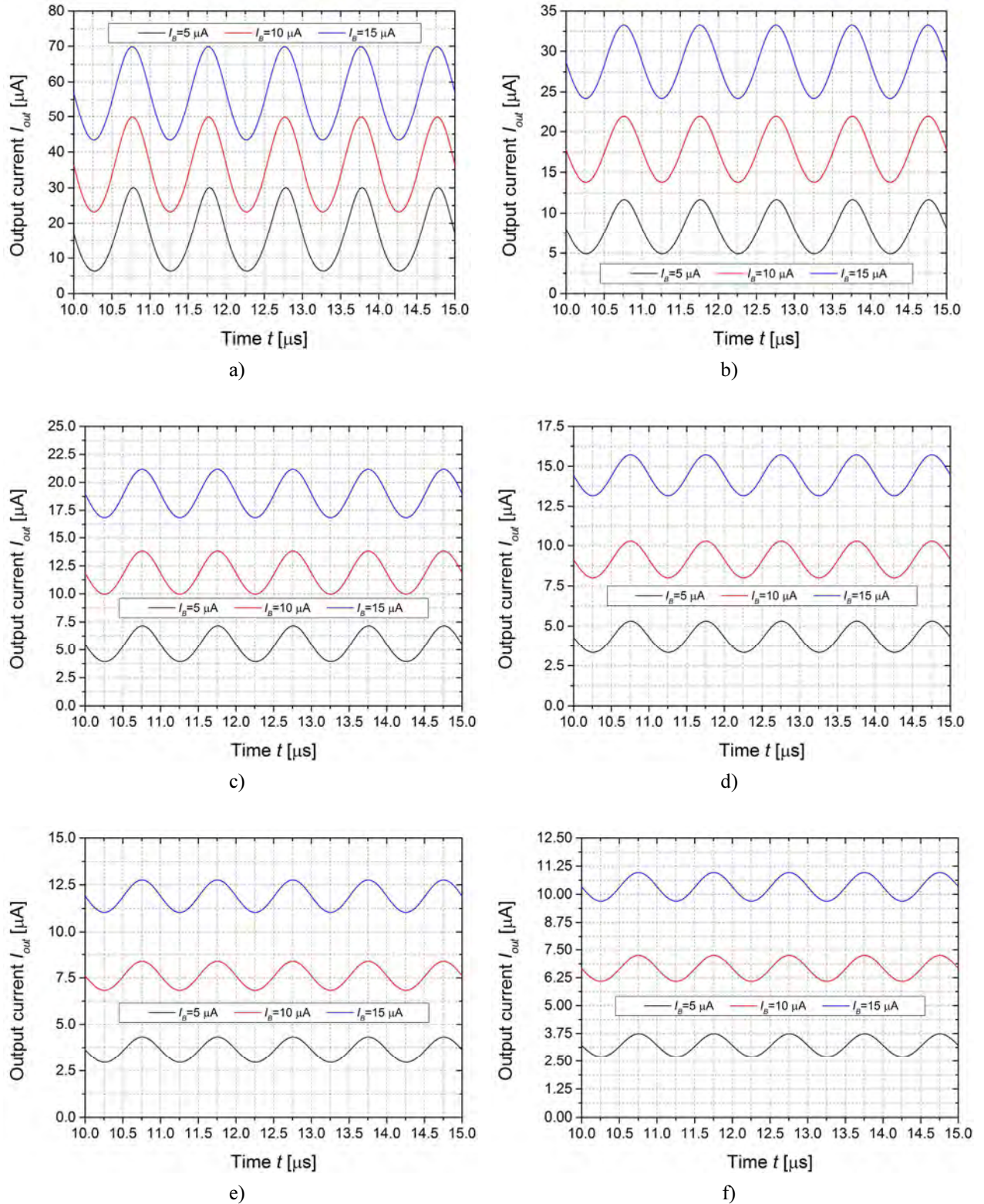
a)



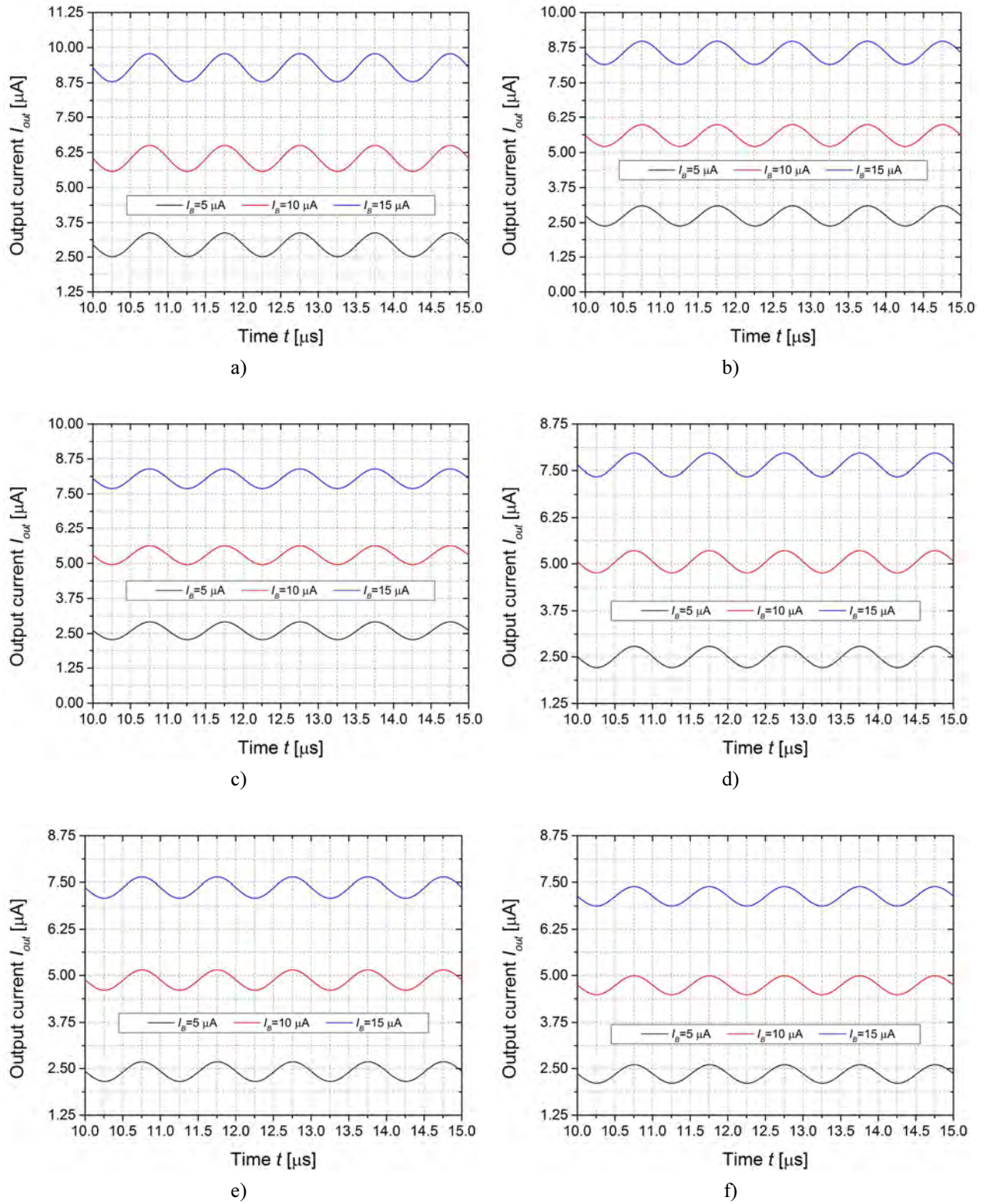
b)

Slika 5.26 Struja koju strujni oslabljivač uzima iz napajanja, $V_{C1}=70$ mV: a) sa replika kolom, b) bez replika kola.

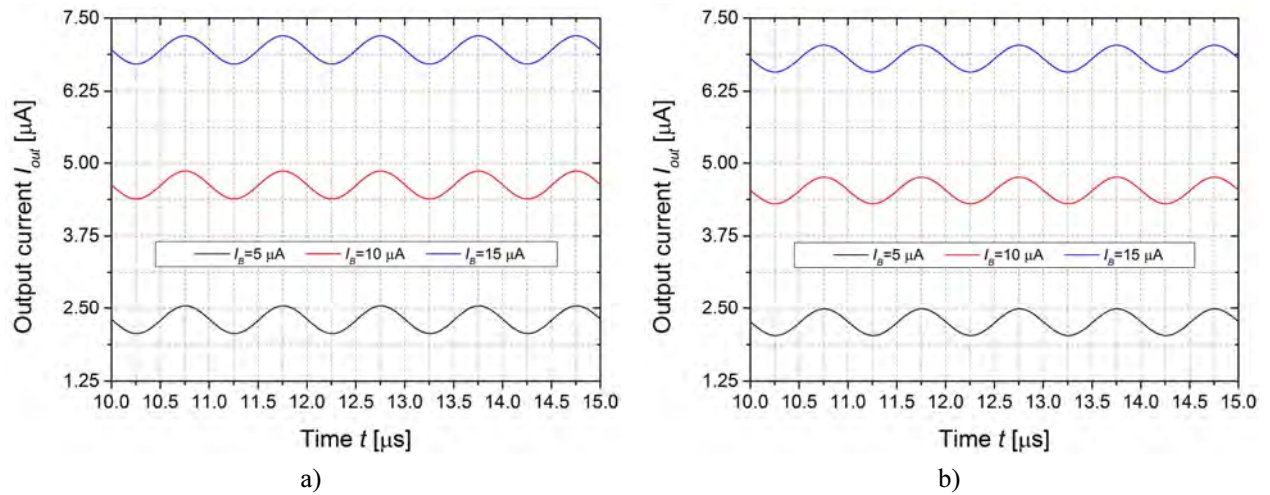
5.1.7 Vremenski odziv strujnog pojačavača



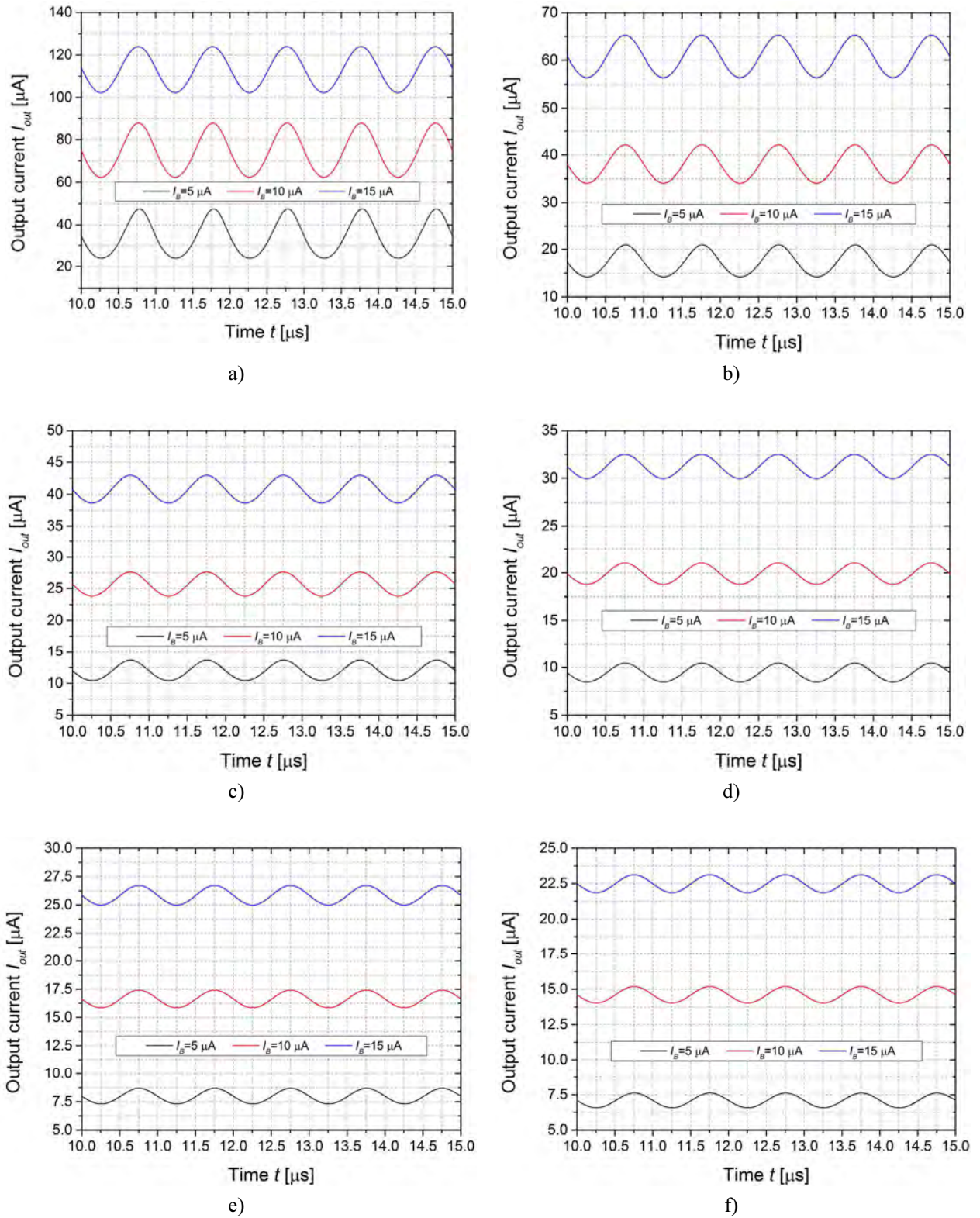
Slika 5.27 Vremenski odziv pojačavača sa replika kolom, $V_{C2}=70$ mV: a) $V_{C1}=5$ mV, b) $V_{C1}=10$ mV, c) $V_{C1}=15$ mV, d) $V_{C1}=20$ mV, e) $V_{C1}=25$ mV, f) $V_{C1}=30$ mV.



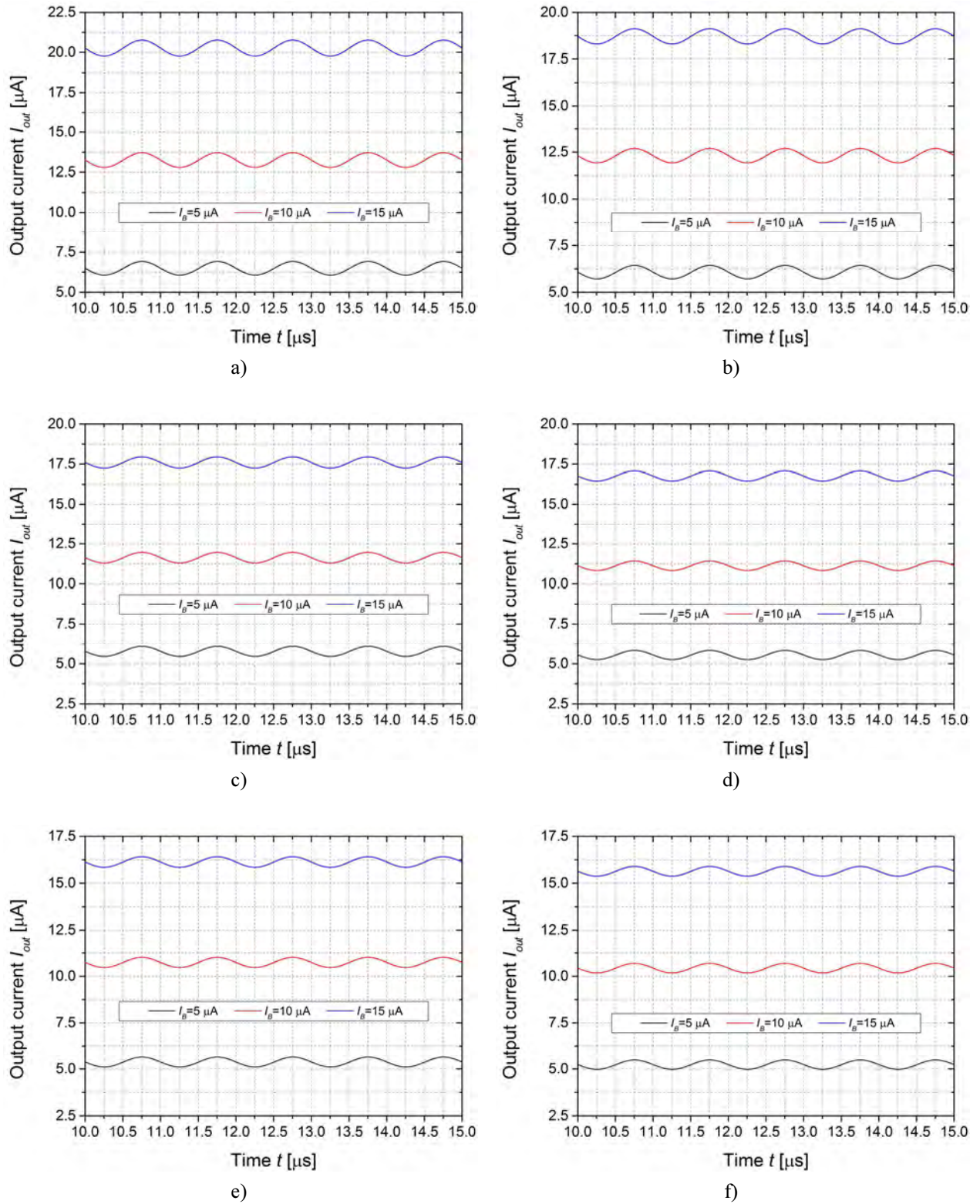
Slika 5.28 Vremenski odziv pojačavača sa replika kolom, $V_{C2}=70$ mV: a) $V_{C1}=35$ mV, b) $V_{C1}=40$ mV, c) $V_{C1}=45$ mV, d) $V_{C1}=50$ mV, e) $V_{C1}=55$ mV, f) $V_{C1}=60$ mV.



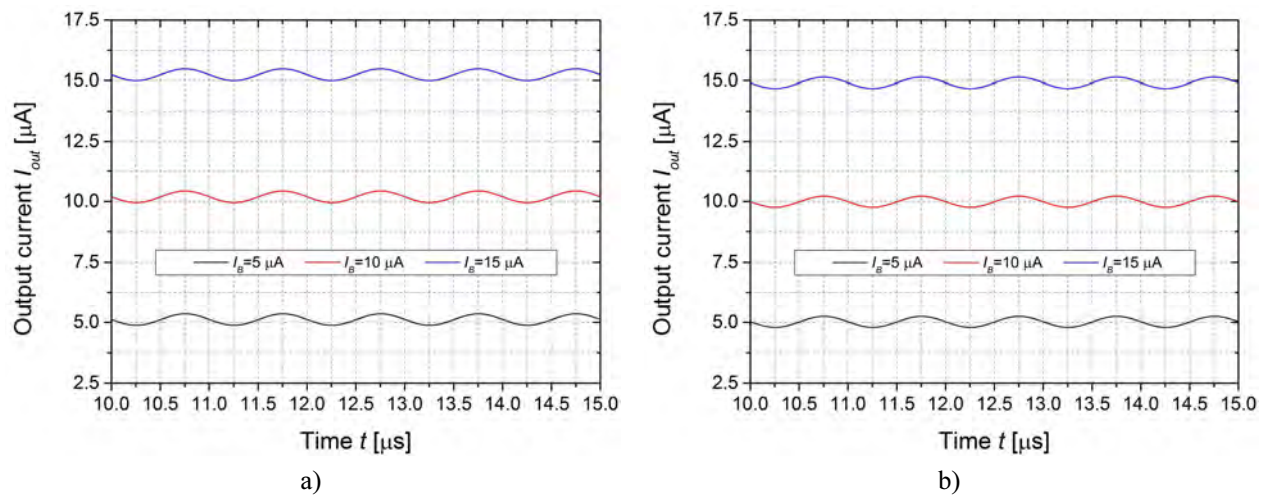
Slika 5.29 Vremenski odziv pojačavača sa replika kolom, $V_{C2}=70$ mV: a) $V_{C1}=65$ mV, b) $V_{C1}=70$ mV.



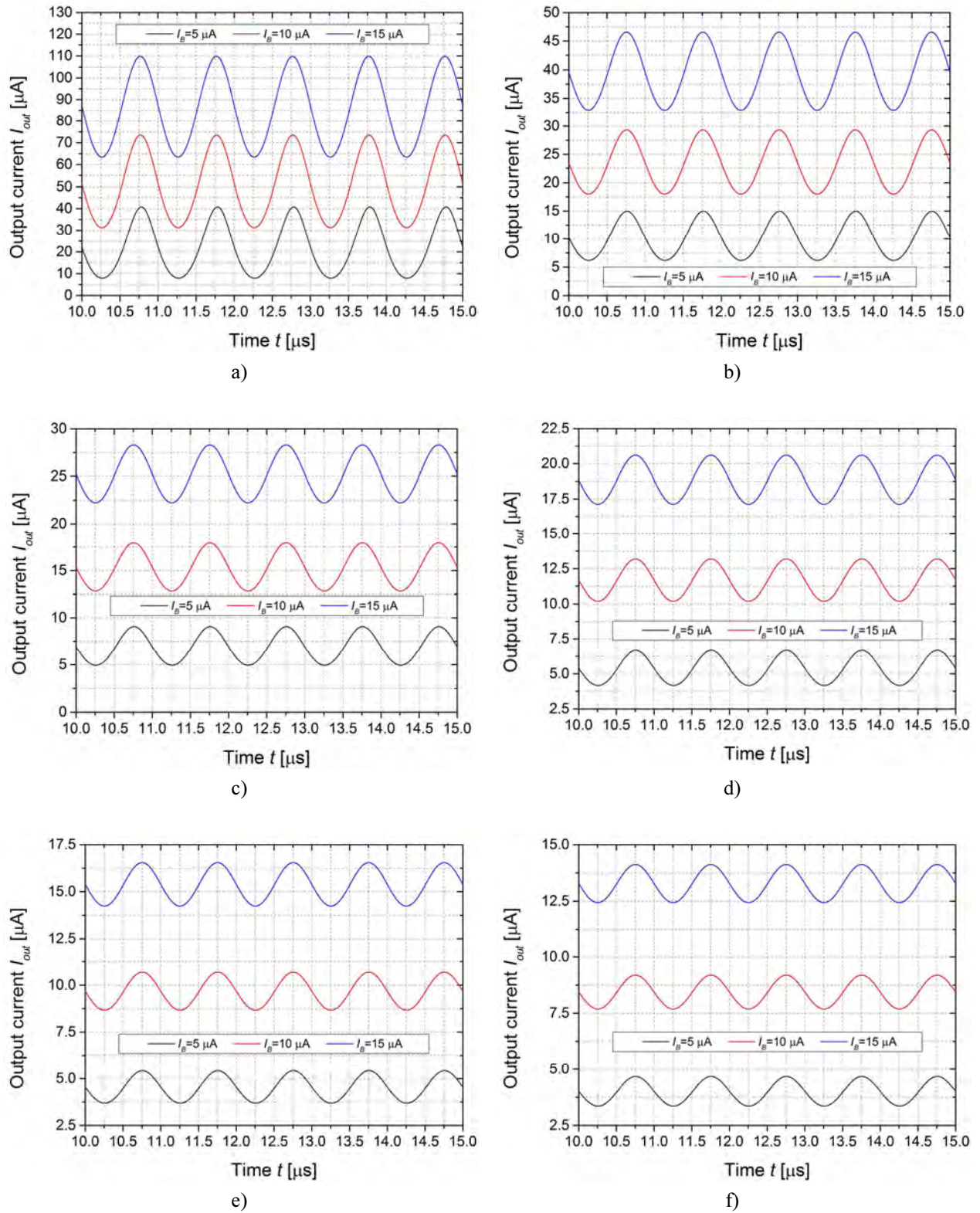
Slika 5.30 Vremenski odziv pojačavača bez replika kola, $V_{C2}=70 \text{ mV}$: a) $V_{C1}=5 \text{ mV}$, b) $V_{C1}=10 \text{ mV}$, c) $V_{C1}=15 \text{ mV}$, d) $V_{C1}=20 \text{ mV}$, e) $V_{C1}=25 \text{ mV}$, f) $V_{C1}=30 \text{ mV}$.



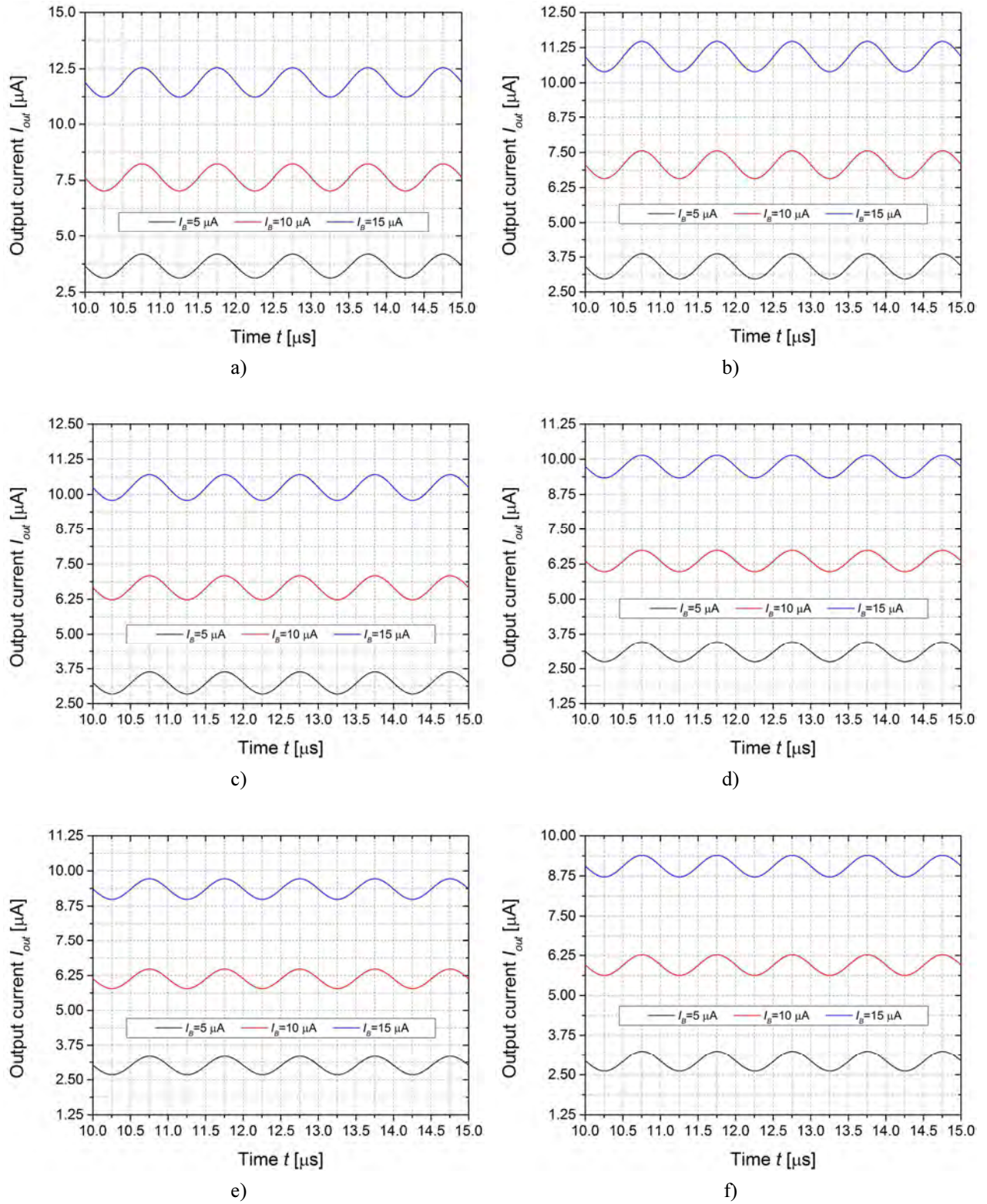
Slika 5.31 Vremenski odziv pojačavača bez replika kola, $V_{C2}=70$ mV: a) $V_{C1}=35$ mV, b) $V_{C1}=40$ mV, c) $V_{C1}=45$ mV, d) $V_{C1}=50$ mV, e) $V_{C1}=55$ mV, f) $V_{C1}=60$ mV.



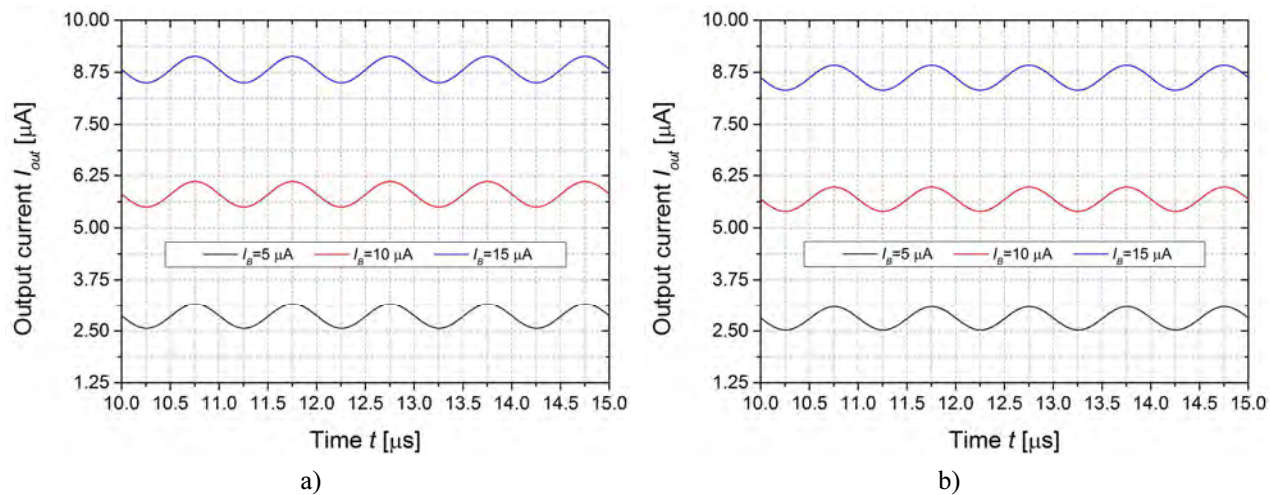
Slika 5.32 Vremenski odziv pojačavača bez replika kola, $V_{C2}=70$ mV: a) $V_{C1}=65$ mV, b) $V_{C1}=70$ mV.



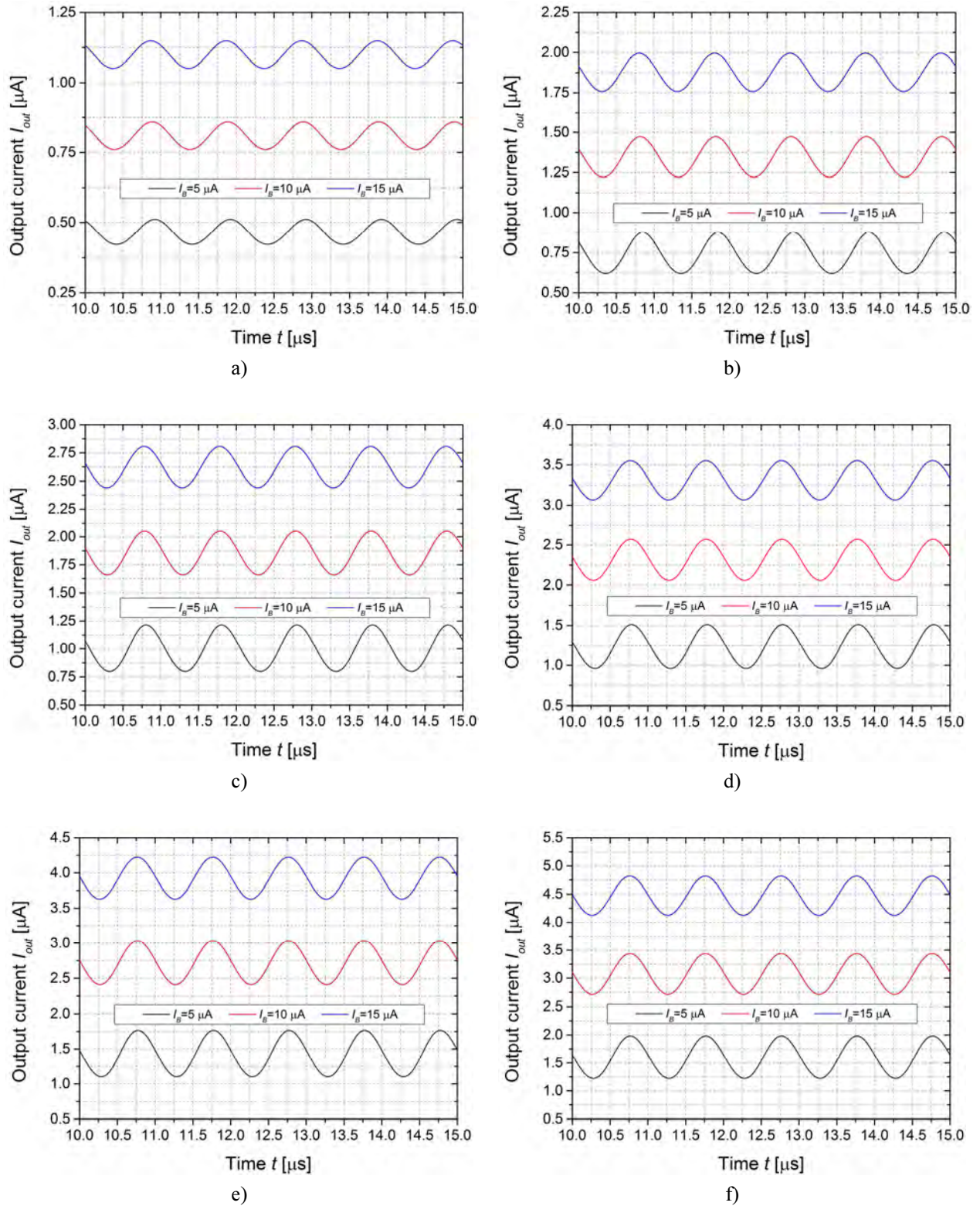
Slika 5.33 Vremenski odziv pojačavača kada je MOSFET M_2 u zasićenju, $V_{C2}=200 \text{ mV}$: a) $V_{C1}=5 \text{ mV}$, b) $V_{C1}=10 \text{ mV}$, c) $V_{C1}=15 \text{ mV}$, d) $V_{C1}=20 \text{ mV}$, e) $V_{C1}=25 \text{ mV}$, f) $V_{C1}=30 \text{ mV}$.



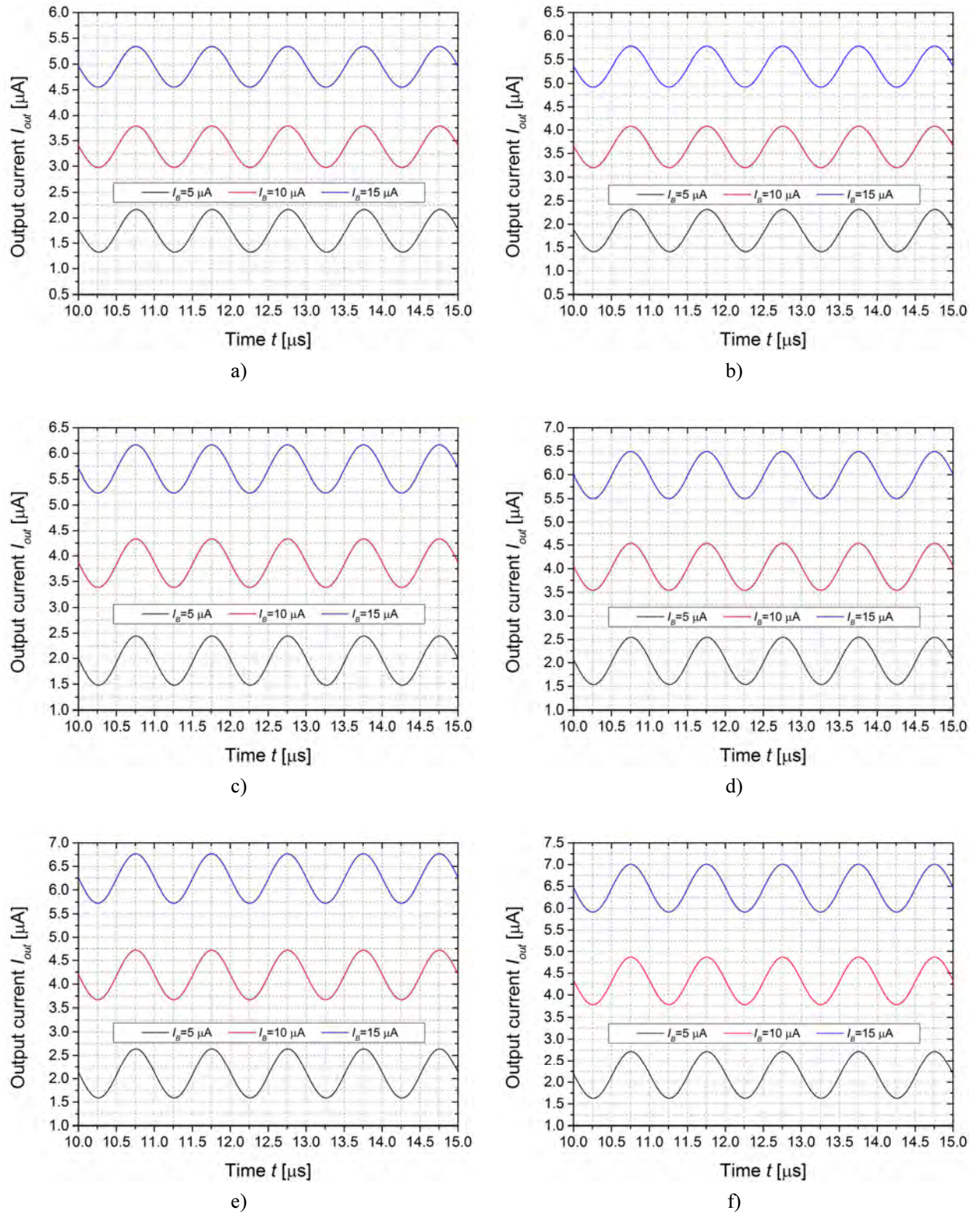
Slika 5.34 Vremenski odziv pojačavača kada je MOSFET M_2 u zasićenju, $V_{C2}=200$ mV: a) $V_{C1}=35$ mV, b) $V_{C1}=40$ mV, c) $V_{C1}=45$ mV, d) $V_{C1}=50$ mV, e) $V_{C1}=55$ mV, f) $V_{C1}=60$ mV.



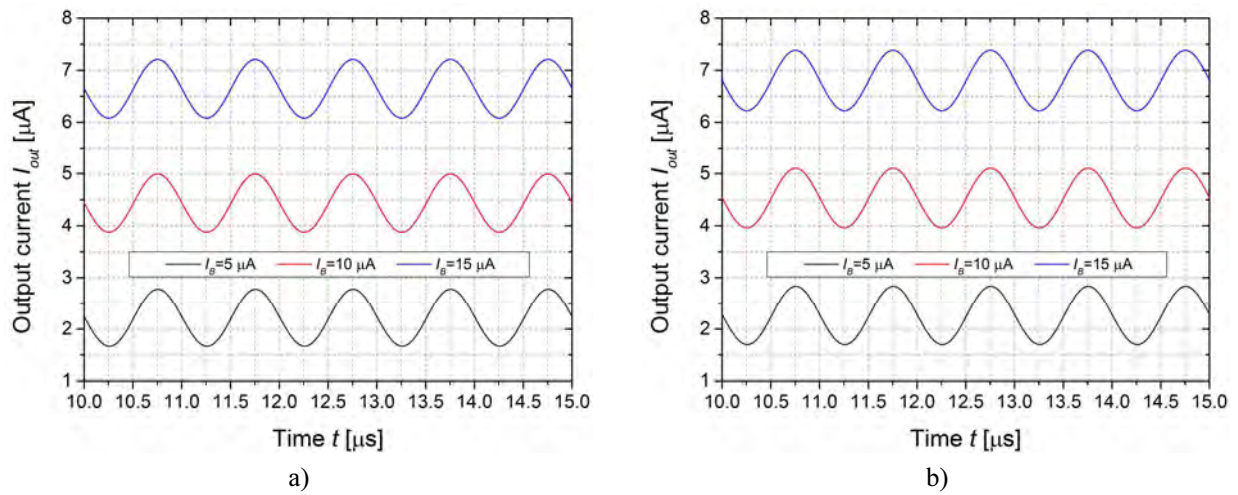
Slika 5.35 Vremenski odziv pojačavača kada je MOSFET M_2 u zasićenju, $V_{C2}=200$ mV: a) $V_{C1}=65$ mV, b) $V_{C1}=70$ mV.



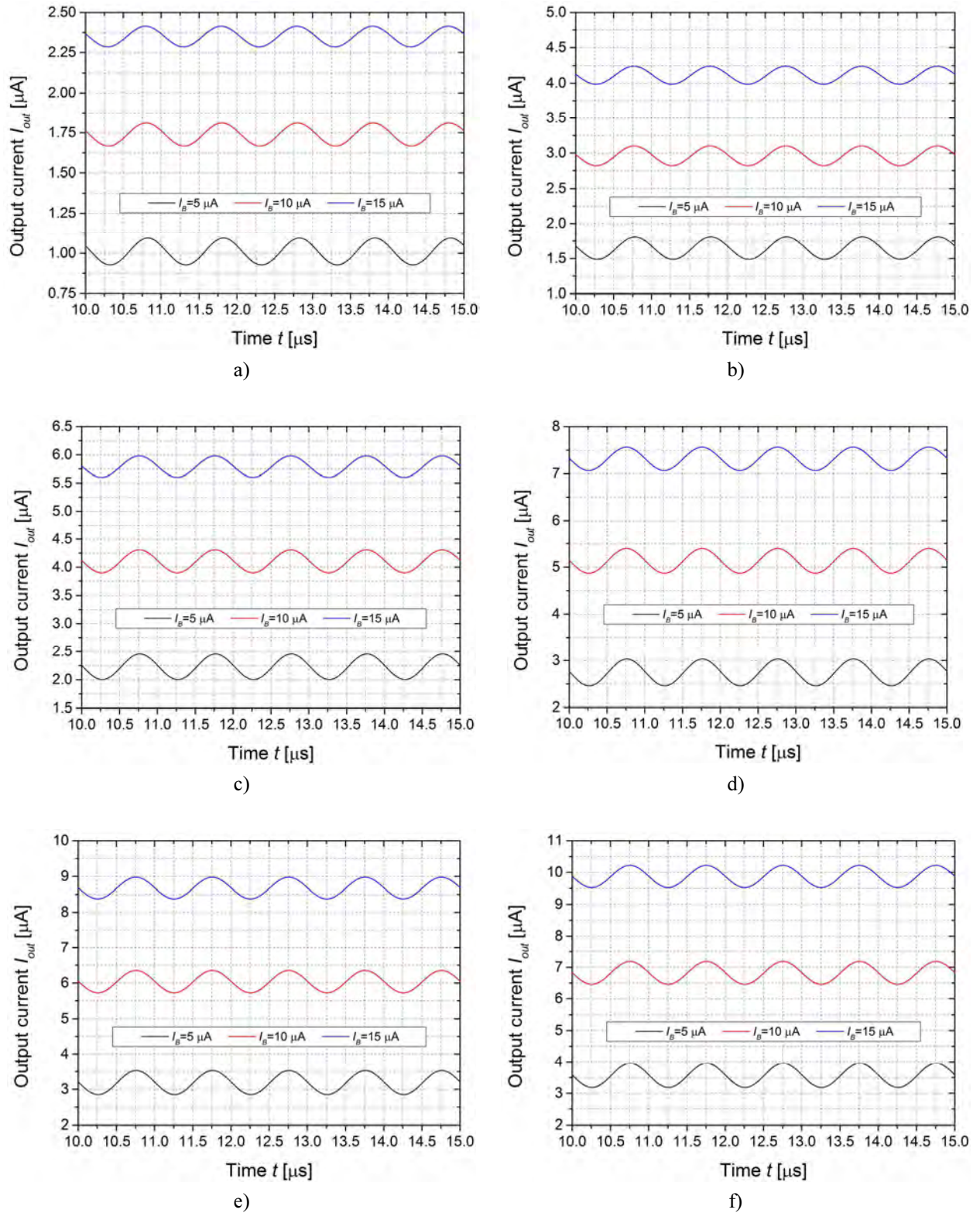
Slika 5.36 Vremenski odziv oslabljivača sa replika kolom, $V_{C1}=70 \text{ mV}$: a) $V_{C2}=5 \text{ mV}$, b) $V_{C2}=10 \text{ mV}$, c) $V_{C2}=15 \text{ mV}$, d) $V_{C2}=20 \text{ mV}$, e) $V_{C2}=25 \text{ mV}$, f) $V_{C2}=30 \text{ mV}$.



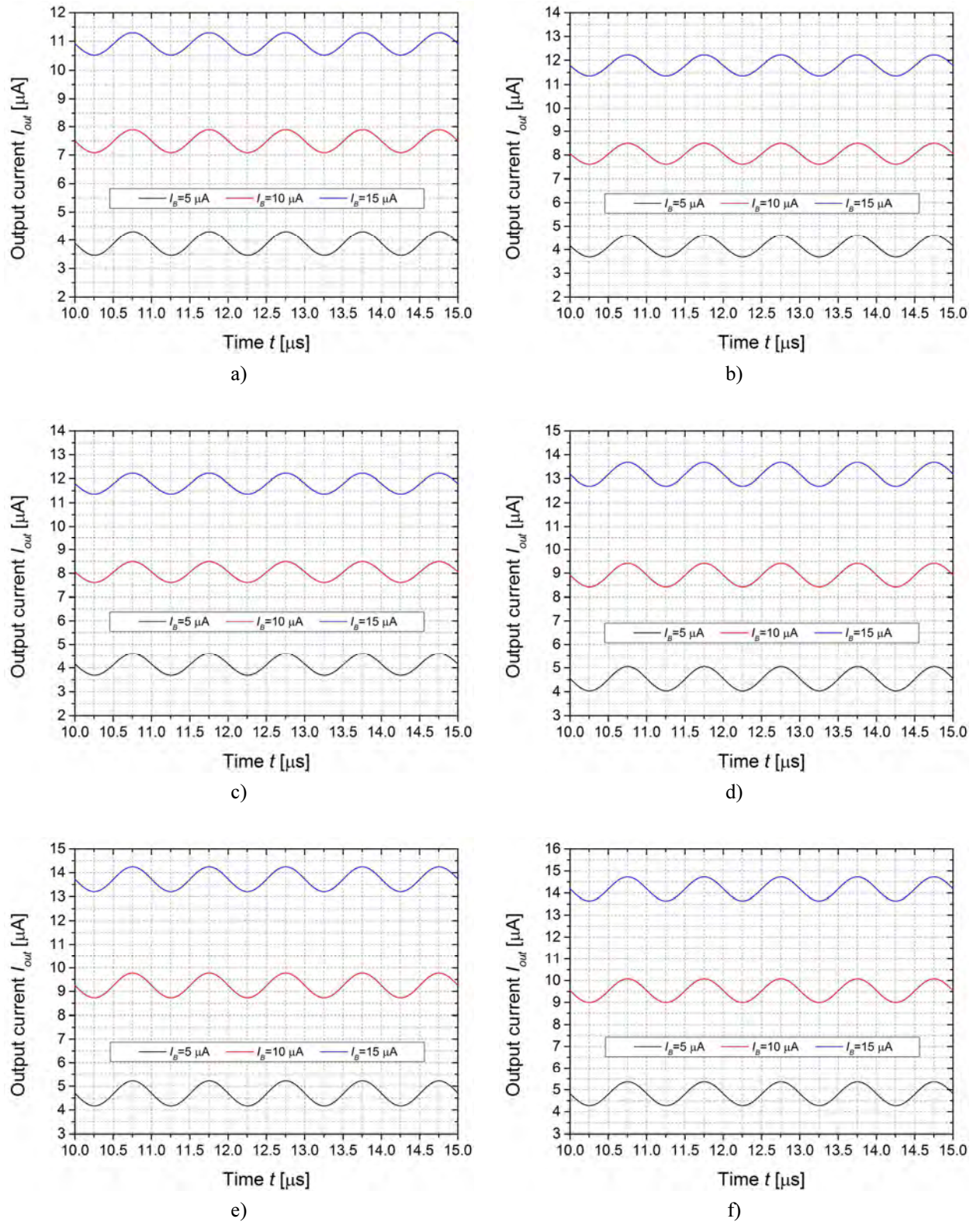
Slika 5.37 Vremenski odziv oslabljivača sa replika kolom, $V_{C1}=70$ mV: a) $V_{C2}=35$ mV, b) $V_{C2}=40$ mV, c) $V_{C2}=45$ mV, d) $V_{C2}=50$ mV, e) $V_{C2}=55$ mV, f) $V_{C2}=60$ mV.



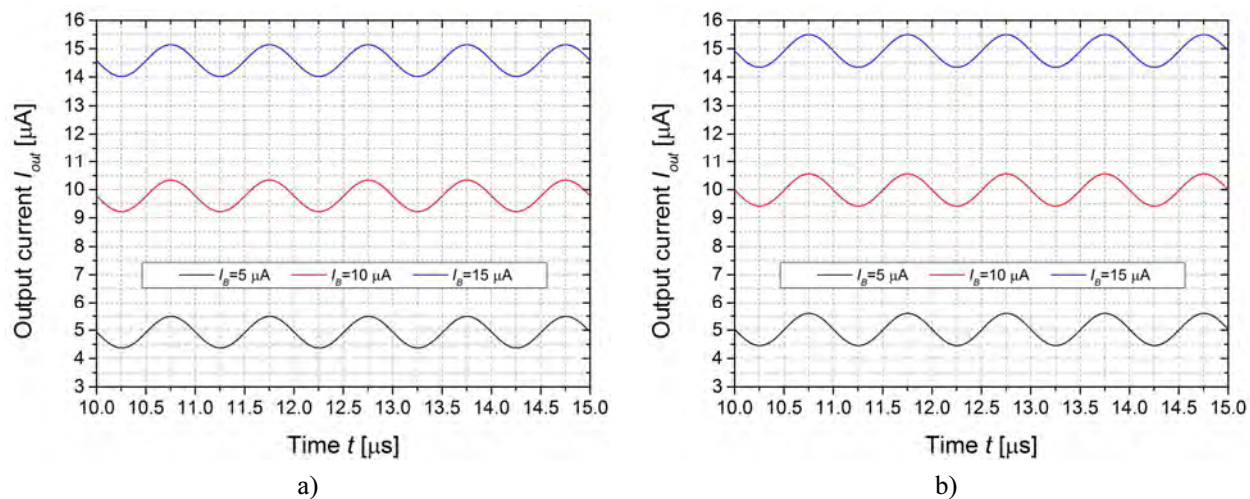
Slika 5.38 Vremenski odziv oslabljivača sa replika kolom, $V_{C1}=70 mV$: a) $V_{C2}=65 mV$, b) $V_{C2}=70 mV$.



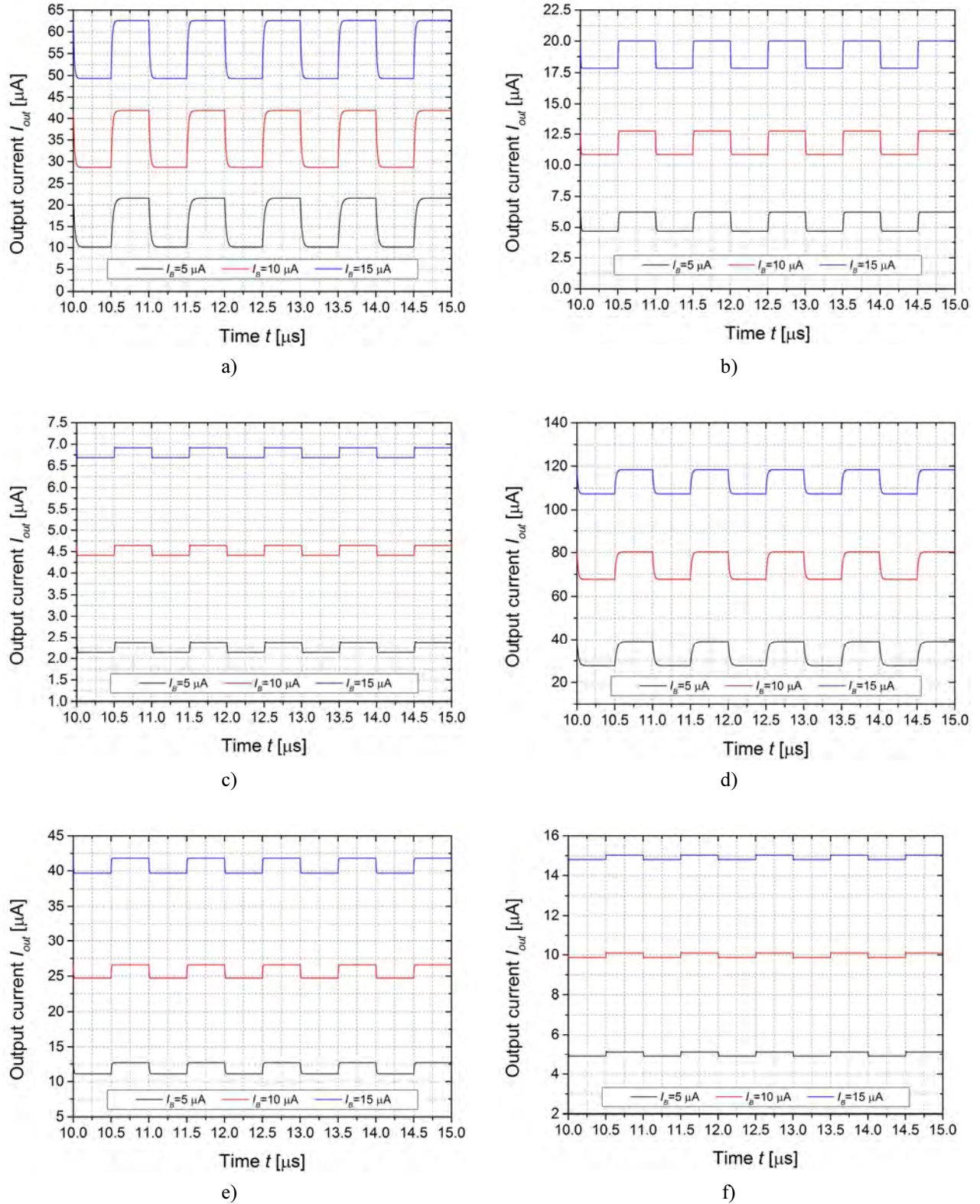
Slika 5.39 Vremenski odziv oslabljivača bez replika kola, $V_{C1}=70$ mV: a) $V_{C2}=5$ mV, b) $V_{C2}=10$ mV, c) $V_{C2}=15$ mV, d) $V_{C2}=20$ mV, e) $V_{C2}=25$ mV, f) $V_{C2}=30$ mV.



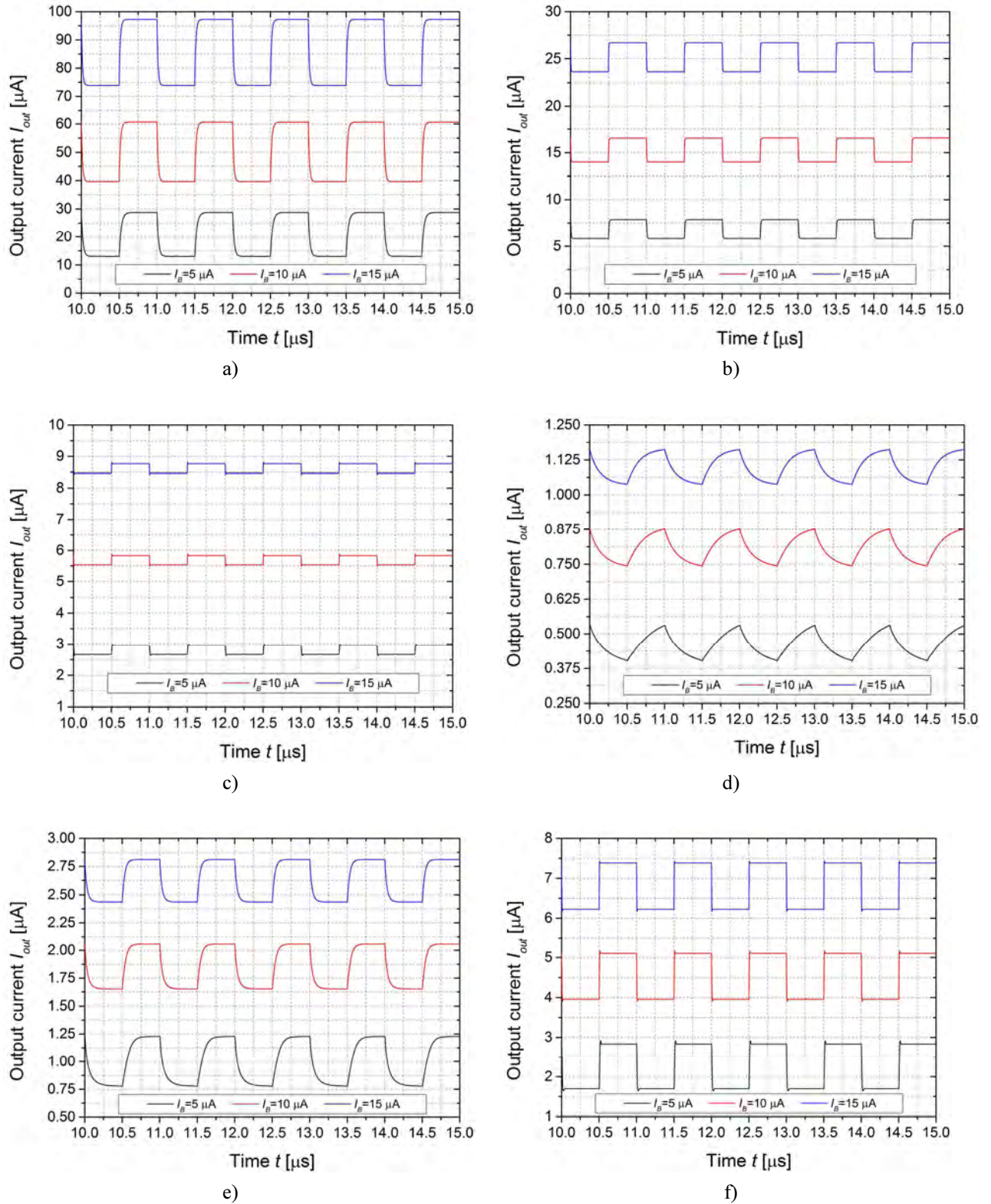
Slika 5.40 Vremenski odziv oslabljivača bez replika kola, $V_{C1}=70$ mV: a) $V_{C2}=35$ mV, b) $V_{C2}=40$ mV, c) $V_{C2}=45$ mV, d) $V_{C2}=50$ mV, e) $V_{C2}=55$ mV, f) $V_{C2}=60$ mV.



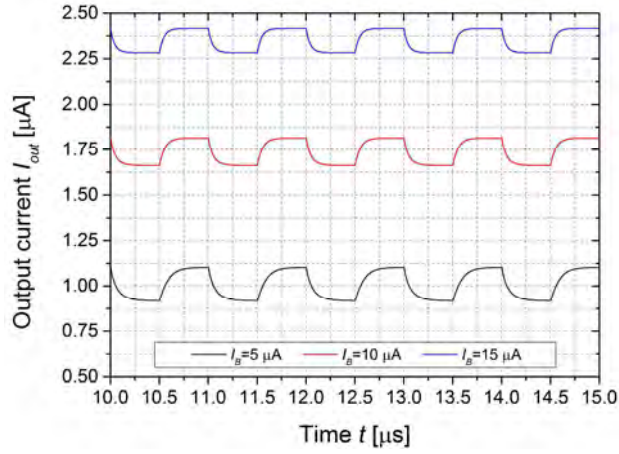
Slika 5.41 Vremenski odziv oslabljivača bez replika kola, $V_{C1}=70$ mV: a) $V_{C2}=65$ mV, b) $V_{C2}=70$ mV.



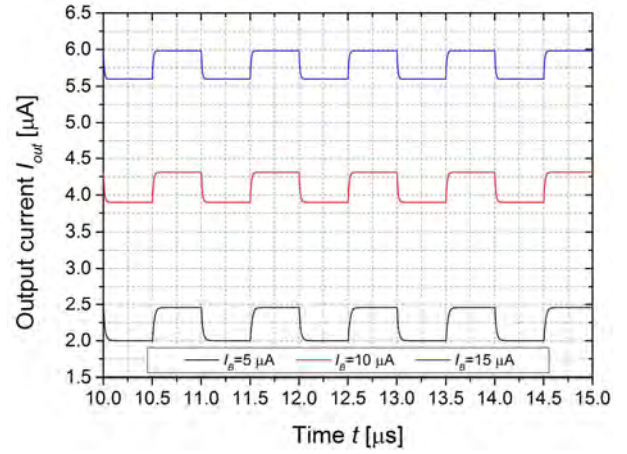
Slika 5.42 Vremenski odziv strujnog pojačavača sa replika kolom, $V_{C2}=70$ mV: a) $V_{C1}=5$ mV ($A_f=36$ dB), b) $V_{C1}=15$ mV ($A_f=20$ dB), c) $V_{C1}=70$ mV ($A_f=1$ dB) i vremenski odziv strujnog pojačavača bez replika kola, $V_{C2}=70$ mV: e) $V_{C1}=5$ mV ($A_f=36$ dB), f) $V_{C1}=15$ mV ($A_f=20$ dB), g) $V_{C1}=70$ mV ($A_f=1$ dB).



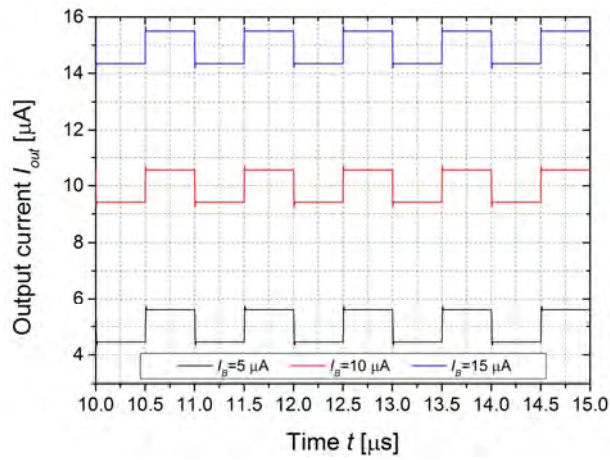
Slika 5.43 Vremenski odziv strujnog pojačavača kada je MOSFET M_2 u zasićenju, $V_{C2}=200 \text{ mV}$: a) $V_{C1}=5 \text{ mV}$ ($A_i=41 \text{ dB}$), b) $V_{C1}=20 \text{ mV}$ ($A_i=20 \text{ dB}$), c) $V_{C1}=70 \text{ mV}$ ($A_i=3 \text{ dB}$) i vremenski odziv strujnog oslabljivača sa replika kolom, $V_{C1}=70 \text{ mV}$: e) $V_{C2}=5 \text{ mV}$ ($A_i=-16 \text{ dB}$), f) $V_{C2}=15 \text{ mV}$ ($A_i=-10 \text{ dB}$), g) $V_{C2}=70 \text{ mV}$ ($A_i=0 \text{ dB}$).



a)



b)



c)

Slika 5.44 Vremenski odziv strujnog oslabljivača bez replika kola, $V_{C1}=70$ mV: e) $V_{C2}=5$ mV ($A_i=-16$ dB), f) $V_{C2}=15$ mV ($A_i=-10$ dB), g) $V_{C2}=70$ mV ($A_i=0$ dB).

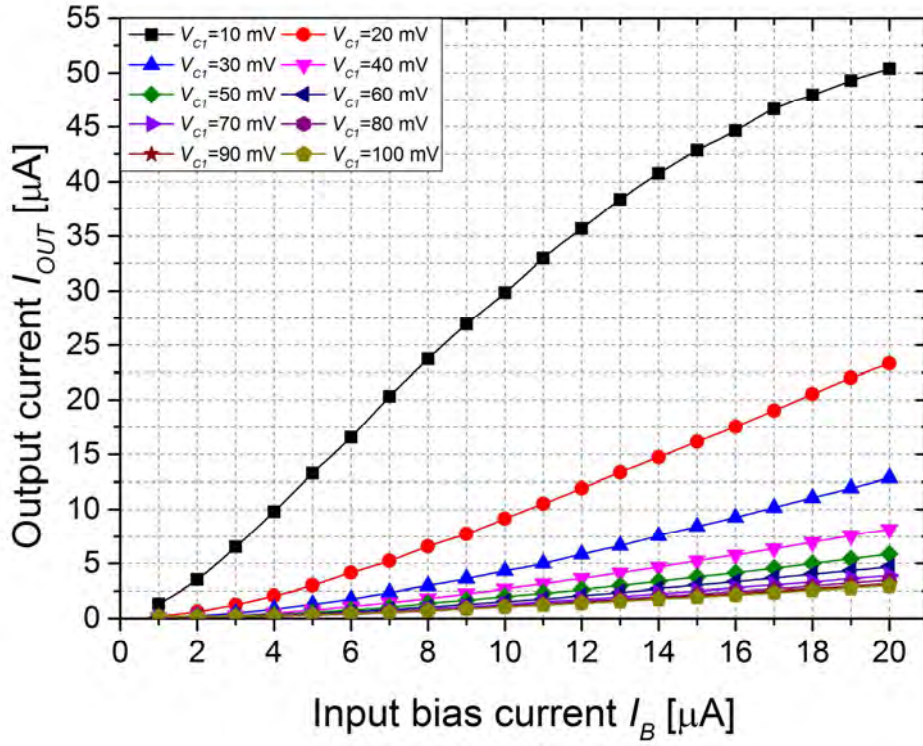
5.2 EKSPERIMENTALNI REZULTATI

Strujni pojačavač u diskretnoj tehnici je realizovan pomoću MOSFET-ova ALD1106 i ALD1107. Postignuti napon napajanja iznosi 2.1 V, dok dinamički opseg iznosi 53.6 dB.

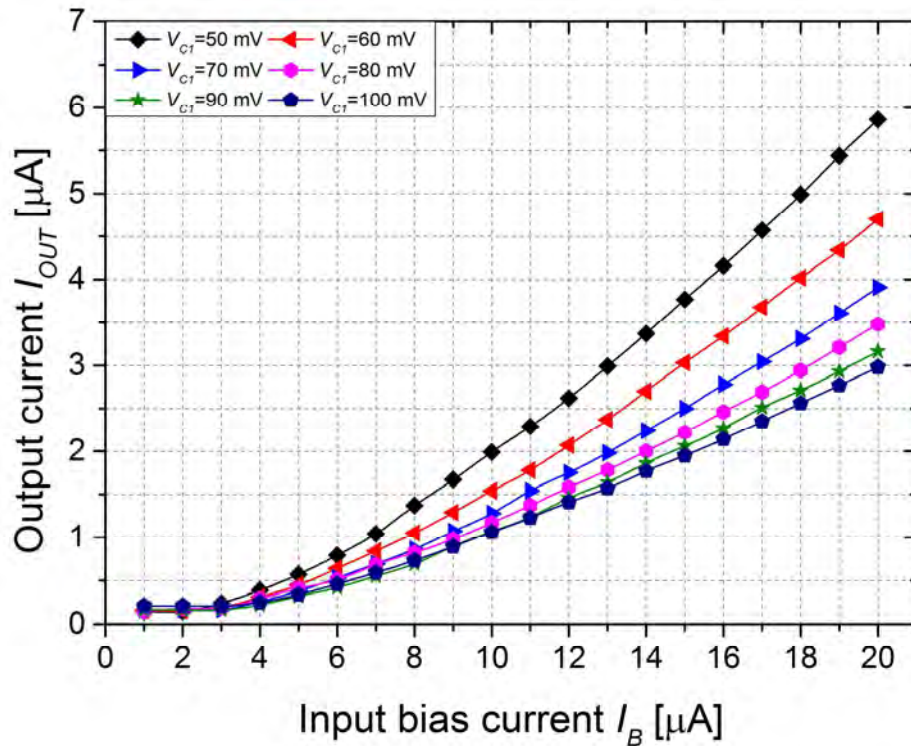
Instrumentacija koja je korišćena pri testiranju strujnog pojačavača u diskretnoj tehnici je sljedeća: generator funkcija Aktakom AWG-4150, stabilisani izvor za napajanje Aktakom APS-3205, osciloskop Aktakom ADS-2332, multimeter MASTECH MS8218, multimeter Voltcraft M-4660A i multimeter MASTECH MAS-345.

Jednosmjerna struja polarizacije I_B iznosi 10 μA , kao i u realizaciji u integrisanoj tehnici. Polarizacioni naponi za gejtove MOSFET-ova u sklopu *wide-swing* strujnih ogledala su V_{B1} , V_{B2} i V_{B3} . Naponi su izabrani tako da vrijednost napona V_{B1} iznosi 500 mV, dok su V_{B2} i V_{B3} međusobno jednaki i njihova vrijednost iznosi 50 mV.

5.2.1 Jednosmjerna prenosna karakteristika strujnog pojačavača

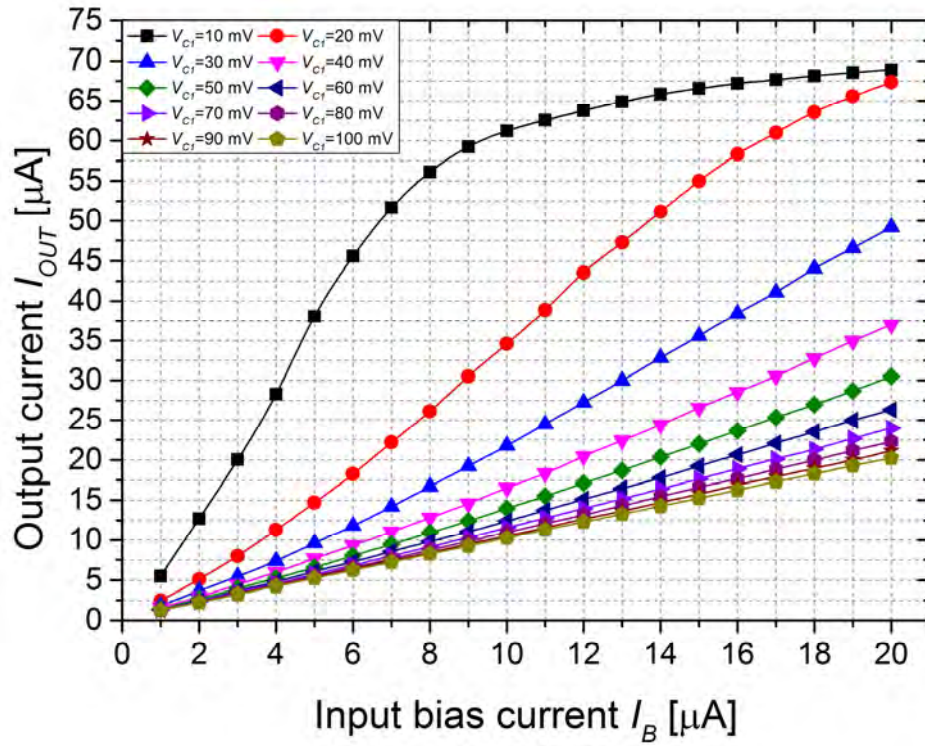


a)

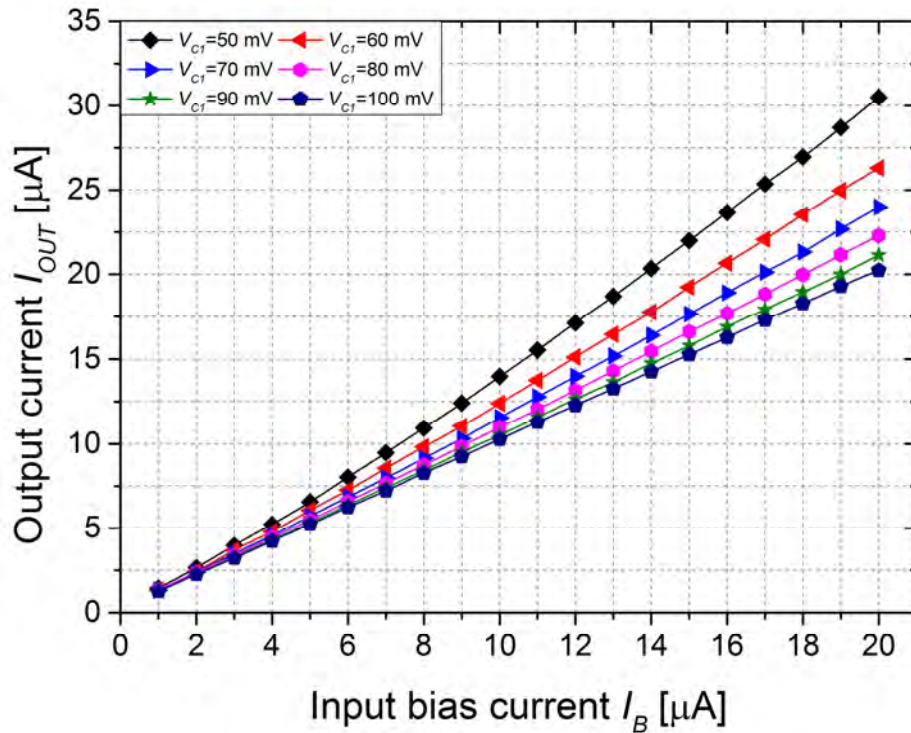


b)

Slika 5.45 Jednosmjerna prenosna karakteristika pojačavača sa replika kolom, $V_{C2}=100$ mV: a) 10 mV $< V_{C1} < 100$ mV, b) 50 mV $< V_{C1} < 100$ mV, $\Delta V_{C1}=10$ mV.

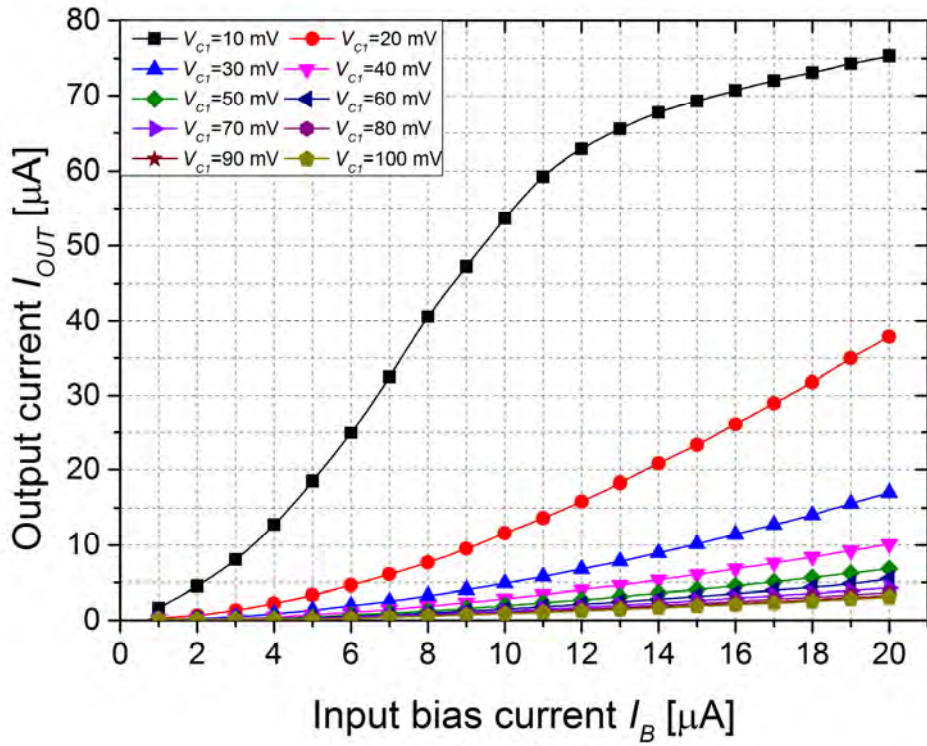


a)

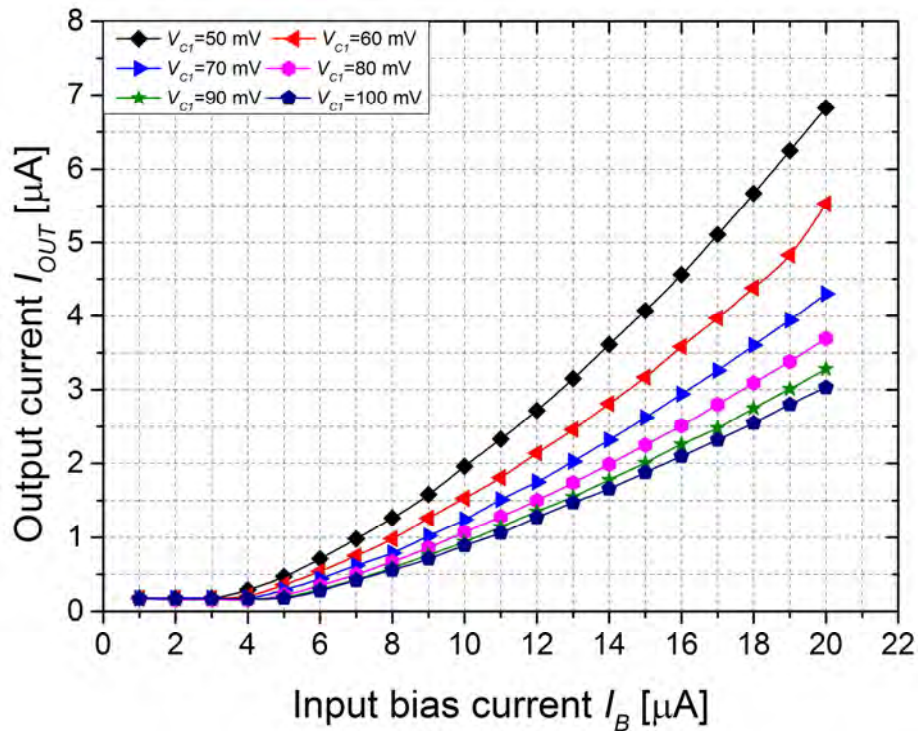


b)

Slika 5.46 Jednosmjerna prenosna karakteristika pojačavača bez replika kola, $V_{C2}=100$ mV: a) $10 \text{ mV} < V_{C1} < 100$ mV, b) $50 \text{ mV} < V_{C1} < 100$ mV, $\Delta V_{C1}=10$ mV.

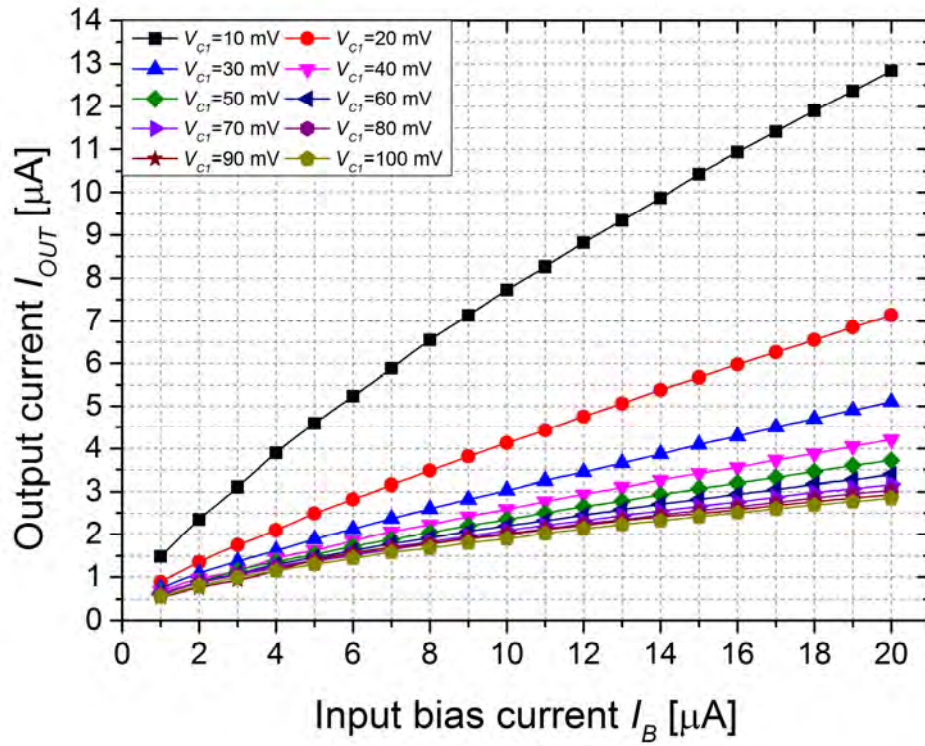


a)

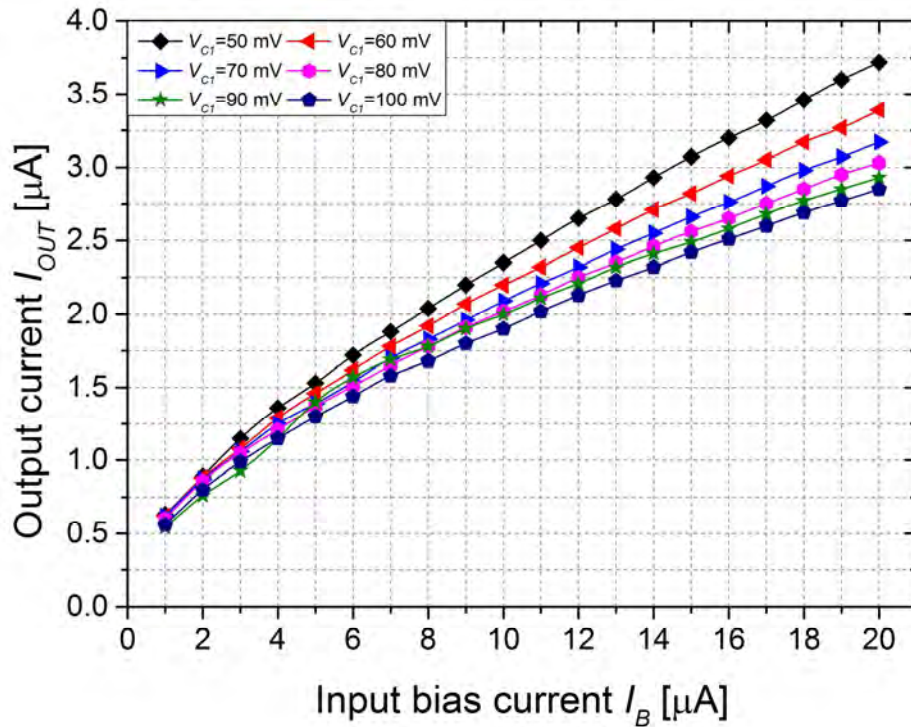


b)

Slika 5.47 Jednosmjerna prenosna karakteristika pojačavača, kada je MOSFET M_2 u zasićenju, $V_{C2}=250$ mV: a) 10 mV $< V_{C1} < 100$ mV, b) 50 mV $< V_{C1} < 100$ mV, $\Delta V_{C1}=10$ mV

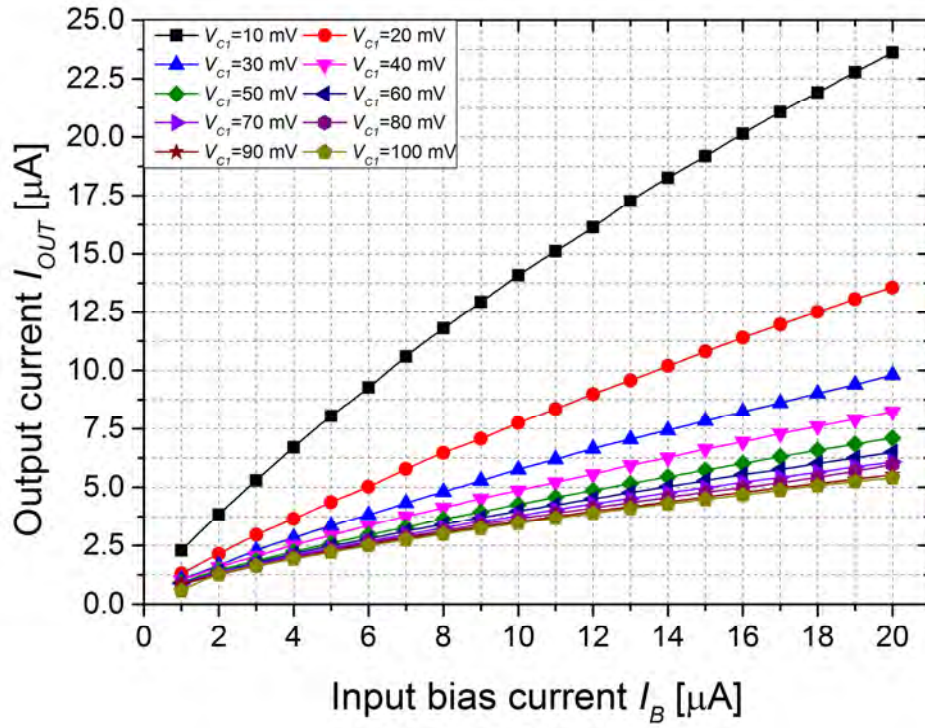


a)

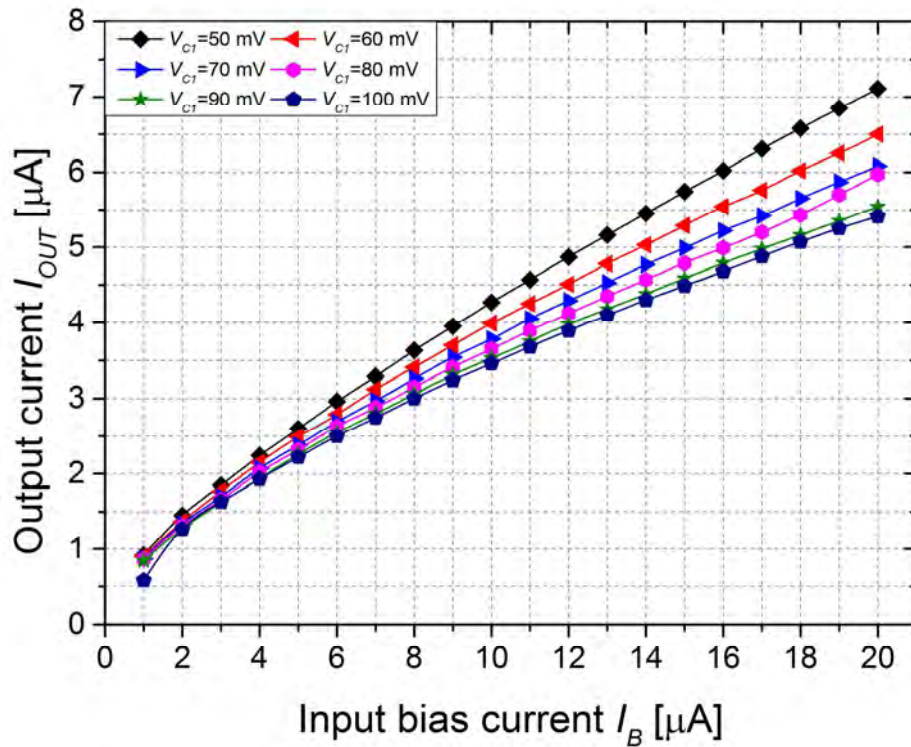


b)

Slika 5.48 Jednosmjerna prenosna karakteristika oslabljivača sa replika kolom, $V_{C2}=10$ mV: a) $10 \text{ mV} < V_{C1} < 100$ mV, b) $50 \text{ mV} < V_{C1} < 100$ mV, $\Delta V_{C1}=10$ mV



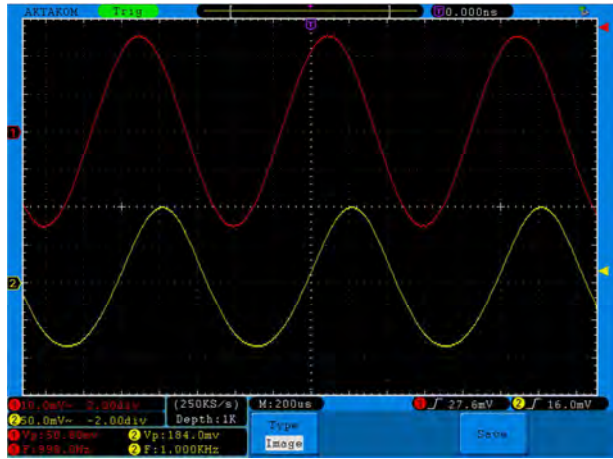
a)



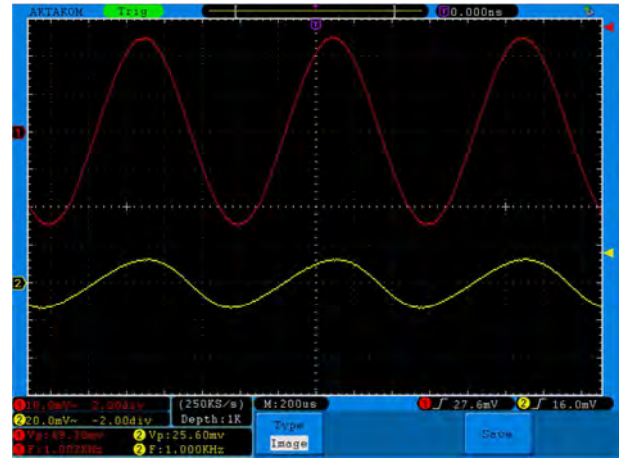
b)

Slika 5.49 Jednosmjerna prenosna karakteristika oslabljivača bez replika kola, $V_{C2}=10$ mV: a) 10 mV $< V_{C1} < 100$ mV, b) 50 mV $< V_{C1} < 100$ mV, $\Delta V_{C1}=10$ mV

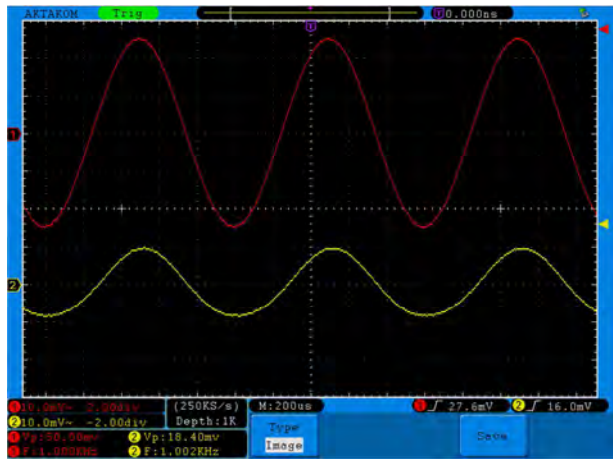
5.2.2 Oscilogrami



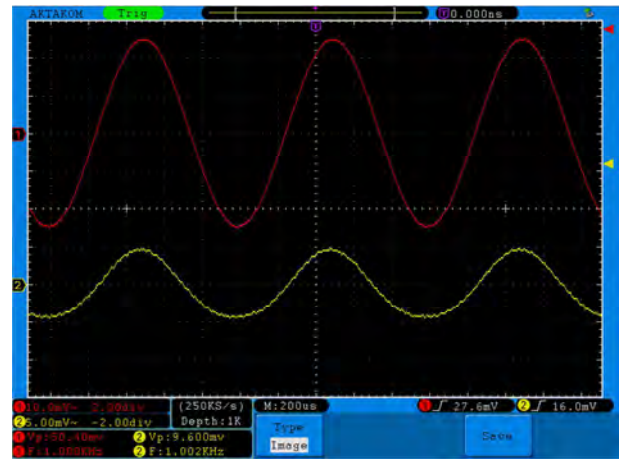
a)



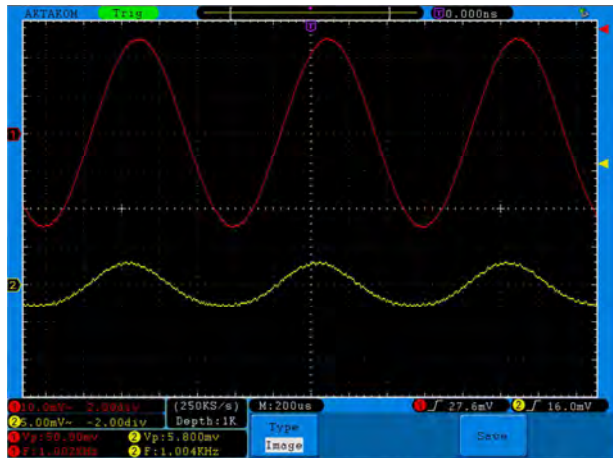
b)



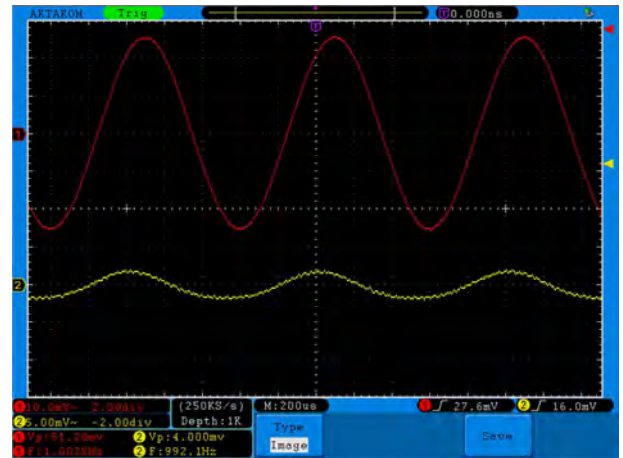
c)



d)

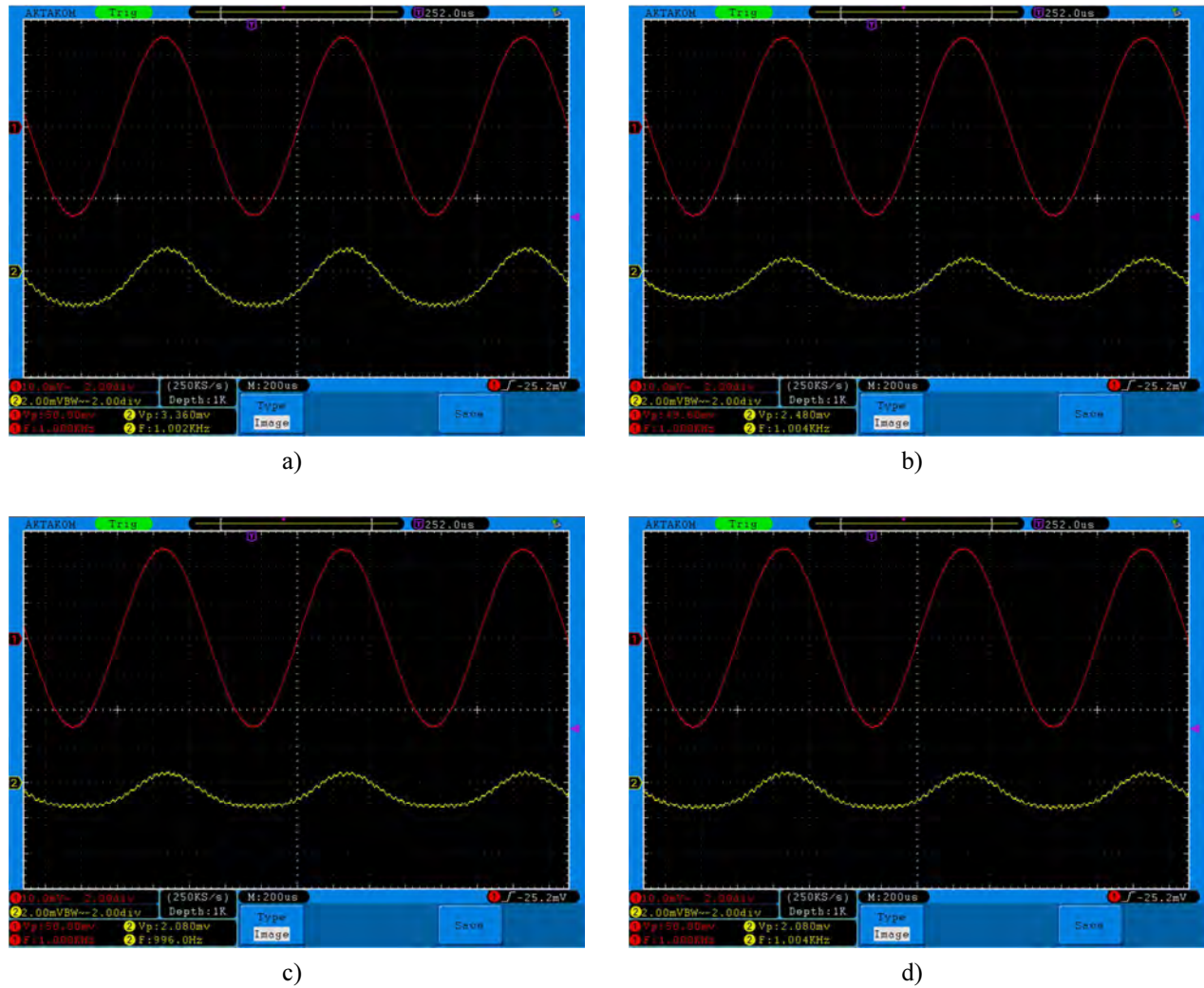


e)

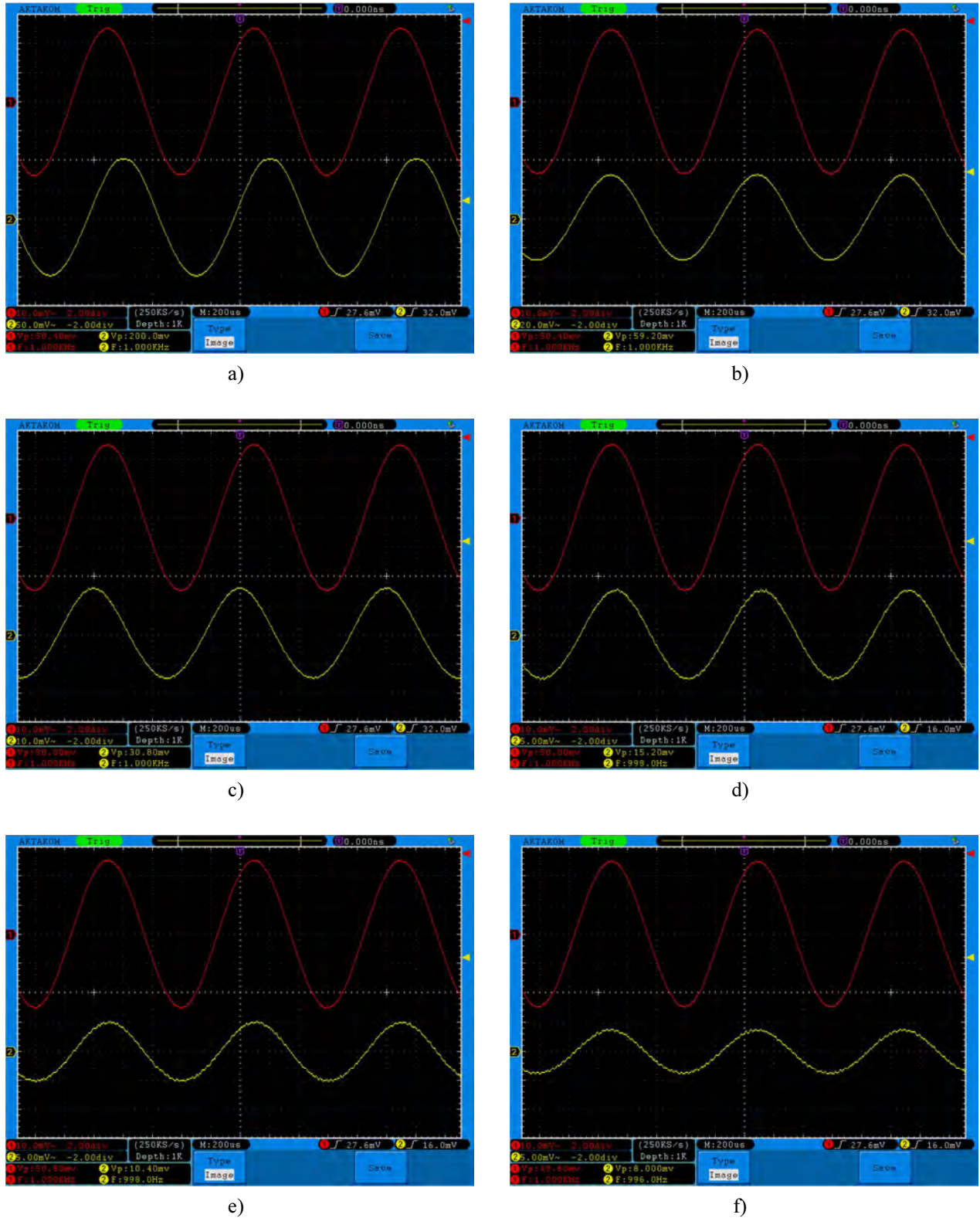


f)

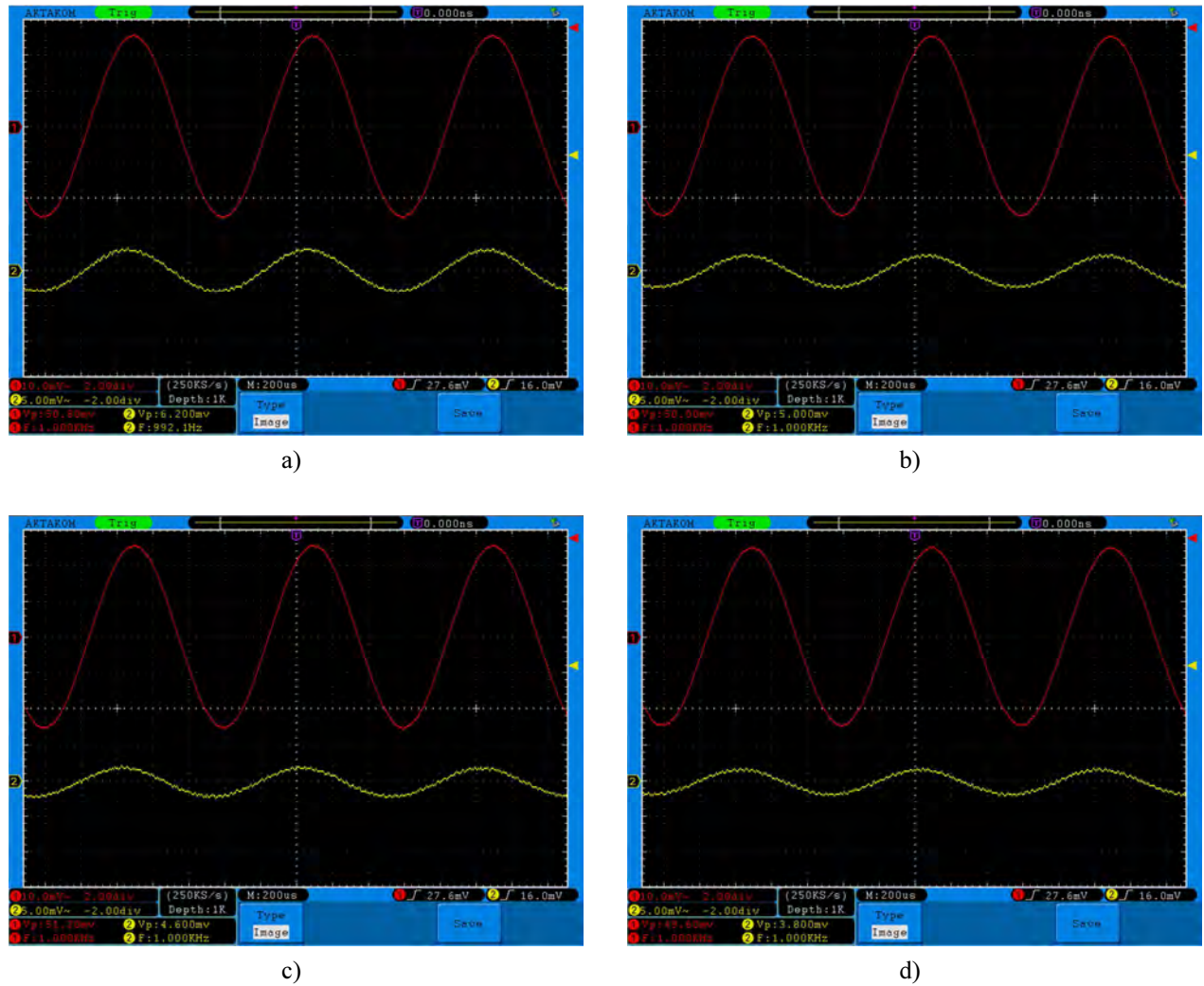
Slika 5.50 Vremenski odziv pojačavača sa replika kolom, $I_B=5\ \mu\text{A}$, $V_{C2}=100\ \text{mV}$: a) $V_{C1}=10\ \text{mV}$, $A_i=36.22$ (31.18 dB); b) $V_{C1}=20\ \text{mV}$, $A_i=5.20$ (14.32 dB); c) $V_{C1}=30\ \text{mV}$, $A_i=3.68$ (11.31 dB); d) $V_{C1}=40\ \text{mV}$, $A_i=1.90$ (5.59 dB); e) $V_{C1}=50\ \text{mV}$, $A_i=1.16$ (1.29 dB); f) $V_{C1}=60\ \text{mV}$, $A_i=0.78$ (-2.14 dB).



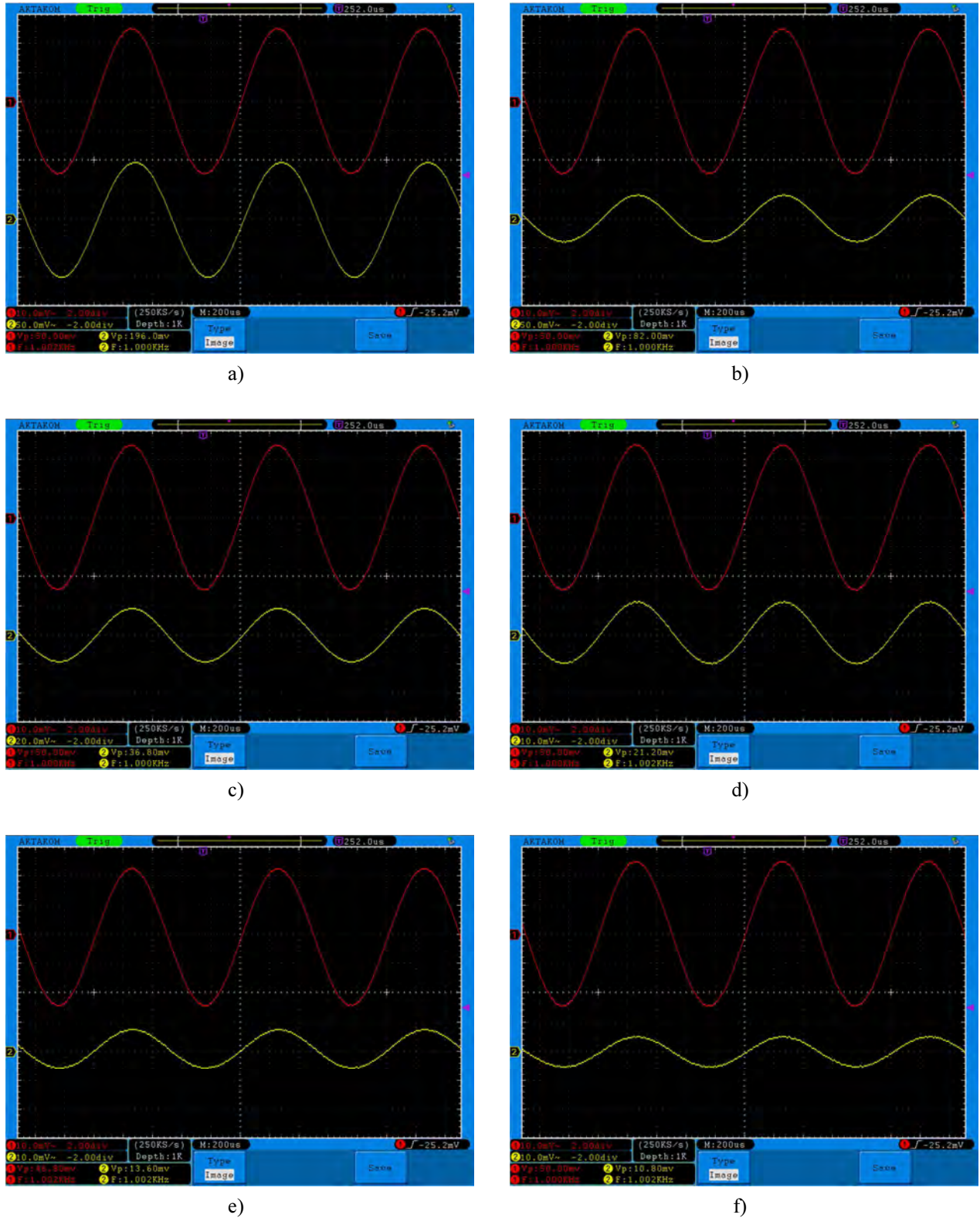
Slika 5.51 Vremenski odziv pojačavača sa replika kolom, $I_B=5\text{ }\mu\text{A}$, $V_{C2}=100\text{ mV}$: a) $V_{C1}=70\text{ mV}$, $A_i=0.67$ (-3.45 dB); b) $V_{C1}=80\text{ mV}$, $A_i=0.50$ (-6.02 dB); c) $V_{C1}=90\text{ mV}$, $A_i=0.41$ (-7.62 dB); d) $V_{C1}=100\text{ mV}$, $A_i=0.41$ (-7.62 dB).



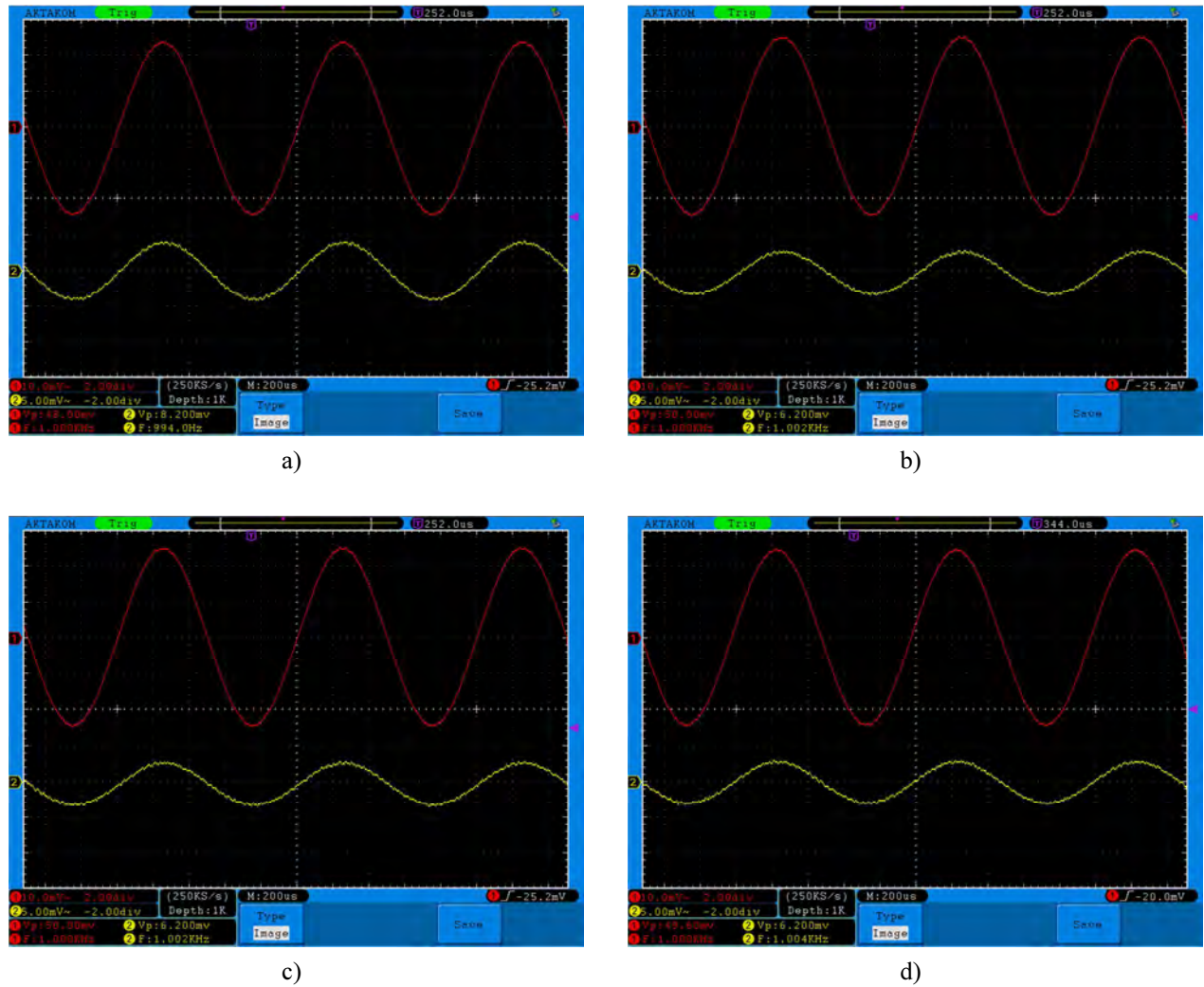
Slika 5.52 Vremenski odziv pojačavača sa replika kolom, $I_B=10\text{ }\mu\text{A}$, $V_{C2}=100\text{ mV}$: a) $V_{C1}=10\text{ mV}$, $A_i=39.68$ (31.97 dB); b) $V_{C1}=20\text{ mV}$, $A_i=11.74$ (21.39 dB); c) $V_{C1}=30\text{ mV}$, $A_i=6.16$ (15.79 dB); d) $V_{C1}=40\text{ mV}$, $A_i=9.65$ (3.04 dB); e) $V_{C1}=50\text{ mV}$, $A_i=2.04$ (6.22 dB); f) $V_{C1}=60\text{ mV}$, $A_i=1.61$ (4.15 dB).



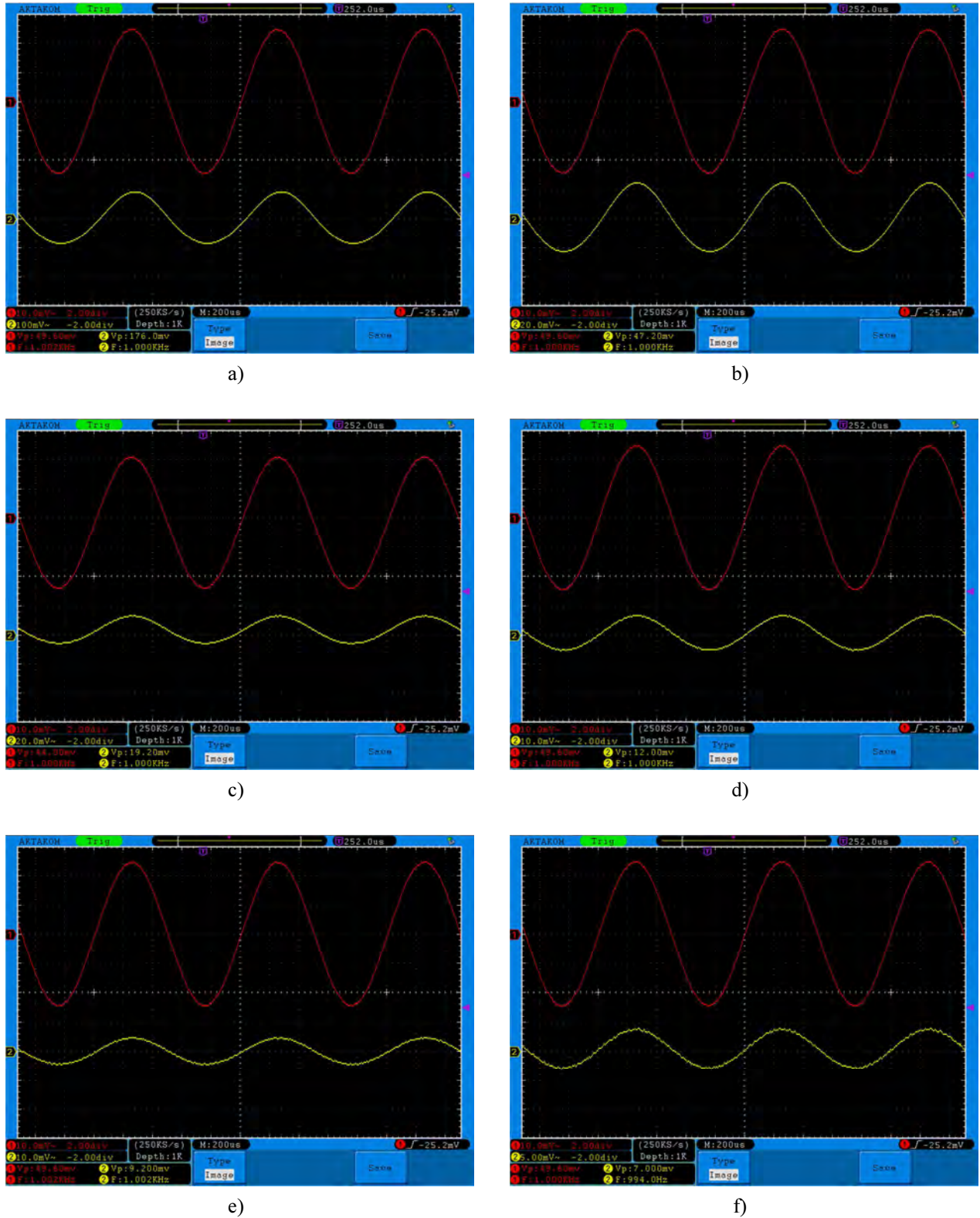
Slika 5.53 Vremenski odziv pojačavača sa replika kolom, $I_B=10\ \mu A$, $V_{C2}=100\ mV$: a) $V_{C1}=70\ mV$, $A_i=1.22$ (1.73 dB); b) $V_{C1}=80\ mV$, $A_i=1.00$ (0.00 dB); c) $V_{C1}=90\ mV$, $A_i=0.89$ (-0.93 dB); d) $V_{C1}=100\ mV$, $A_i=0.76$ (-2.31 dB).



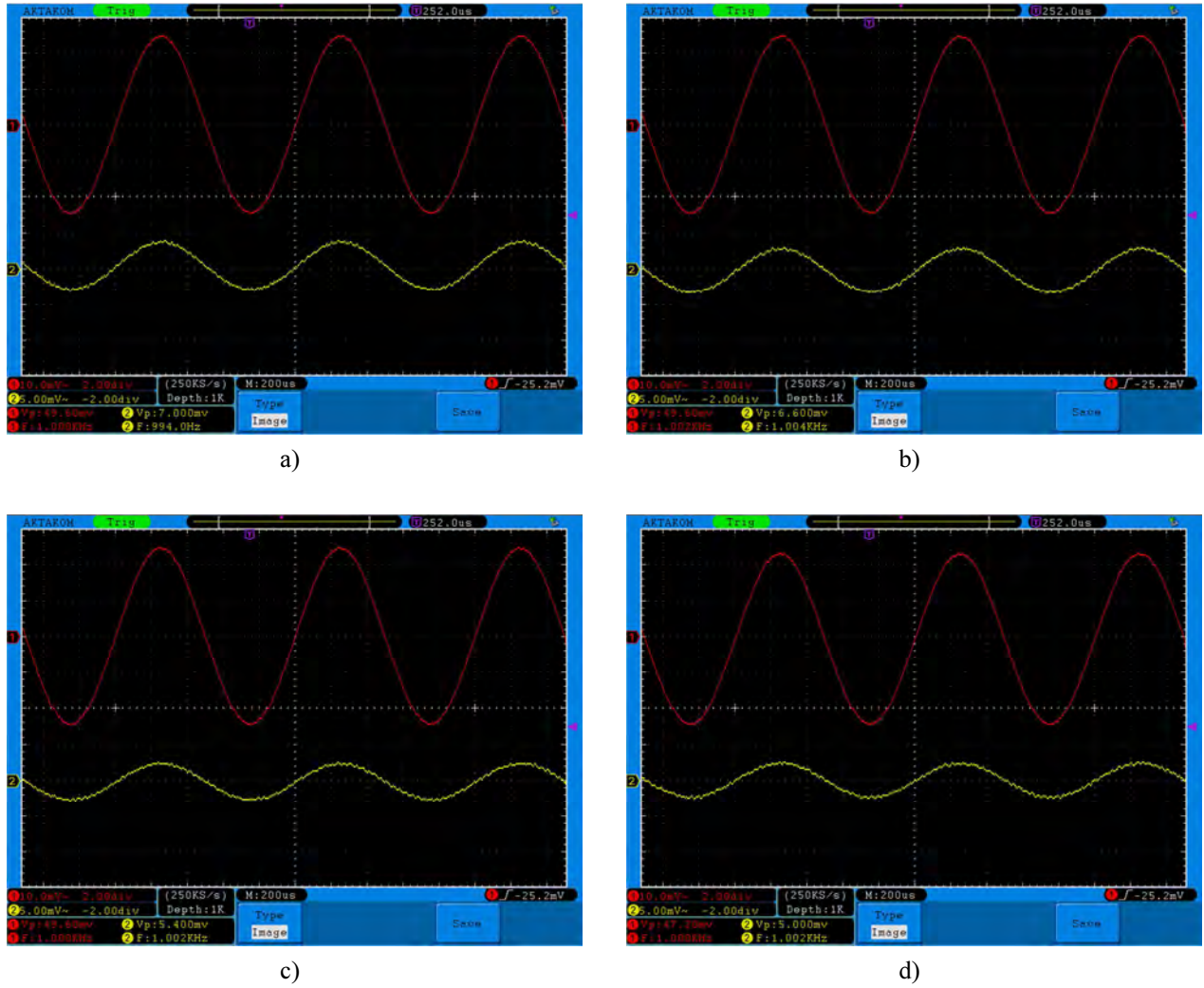
Slika 5.54 Vremenski odziv pojačavača sa replika kolom, $I_B=15\text{ }\mu\text{A}$, $V_{C2}=100\text{ mV}$: a) $V_{C1}=10\text{ mV}$, $A_i=39.20$ (31.86 dB); b) $V_{C1}=20\text{ mV}$, $A_i=16.40$ (24.29 dB); c) $V_{C1}=30\text{ mV}$, $A_i=7.36$ (17.33 dB); d) $V_{C1}=40\text{ mV}$, $A_i=4.24$ (12.54 dB); e) $V_{C1}=50\text{ mV}$, $A_i=2.90$ (9.26 dB); f) $V_{C1}=60\text{ mV}$, $A_i=2.16$ (6.69 dB).



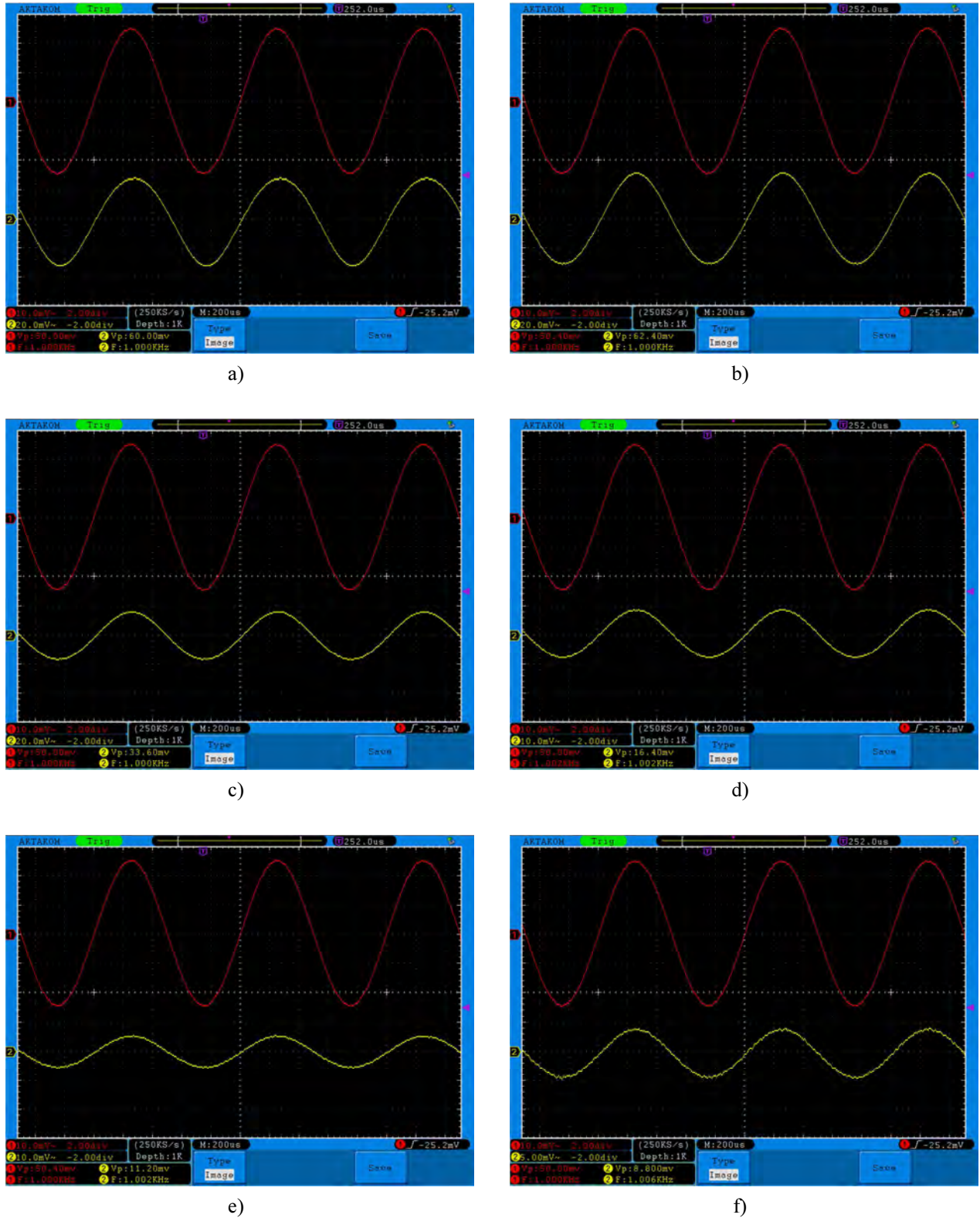
Slika 5.55 Vremenski odziv pojačavača sa replika kolom, $I_B=15 \mu A$, $V_{C2}=100 mV$: a) $V_{C1}=70 mV$, $A_i=1.71$ (4.65 dB); b) $V_{C1}=80 mV$, $A_i=1.44$ (3.16 dB); c) $V_{C1}=90 mV$, $A_i=1.24$ (1.87 dB); d) $V_{C1}=100 mV$, $A_i=1.25$ (1.94 dB).



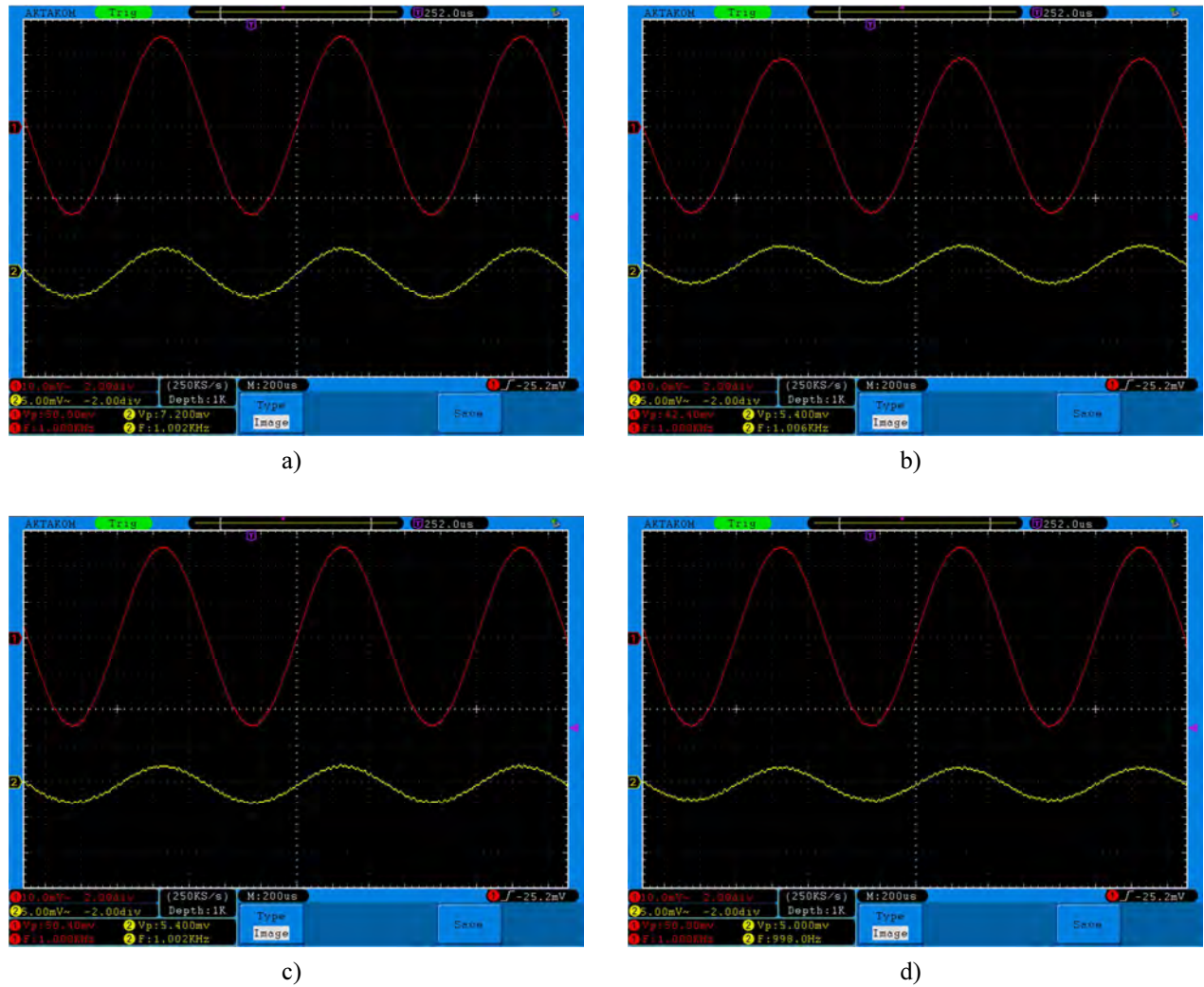
Slika 5.56 Vremenski odziv pojačavača bez replika kola, $I_B=5\text{ }\mu\text{A}$, $V_{C2}=100\text{ mV}$: a) $V_{CI}=10\text{ mV}$, $A_i=35.48$ (31.00 dB); b) $V_{CI}=20\text{ mV}$, $A_i=9.51$ (19.57 dB); c) $V_{CI}=30\text{ mV}$, $A_i=4.36$ (12.79 dB); d) $V_{CI}=40\text{ mV}$, $A_i=2.42$ (7.67 dB); e) $V_{CI}=50\text{ mV}$, $A_i=1.85$ (5.36 dB); f) $V_{CI}=60\text{ mV}$, $A_i=1.41$ (2.99 dB).



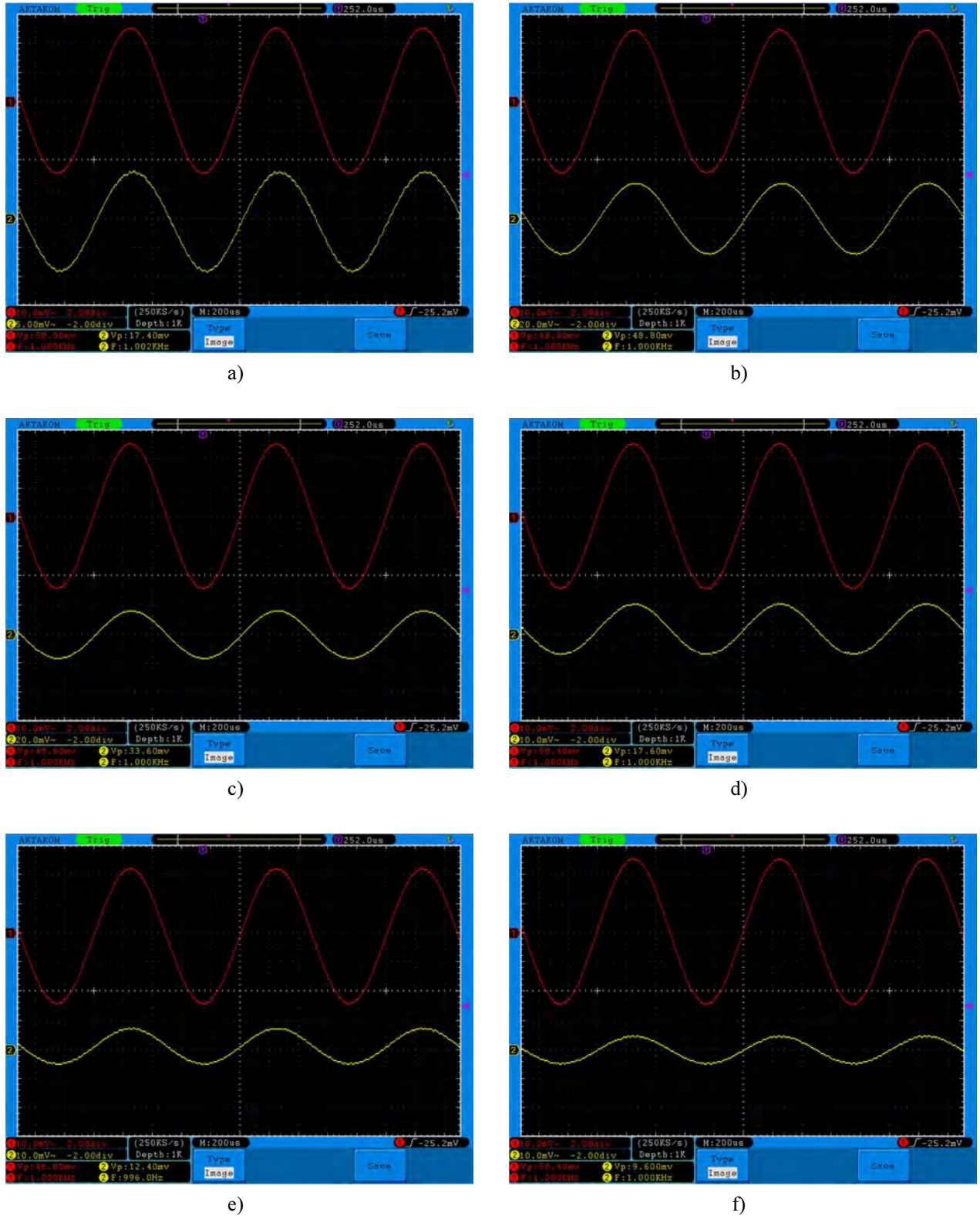
Slika 5.57 Vremenski odziv pojačavača bez replika kola, $I_B=5\text{ }\mu\text{A}$, $V_{C2}=100\text{ mV}$: a) $V_{C1}=70\text{ mV}$, $A_i=1.33$ (2.48 dB); b) $V_{C1}=80\text{ mV}$, $A_i=1.21$ (1.65 dB); c) $V_{C1}=90\text{ mV}$, $A_i=1.09$ (0.74 dB); d) $V_{C1}=100\text{ mV}$, $A_i=1.06$ (0.50 dB).



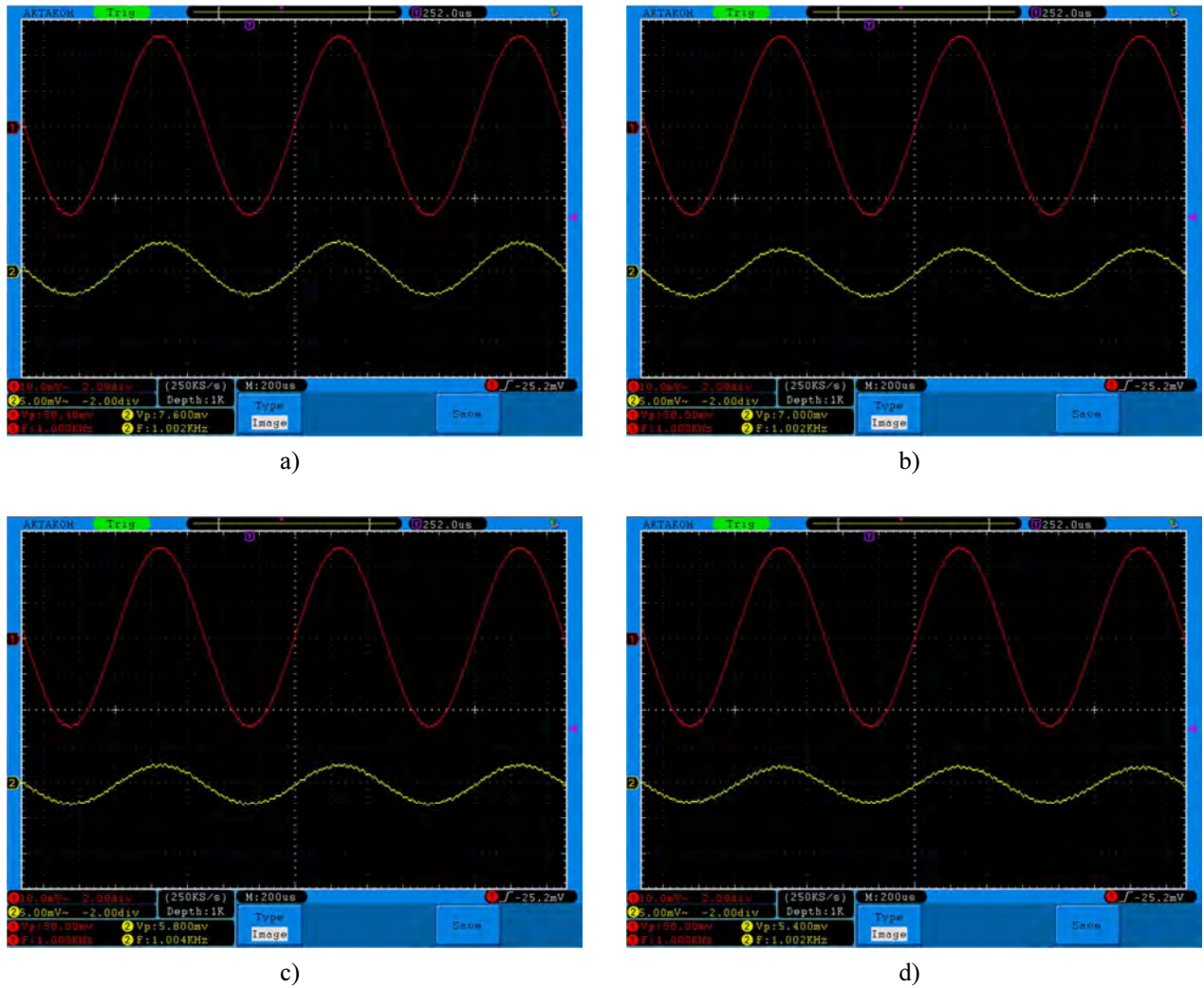
Slika 5.58 Vremenski odziv pojačavača bez replika kola, $I_B=10\text{ }\mu\text{A}$, $V_{C2}=100\text{ mV}$: a) $V_{CI}=10\text{ mV}$, $A_i=12.00$ (21.58 dB); b) $V_{CI}=20\text{ mV}$, $A_i=12.38$ (21.85 dB); c) $V_{CI}=30\text{ mV}$, $A_i=6.72$ (16.54 dB); d) $V_{CI}=40\text{ mV}$, $A_i=3.28$ (10.31 dB); e) $V_{CI}=50\text{ mV}$, $A_i=2.22$ (6.93 dB); f) $V_{CI}=60\text{ mV}$, $A_i=1.76$ (4.91 dB).



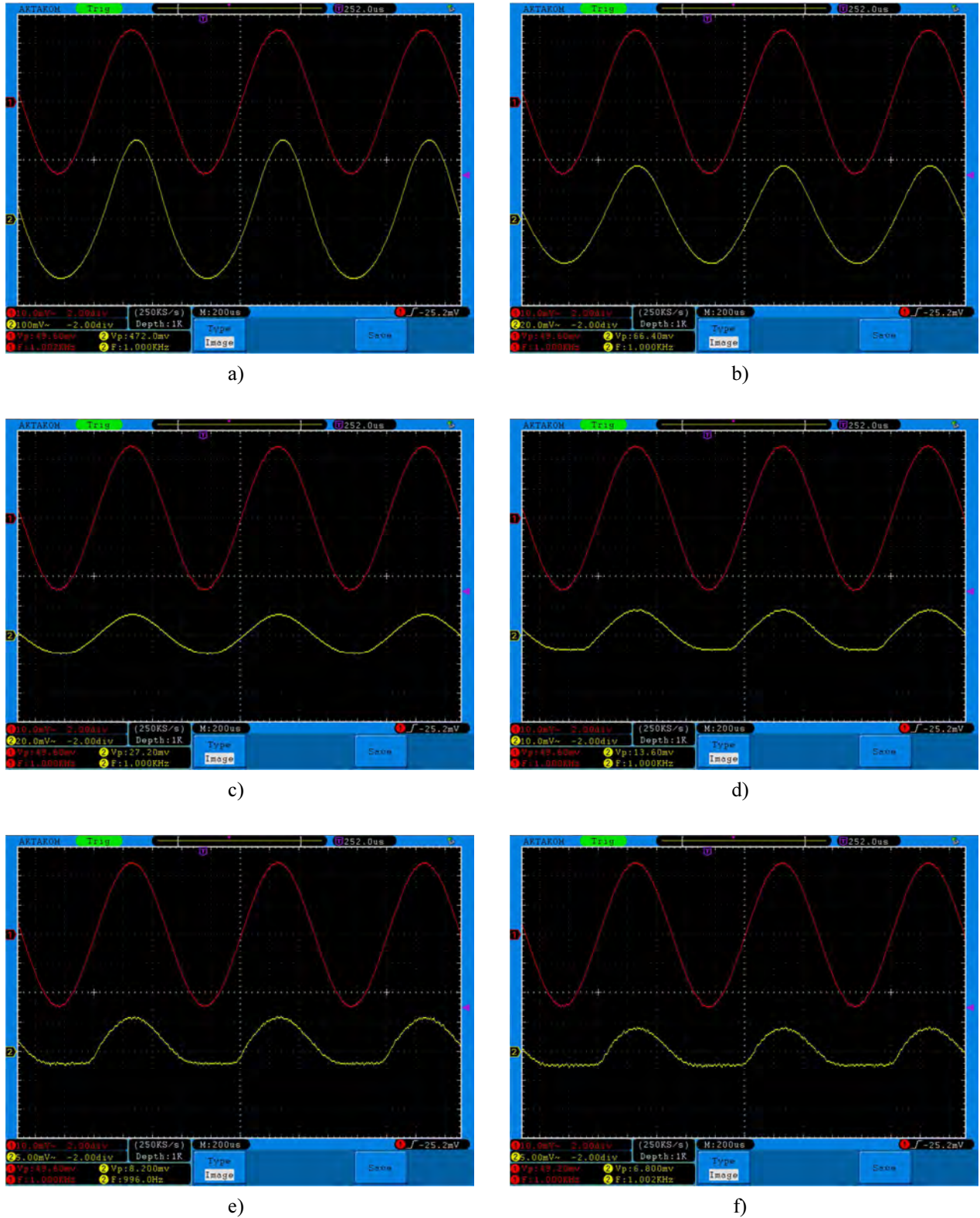
Slika 5.59 Vremenski odziv pojačavača bez replika kola, $I_B=10\ \mu\text{A}$, $V_{C2}=100\ \text{mV}$: a) $V_{C1}=70\ \text{mV}$, $A_i=1.44$ (3.16 dB); b) $V_{C1}=80\ \text{mV}$, $A_i=1.27$ (2.10 dB); c) $V_{C1}=90\ \text{mV}$, $A_i=1.07$ (0.59 dB); d) $V_{C1}=100\ \text{mV}$, $A_i=1.00$ (0.00 dB).



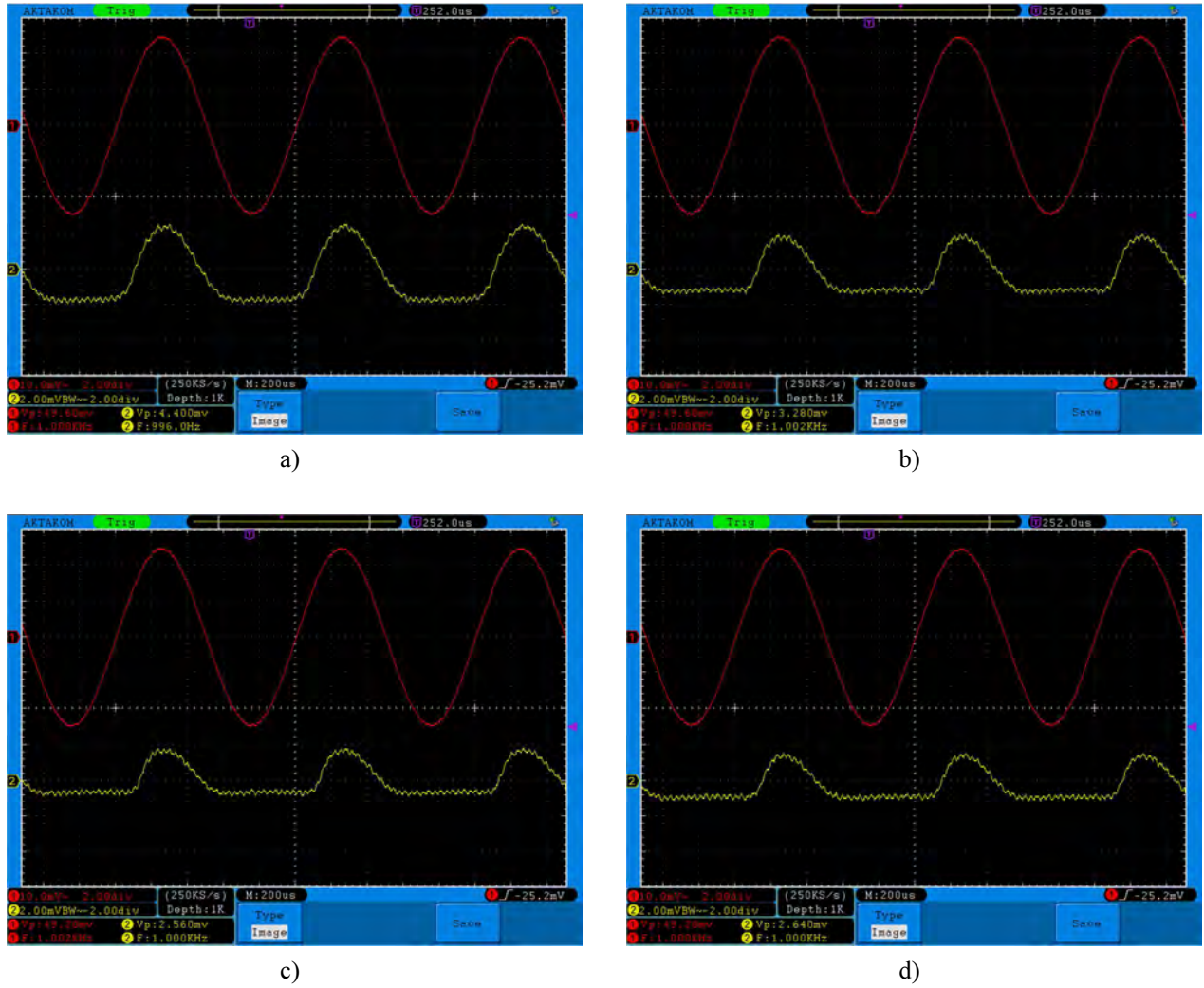
Slika 5.60 Vremenski odziv pojačavača bez replika kola, $I_B=15\text{ }\mu\text{A}$, $V_{C2}=100\text{ mV}$: a) $V_{C1}=10\text{ mV}$, $A_i=3.48$ (10.83 dB); b) $V_{C1}=20\text{ mV}$, $A_i=10.00$ (20.00 dB); c) $V_{C1}=30\text{ mV}$, $A_i=6.77$ (16.61 dB); d) $V_{C1}=40\text{ mV}$, $A_i=3.49$ (10.86 dB); e) $V_{C1}=50\text{ mV}$, $A_i=2.69$ (8.61 dB); f) $V_{C1}=60\text{ mV}$, $A_i=1.90$ (5.59 dB).



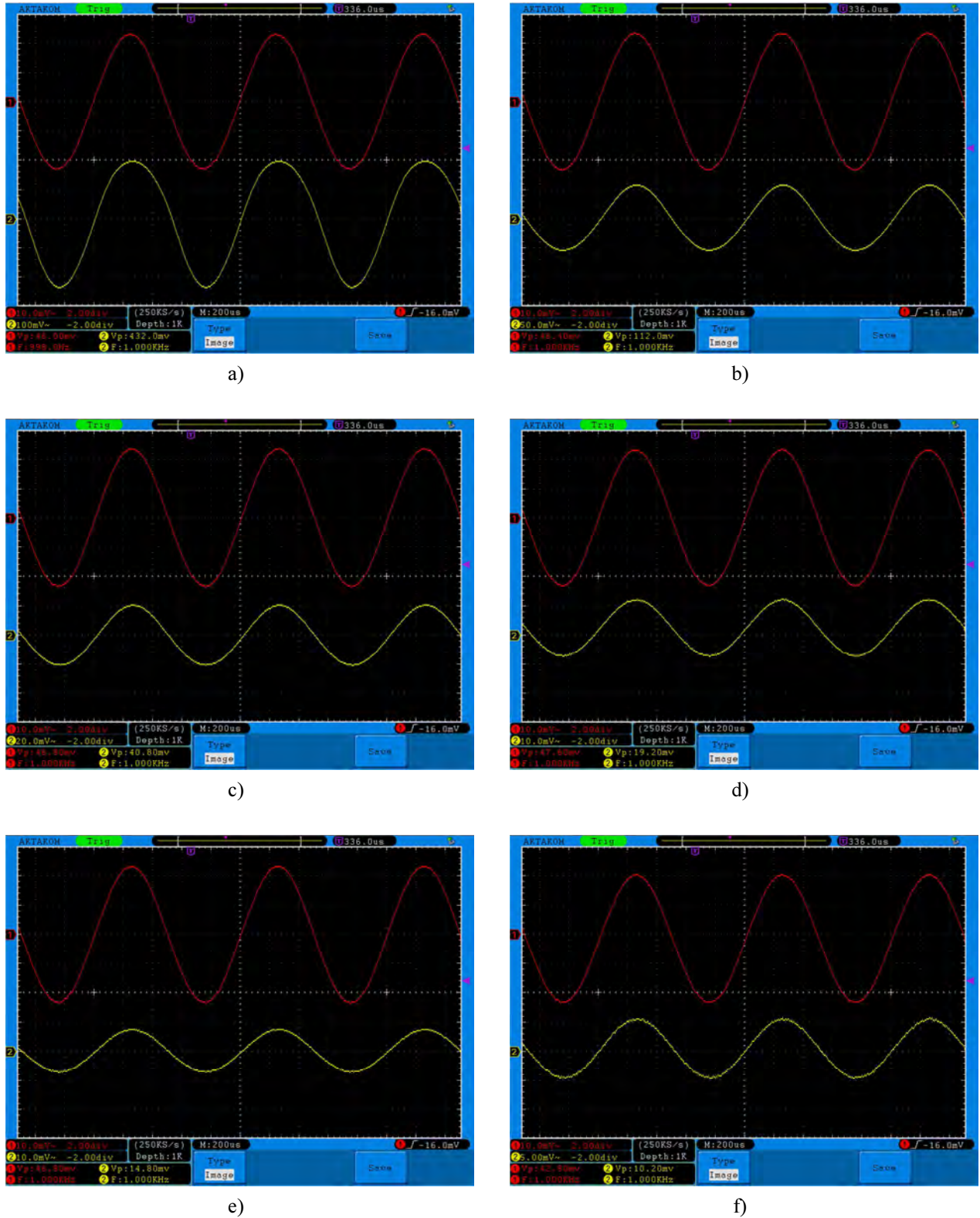
Slika 5.61 Vremenski odziv pojačavača bez replika kola, $I_B=10\text{ }\mu\text{A}$, $V_{C2}=100\text{ mV}$: a) $V_{C1}=70\text{ mV}$, $A_i=1.50$ (3.56 dB); b) $V_{C1}=80\text{ mV}$, $A_i=1.40$ (2.92 dB); c) $V_{C1}=90\text{ mV}$, $A_i=1.16$ (1.29 dB); d) $V_{C1}=100\text{ mV}$, $A_i=1.08$ (0.67 dB).



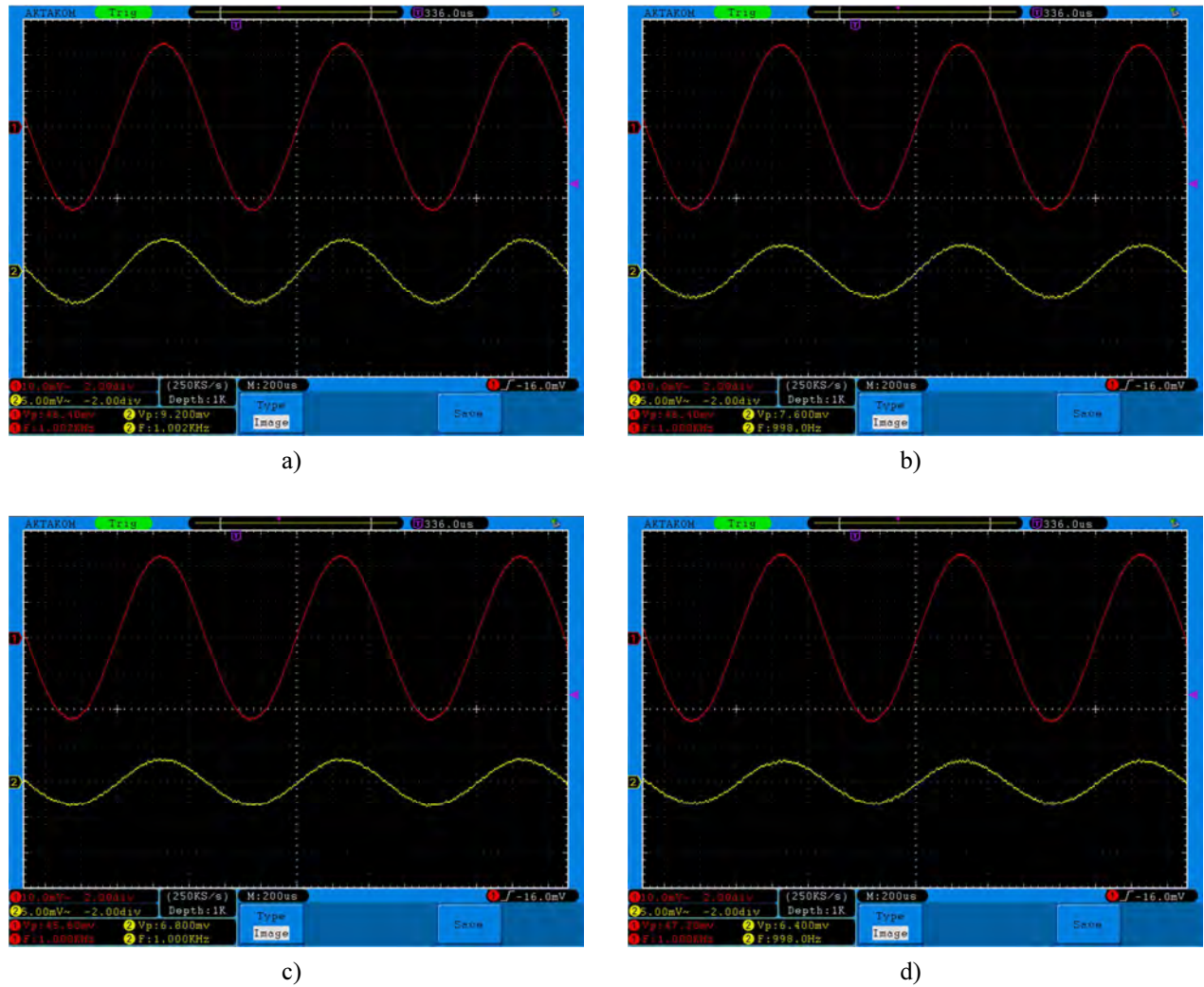
Slika 5.62 Vremenski odziv pojačavača, kada je MOSFET M_2 u zasićenju, $I_B=5\text{ }\mu\text{A}$, $V_{C2}=250\text{ mV}$: a) $V_{C1}=10\text{ mV}$, $A_i=95.16$ (39.57 dB); b) $V_{C1}=20\text{ mV}$, $A_i=13.38$ (22.53 dB); c) $V_{C1}=30\text{ mV}$, $A_i=5.48$ (14.78 dB); d) $V_{C1}=40\text{ mV}$, $A_i=2.74$ (8.76 dB); e) $V_{C1}=50\text{ mV}$, $A_i=1.65$ (4.36 dB); f) $V_{C1}=60\text{ mV}$, $A_i=1.38$ (2.81 dB).



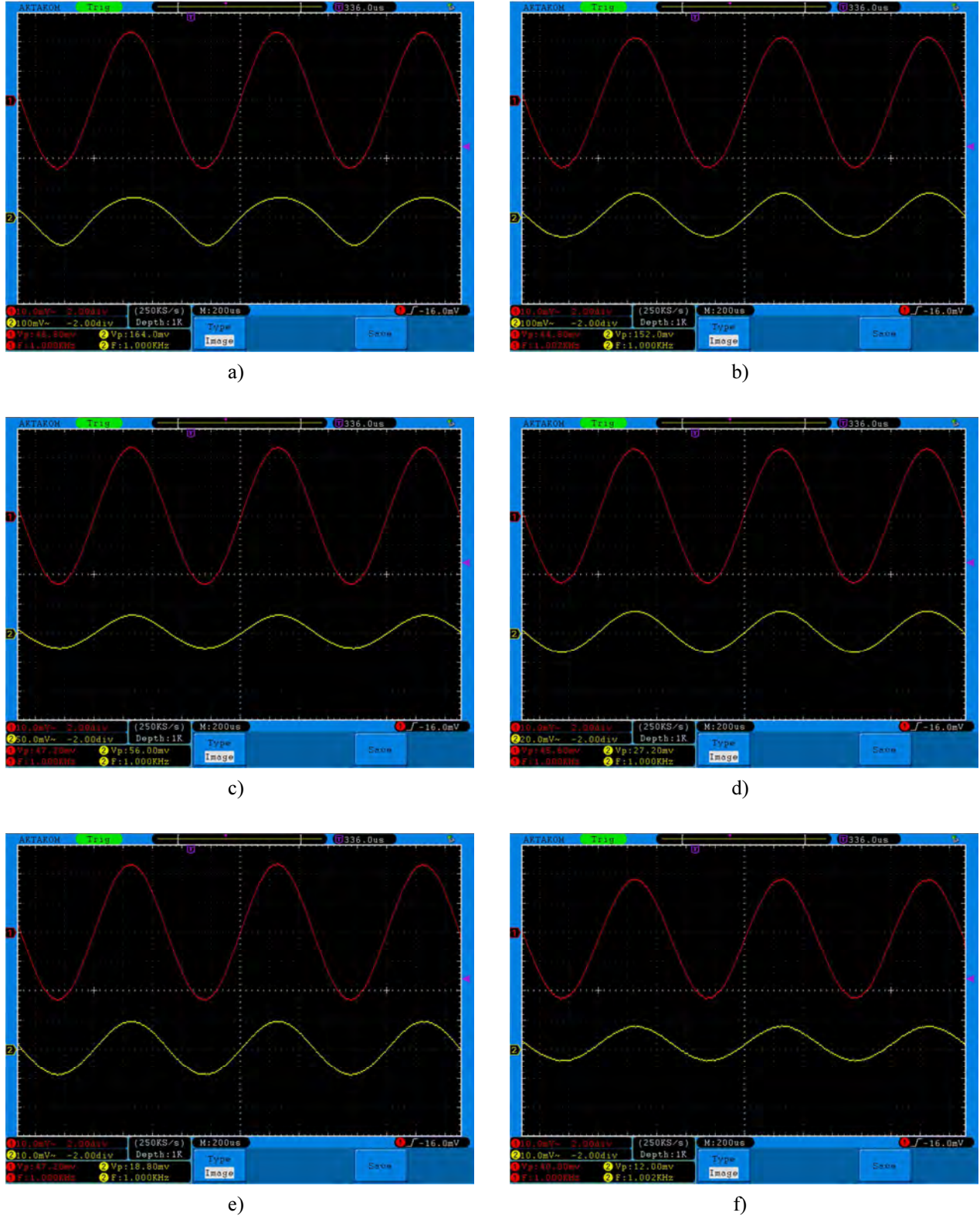
Slika 5.63 Vremenski odziv pojačavača, kada je MOSFET M_2 u zasićenju, $I_B=5\text{ }\mu\text{A}$, $V_{C2}=250\text{ mV}$: a) $V_{C1}=70\text{ mV}$, $A_i=0.88$ (-1.04 dB); b) $V_{C1}=80\text{ mV}$, $A_i=0.66$ (-3.59 dB); c) $V_{C1}=90\text{ mV}$, $A_i=0.52$ (-5.67 dB); d) $V_{C1}=100\text{ mV}$, $A_i=0.53$ (-5.40 dB).



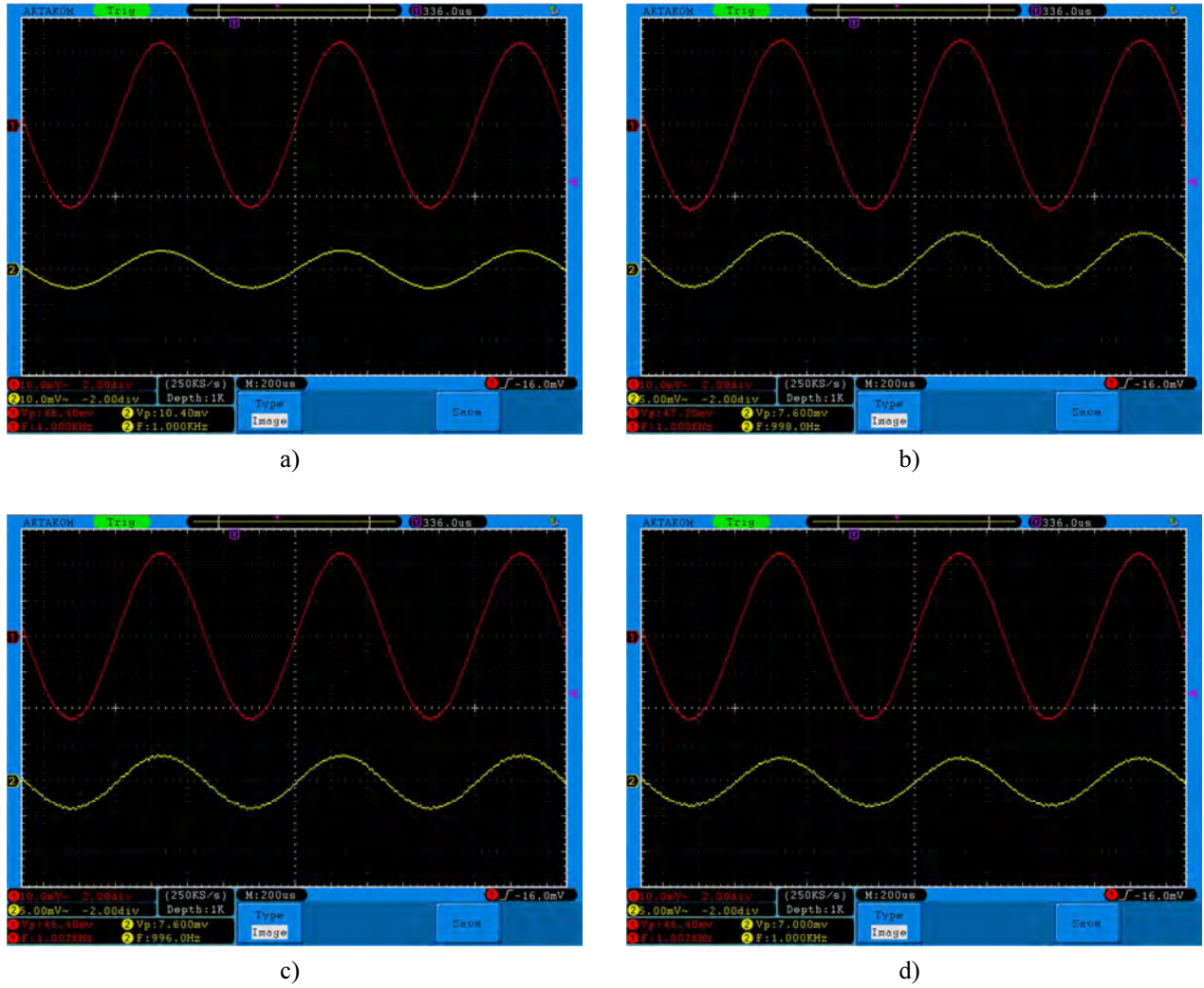
Slika 5.64 Vremenski odziv pojačavača, kada je MOSFET M_2 u zasićenju, $I_B=10\ \mu A$, $V_{C2}=250\ mV$: a) $V_{C1}=10\ mV$, $A_i=93.91$ (39.45 dB); b) $V_{C1}=20\ mV$, $A_i=24.13$ (27.65 dB); c) $V_{C1}=30\ mV$, $A_i=8.71$ (18.80 dB); d) $V_{C1}=40\ mV$, $A_i=4.03$ (12.11 dB); e) $V_{C1}=50\ mV$, $A_i=3.16$ (10.00 dB); f) $V_{C1}=60\ mV$, $A_i=2.38$ (7.54 dB).



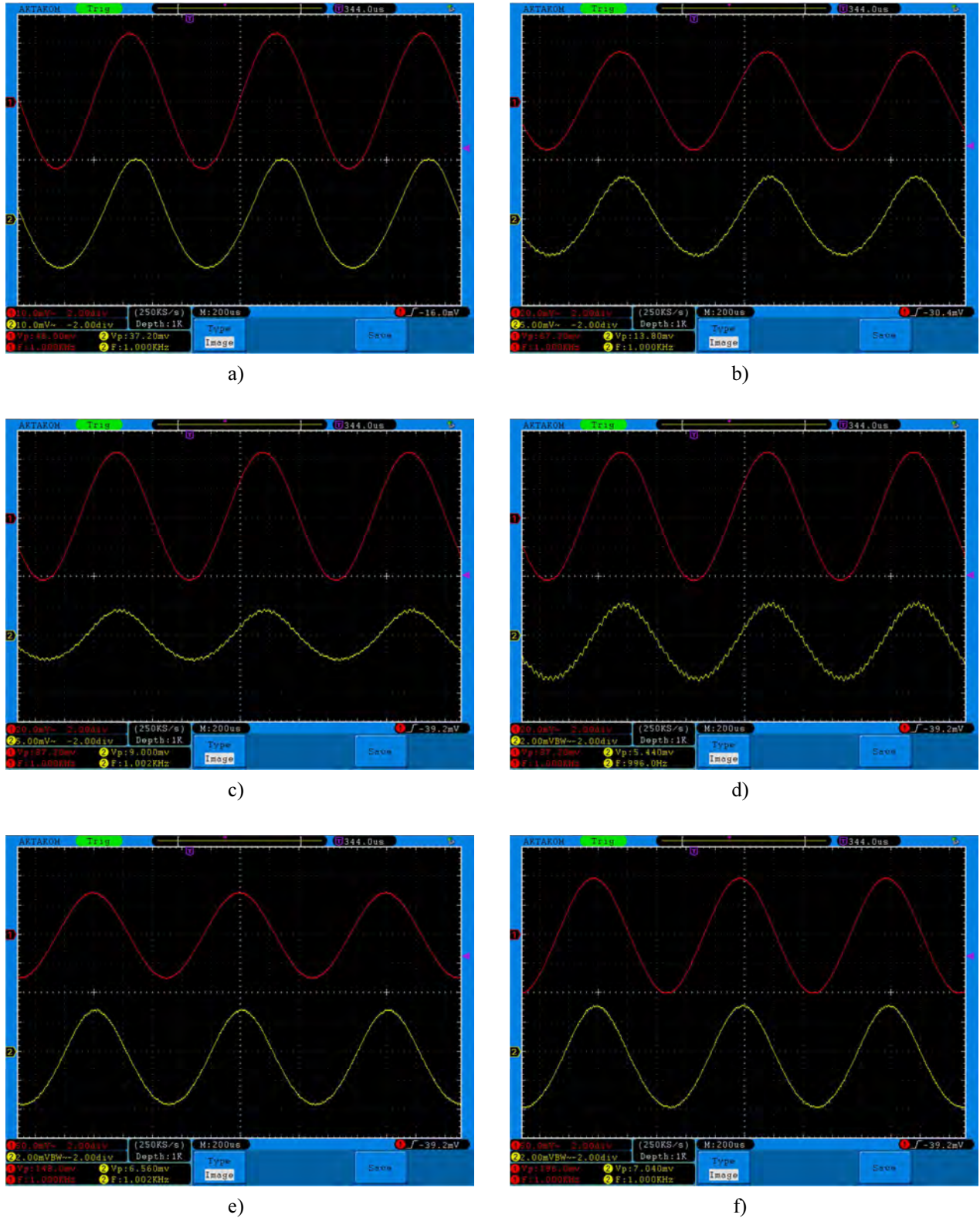
Slika 5.65 Vremenski odziv pojačavača, kada je MOSFET M_2 u zasićenju, $I_B=10\ \mu A$, $V_{C2}=250\ mV$: a) $V_{C1}=70\ mV$, $A_i=1.98$ (5.94 dB); b) $V_{C1}=80\ mV$, $A_i=1.63$ (4.28 dB); c) $V_{C1}=90\ mV$, $A_i=1.49$ (3.47 dB); d) $V_{C1}=100\ mV$, $A_i=1.35$ (2.64 dB).



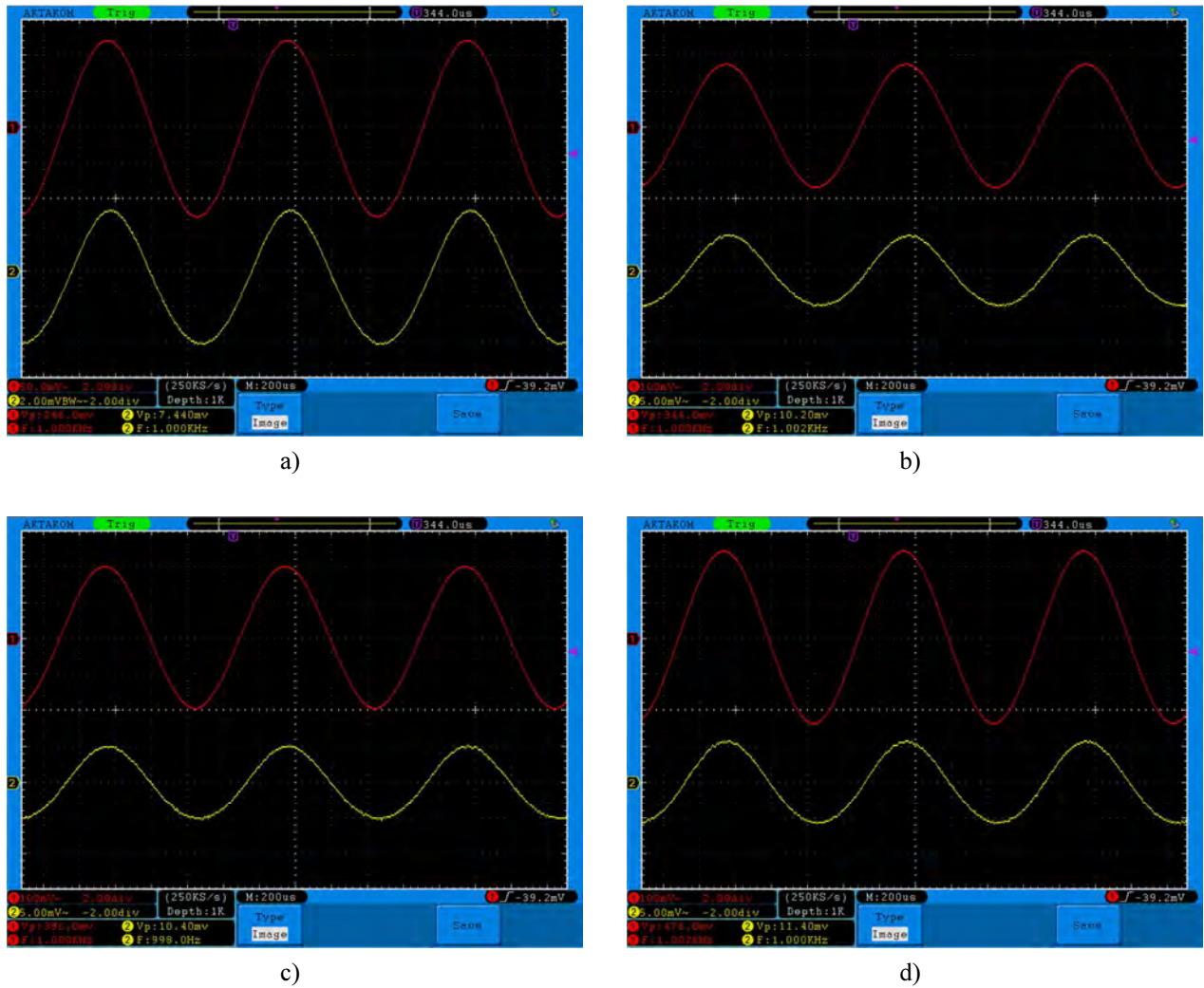
Slika 5.66 Vremenski odziv pojačavača, kada je MOSFET M_2 u zasićenju, $I_B=15\text{ }\mu\text{A}$, $V_{C2}=250\text{ mV}$: a) $V_{C1}=10\text{ mV}$, $A_i=35.04$ (30.89 dB); b) $V_{C1}=20\text{ mV}$, $A_i=33.93$ (30.61 dB); c) $V_{C1}=30\text{ mV}$, $A_i=11.86$ (21.48 dB); d) $V_{C1}=40\text{ mV}$, $A_i=5.96$ (15.51 dB); e) $V_{C1}=50\text{ mV}$, $A_i=3.98$ (12.00 dB); f) $V_{C1}=60\text{ mV}$, $A_i=3.00$ (9.54 dB).



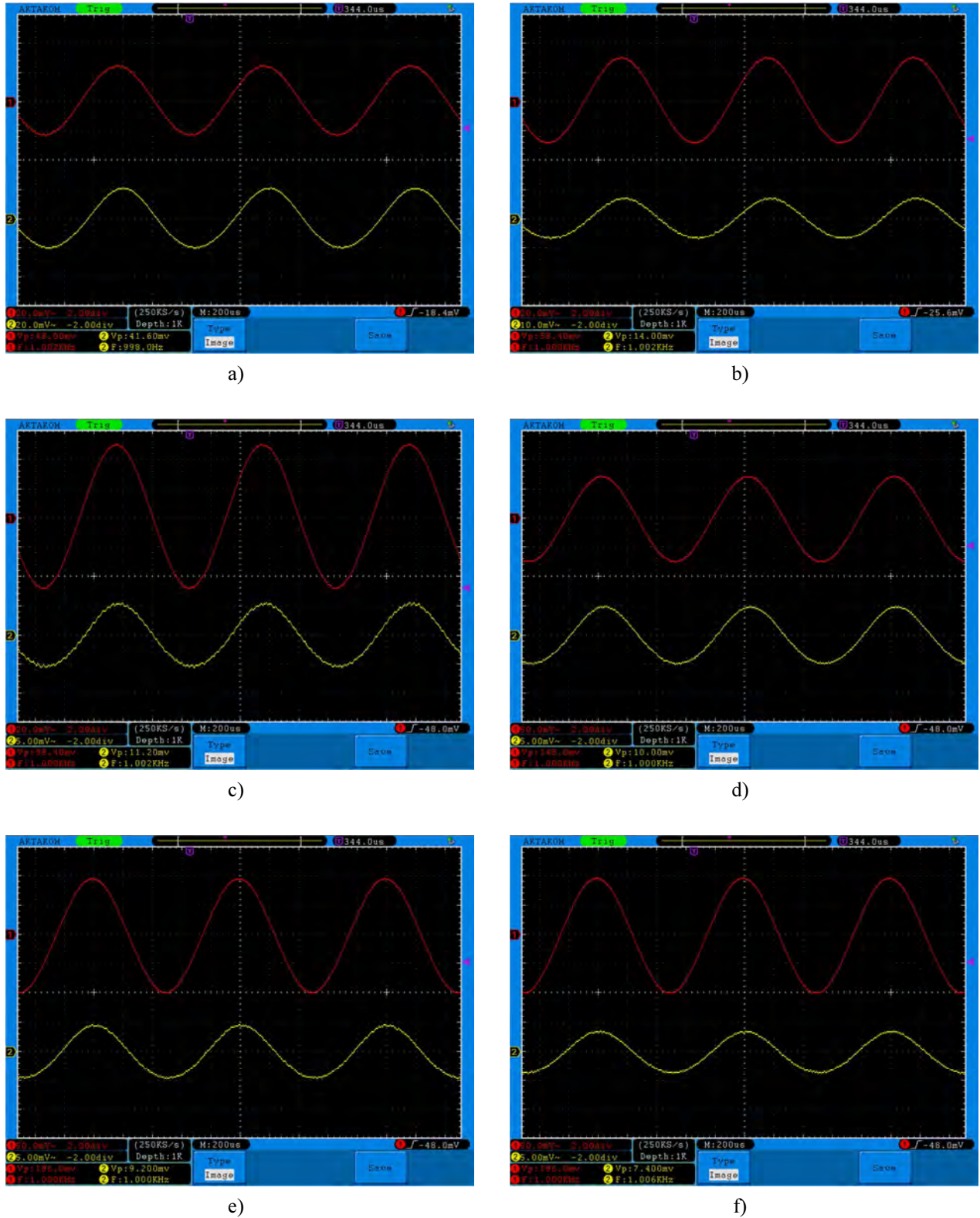
Slika 5.67 Vremenski odziv pojačavača, kada je MOSFET M_2 u zasićenju, $I_B=15 \mu A$, $V_{C2}=250 \text{ mV}$: a) $V_{C1}=70 \text{ mV}$, $A_i=2.24$ (7.01 dB); b) $V_{C1}=80 \text{ mV}$, $A_i=1.61$ (4.13 dB); c) $V_{C1}=90 \text{ mV}$, $A_i=1.63$ (4.28 dB); d) $V_{C1}=100 \text{ mV}$, $A_i=1.50$ (3.57 dB).



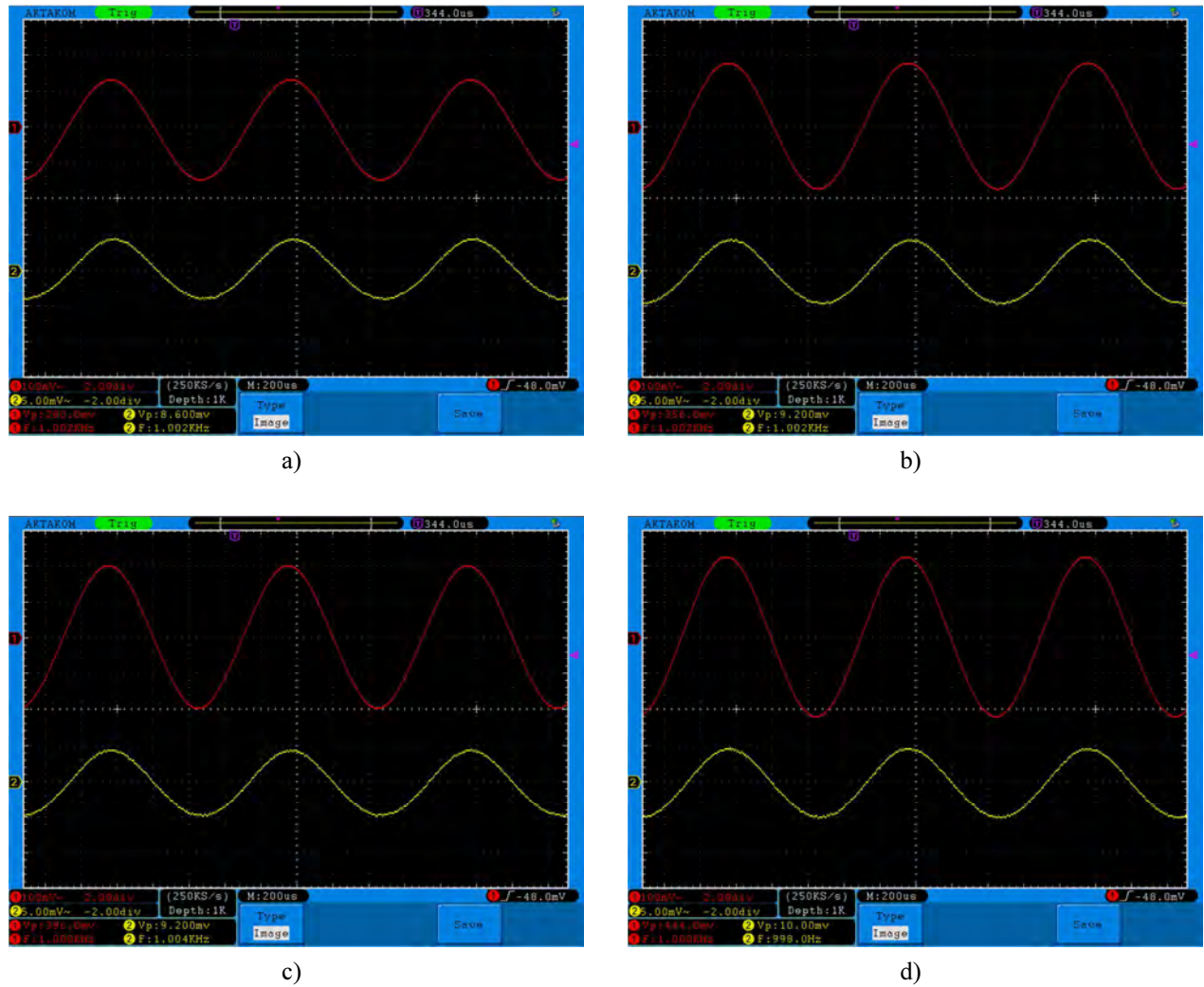
Slika 5.68 Vremenski odziv oslabljivača sa replika kolom, $I_B=5\text{ }\mu\text{A}$, $V_{C2}=10\text{ mV}$: a) $V_{C1}=10\text{ mV}$, $A_i=8.08$ (18.15 dB); b) $V_{C1}=20\text{ mV}$, $A_i=2.05$ (6.25 dB); c) $V_{C1}=30\text{ mV}$, $A_i=1.03$ (0.27 dB); d) $V_{C1}=40\text{ mV}$, $A_i=0.62$ (-0.41 dB); e) $V_{C1}=50\text{ mV}$, $A_i=0.44$ (-7.06 dB); f) $V_{C1}=60\text{ mV}$, $A_i=0.36$ (-8.89 dB).



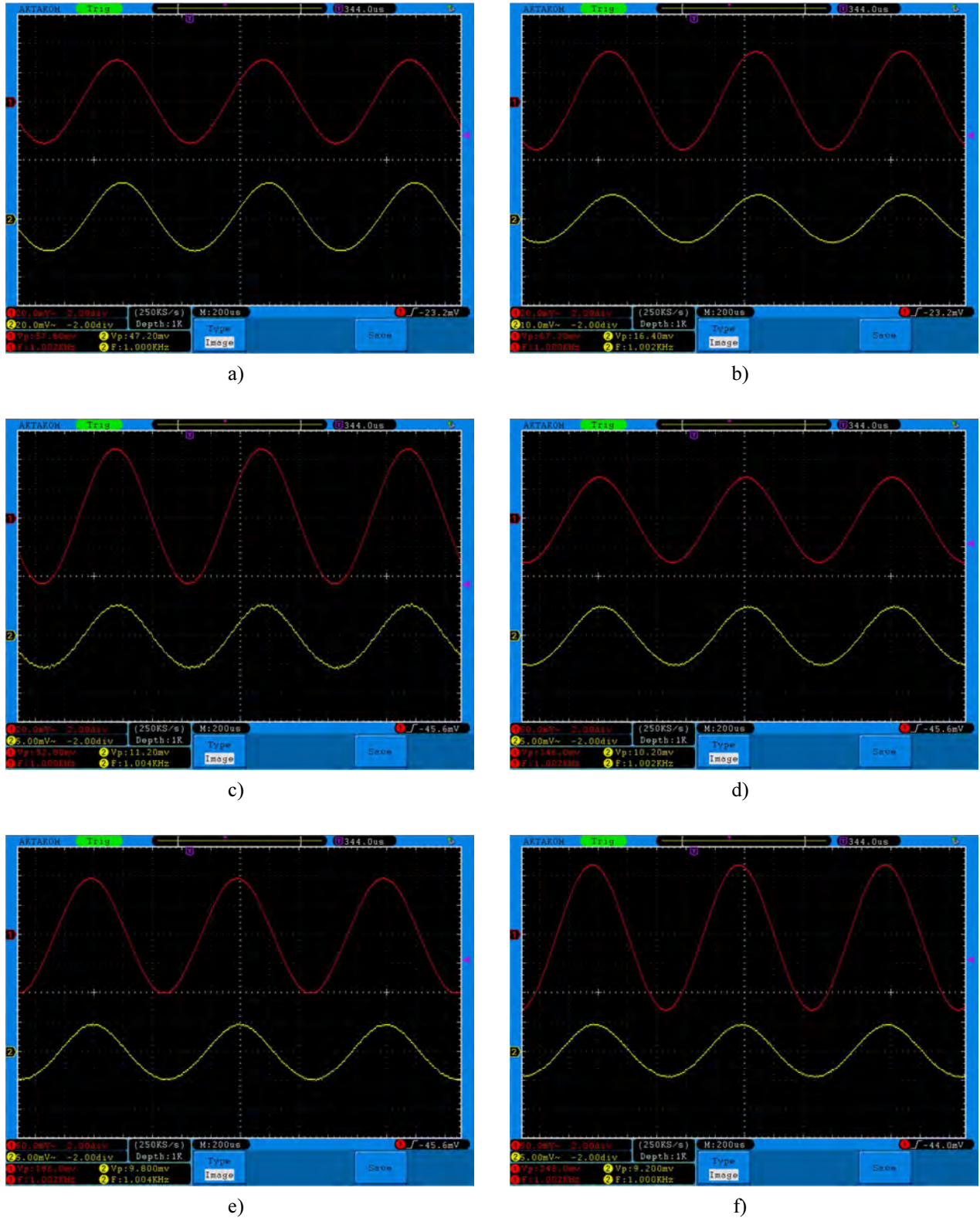
Slika 5.69 Vremenski odziv oslabljivača sa replika kolom, $I_B=5\text{ }\mu\text{A}$, $V_{C2}=10\text{ mV}$: a) $V_{C1}=70\text{ mV}$, $A_i=0.30$ (-10.39 dB); b) $V_{C1}=80\text{ mV}$, $A_i=0.29$ (-10.56 dB); c) $V_{C1}=90\text{ mV}$, $A_i=0.26$ (-11.61 dB); d) $V_{C1}=100\text{ mV}$, $A_i=0.24$ (-12.41 dB).



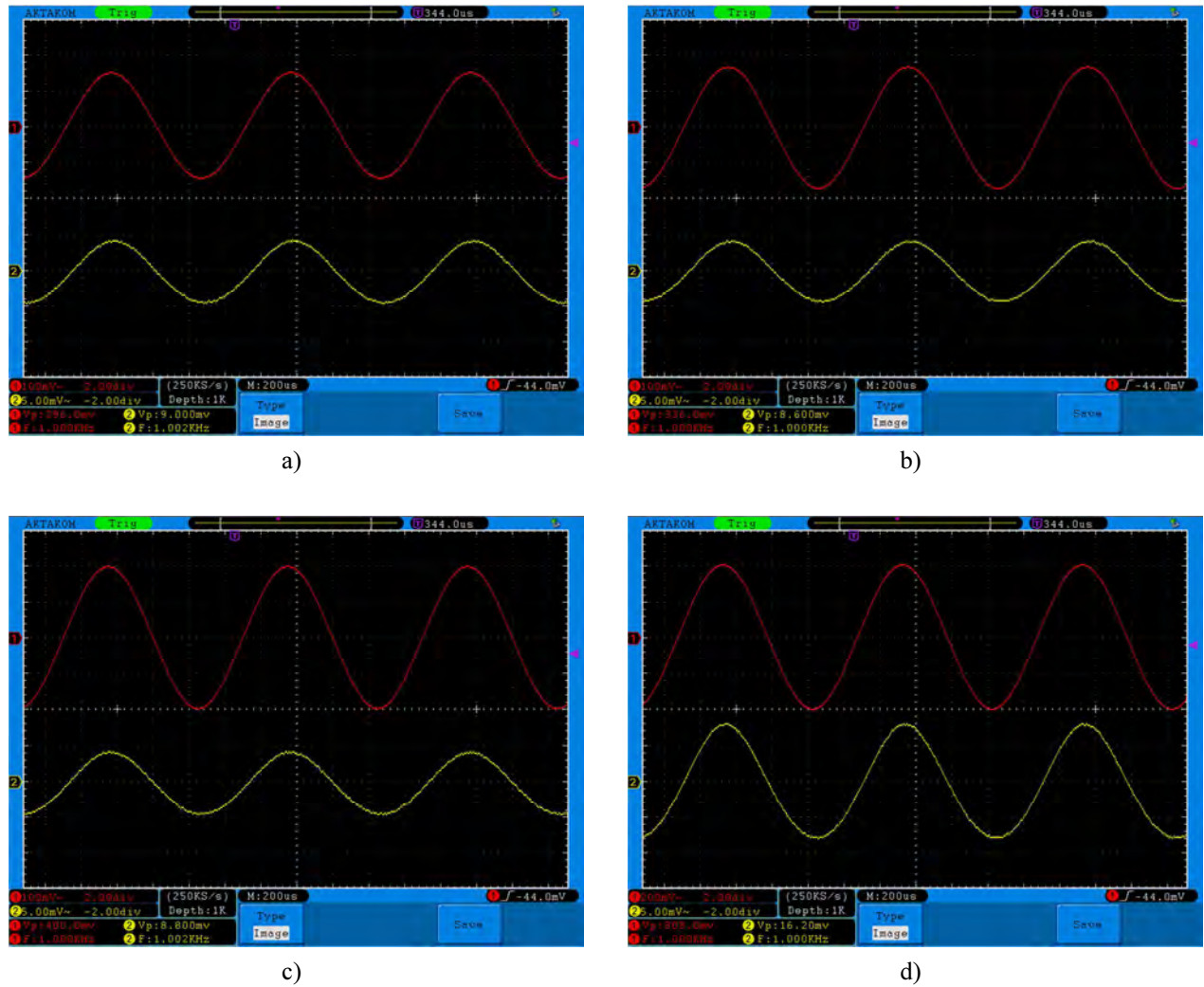
Slika 5.70 Vremenski odziv oslabljivača sa replika kolom, $I_B=10\text{ }\mu\text{A}$, $V_{C2}=10\text{ mV}$: a) $V_{C1}=10\text{ mV}$, $A_i=8.66$ (18.75 dB); b) $V_{C1}=20\text{ mV}$, $A_i=2.39$ (7.59 dB); c) $V_{C1}=30\text{ mV}$, $A_i=1.14$ (1.12 dB); d) $V_{C1}=40\text{ mV}$, $A_i=0.67$ (-3.40 dB); e) $V_{C1}=50\text{ mV}$, $A_i=0.47$ (-6.57 dB); f) $V_{C1}=60\text{ mV}$, $A_i=0.37$ (-8.46 dB).



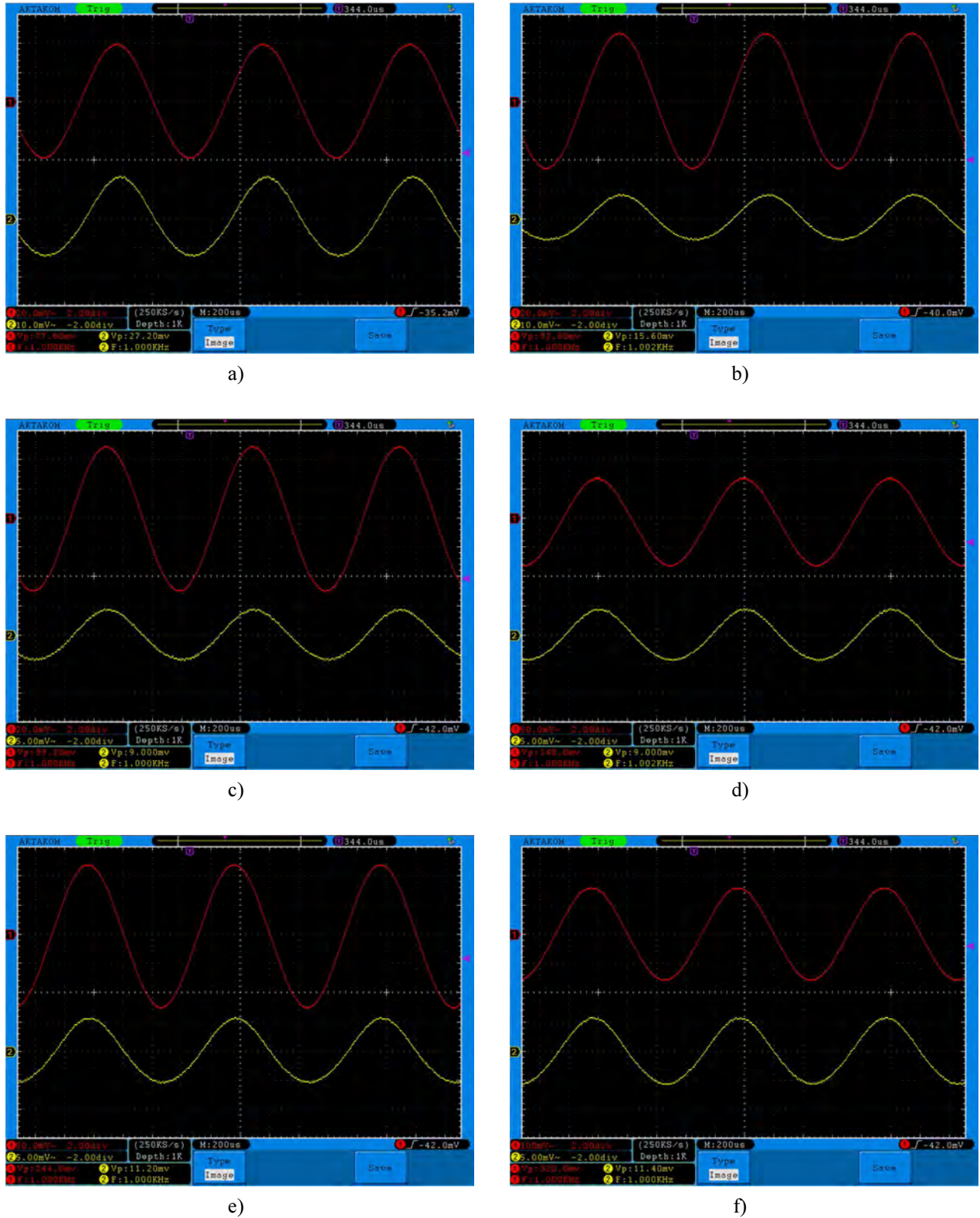
Slika 5.71 Vremenski odziv oslabljivača sa replika kolom, $I_B=10\text{ }\mu\text{A}$, $V_{C2}=10\text{ mV}$: a) $V_{C1}=70\text{ mV}$, $A_i=0.31$ (-10.25 dB); b) $V_{C1}=80\text{ mV}$, $A_i=0.26$ (-11.75 dB); c) $V_{C1}=90\text{ mV}$, $A_i=0.23$ (-12.68 dB); d) $V_{C1}=100\text{ mV}$, $A_i=0.22$ (-12.94 dB).



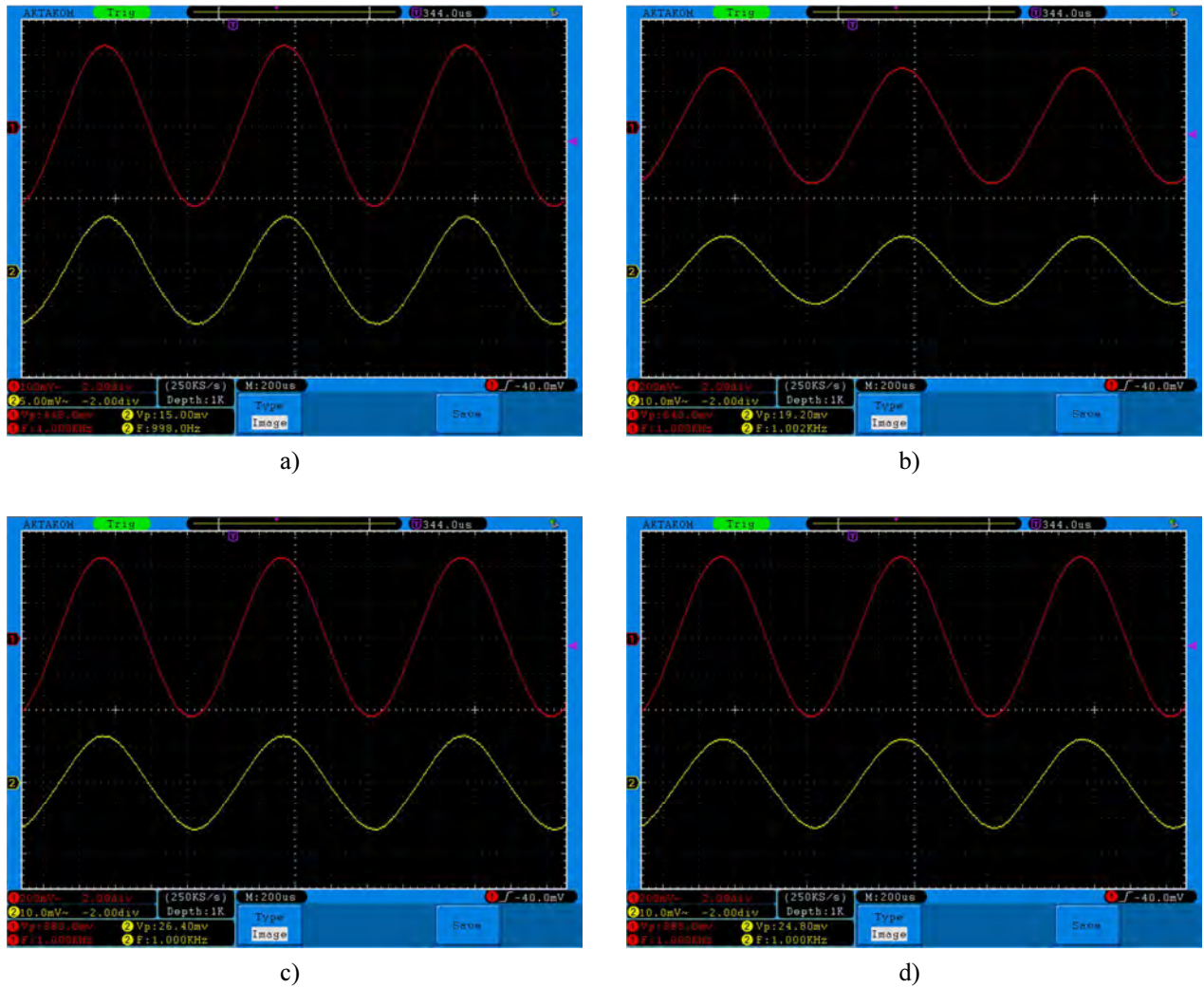
Slika 5.72 Vremenski odziv oslabljivača sa replika kolom, $I_B=15 \mu A$, $V_{C2}=10 \text{ mV}$: a) $V_{C1}=10 \text{ mV}$, $A_i=8.19$ (18.27 dB); b) $V_{C1}=20 \text{ mV}$, $A_i=2.44$ (7.75 dB); c) $V_{C1}=30 \text{ mV}$, $A_i=1.21$ (1.71 dB); d) $V_{C1}=40 \text{ mV}$, $A_i=0.69$ (-3.11 dB); e) $V_{C1}=50 \text{ mV}$, $A_i=0.50$ (-6.02 dB); f) $V_{C1}=60 \text{ mV}$, $A_i=0.37$ (-8.61 dB).



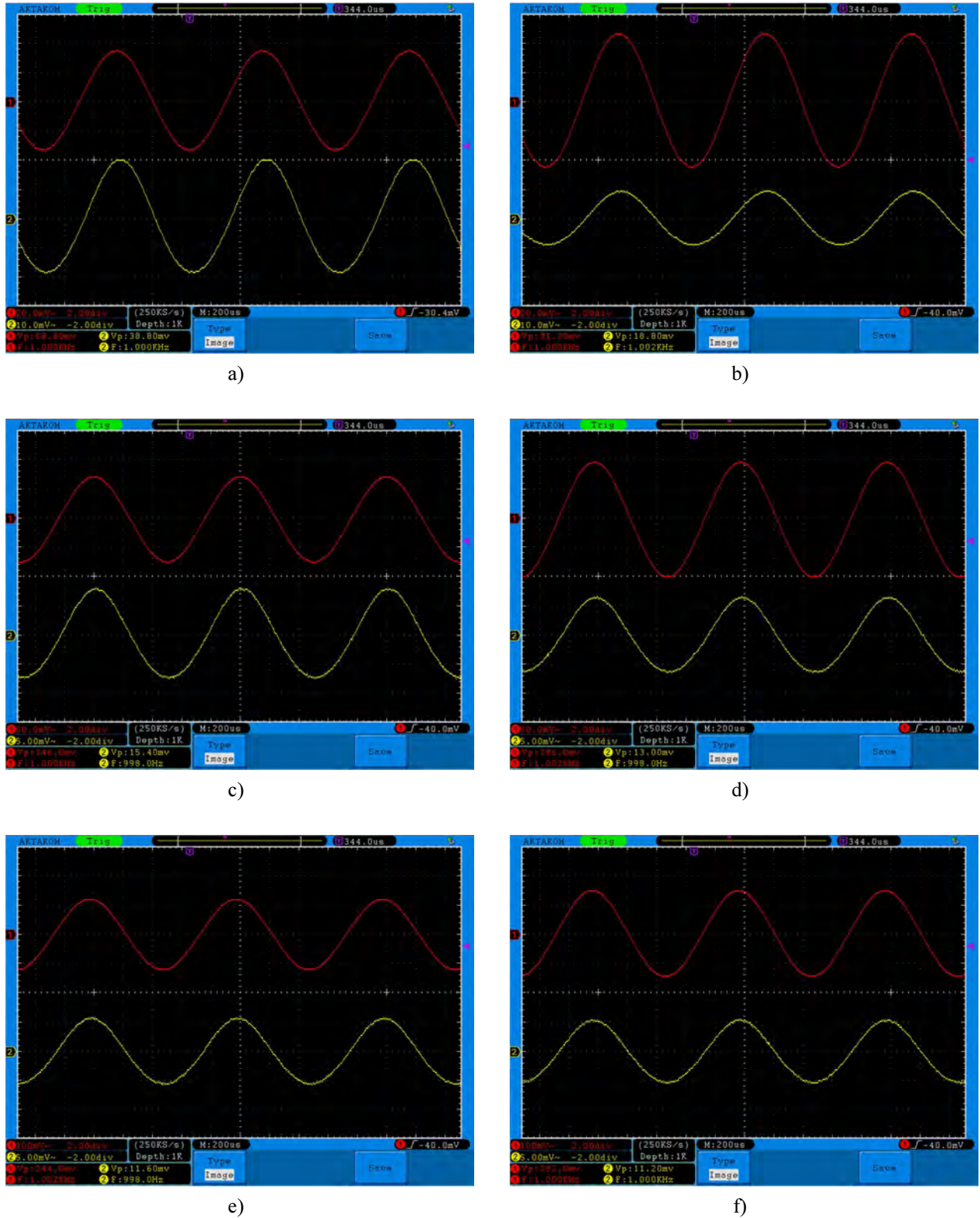
Slika 5.73 Vremenski odziv oslabljivača sa replika kolom, $I_B=15 \mu A$, $V_{C2}=10 \text{ mV}$: a) $V_{C1}=70 \text{ mV}$, $A_i=0.30$ (-10.34 dB); b) $V_{C1}=80 \text{ mV}$, $A_i=0.25$ (-11.83 dB); c) $V_{C1}=90 \text{ mV}$, $A_i=0.22$ (-13.15 dB); d) $V_{C1}=100 \text{ mV}$, $A_i=0.20$ (-13.95 dB).



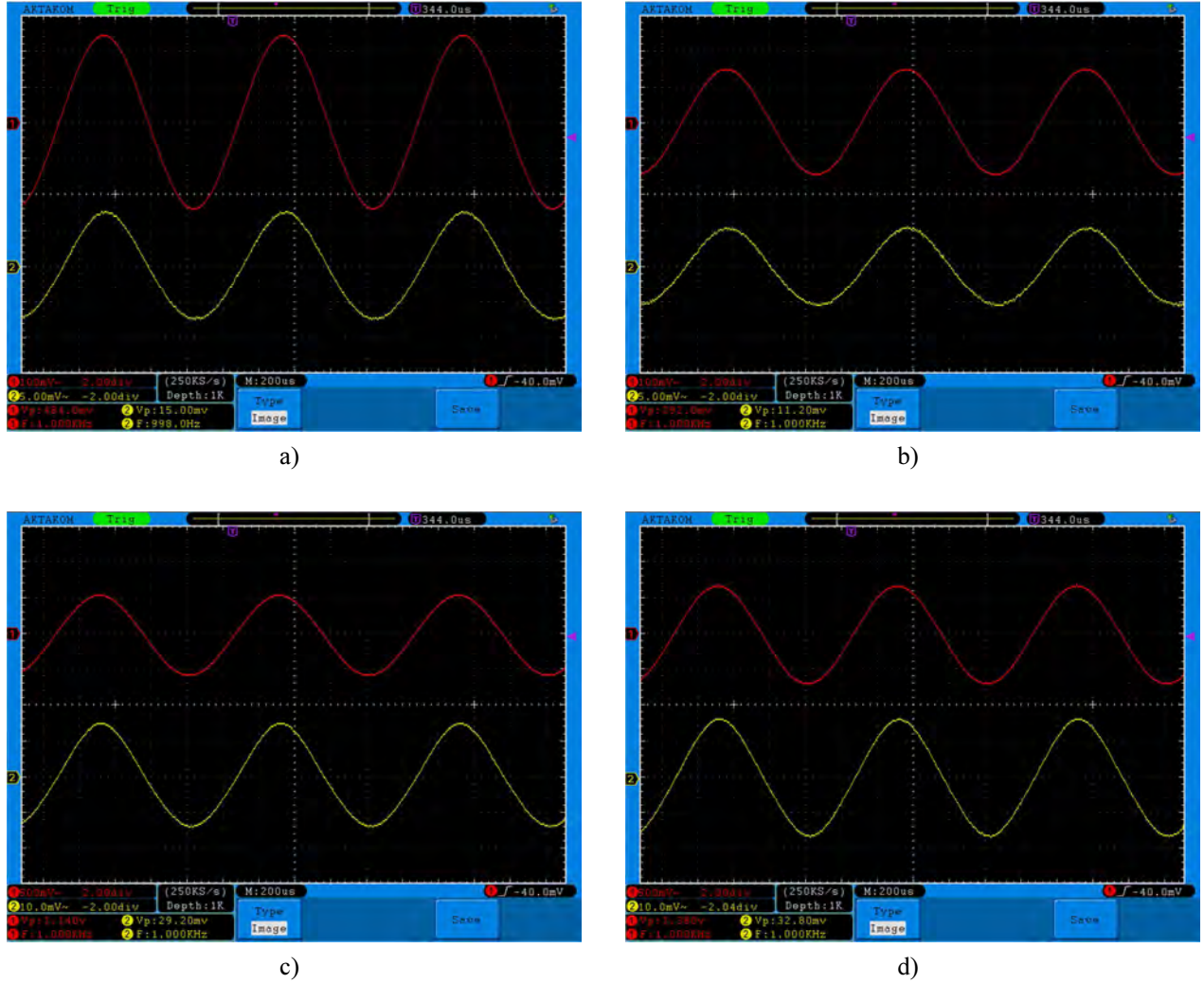
Slika 5.74 Vremenski odziv oslabljivača bez replika kola, $I_B=5 \mu A$, $V_{C2}=10 \text{ mV}$: a) $V_{C1}=10 \text{ mV}$, $A_i=3.50$ (10.89 dB); b) $V_{C1}=20 \text{ mV}$, $A_i=1.68$ (4.51 dB); c) $V_{C1}=30 \text{ mV}$, $A_i=0.90$ (-0.84 dB); d) $V_{C1}=40 \text{ mV}$, $A_i=0.61$ (-4.32 dB); e) $V_{C1}=50 \text{ mV}$, $A_i=0.46$ (-6.76 dB); f) $V_{C1}=60 \text{ mV}$, $A_i=0.35$ (-8.96 dB).



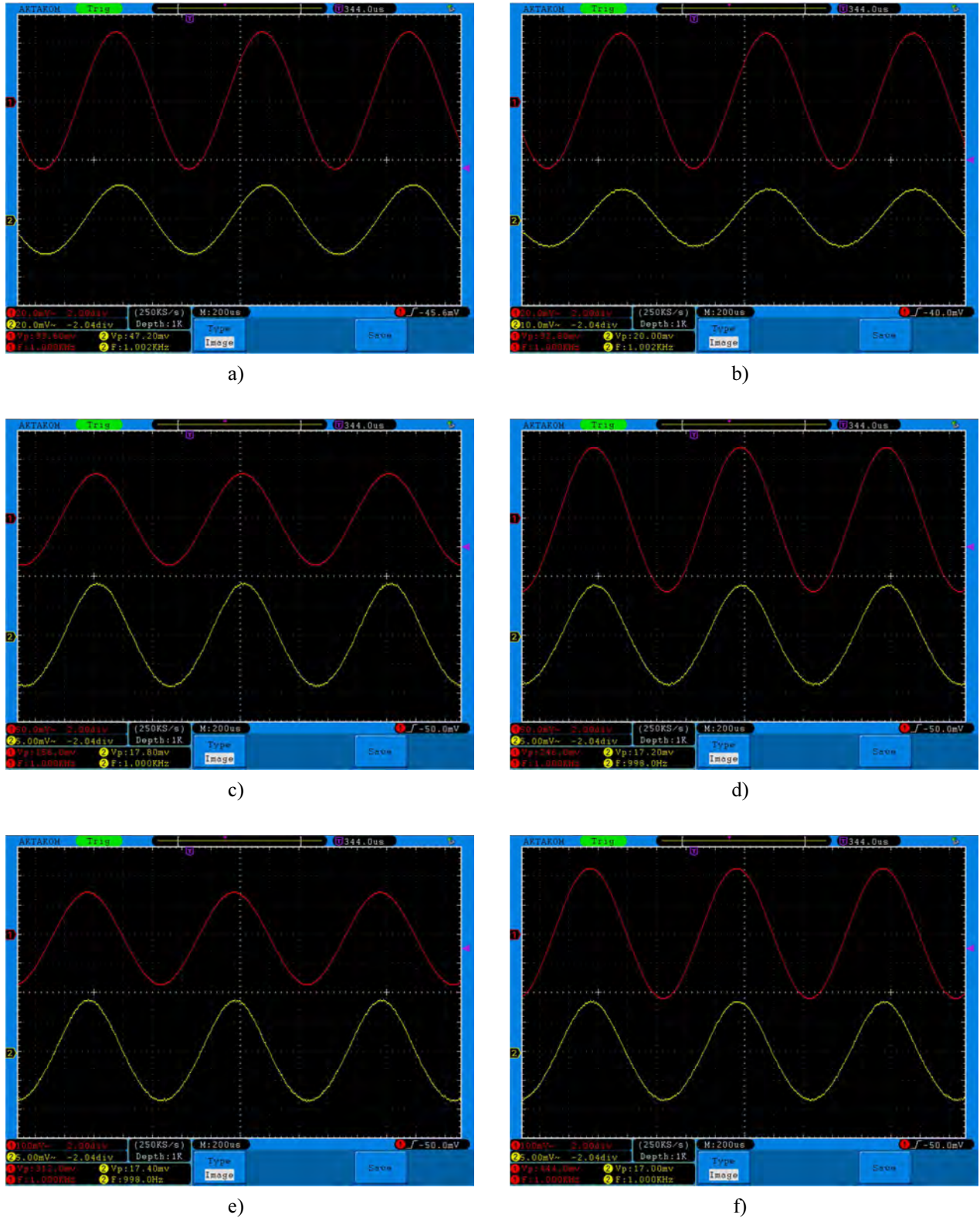
Slika 5.75 Vremenski odziv oslabljivača bez replika kola, $I_B=5\text{ }\mu\text{A}$, $V_{C2}=10\text{ mV}$: a) $V_{C1}=70\text{ mV}$, $A_i=0.33$ (-9.50 dB); b) $V_{C1}=80\text{ mV}$, $A_i=0.30$ (-10.45 dB); c) $V_{C1}=90\text{ mV}$, $A_i=0.30$ (-10.45 dB); d) $V_{C1}=100\text{ mV}$, $A_i=0.28$ (-11.08 dB).



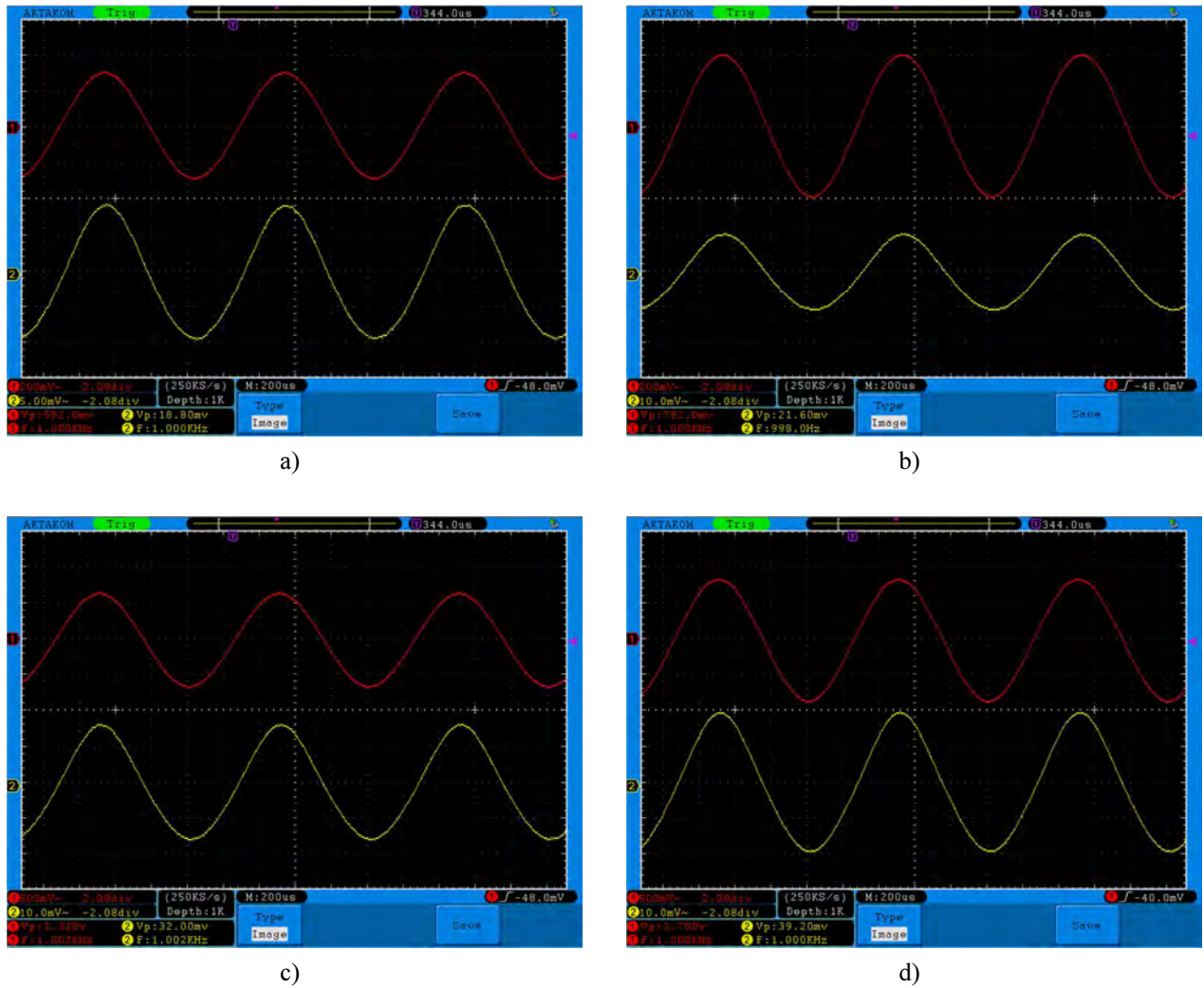
Slika 5.76 Vremenski odziv oslabljivača bez replika kola, $I_B=10\text{ }\mu\text{A}$, $V_{C2}=10\text{ mV}$: a) $V_{C1}=10\text{ mV}$, $A_i=5.64$ (15.02 dB); b) $V_{C1}=20\text{ mV}$, $A_i=2.06$ (6.28 dB); c) $V_{C1}=30\text{ mV}$, $A_i=1.05$ (0.46 dB); d) $V_{C1}=40\text{ mV}$, $A_i=0.66$ (-3.56 dB); e) $V_{C1}=50\text{ mV}$, $A_i=0.47$ (-6.46 dB); f) $V_{C1}=60\text{ mV}$, $A_i=0.38$ (-8.32 dB).



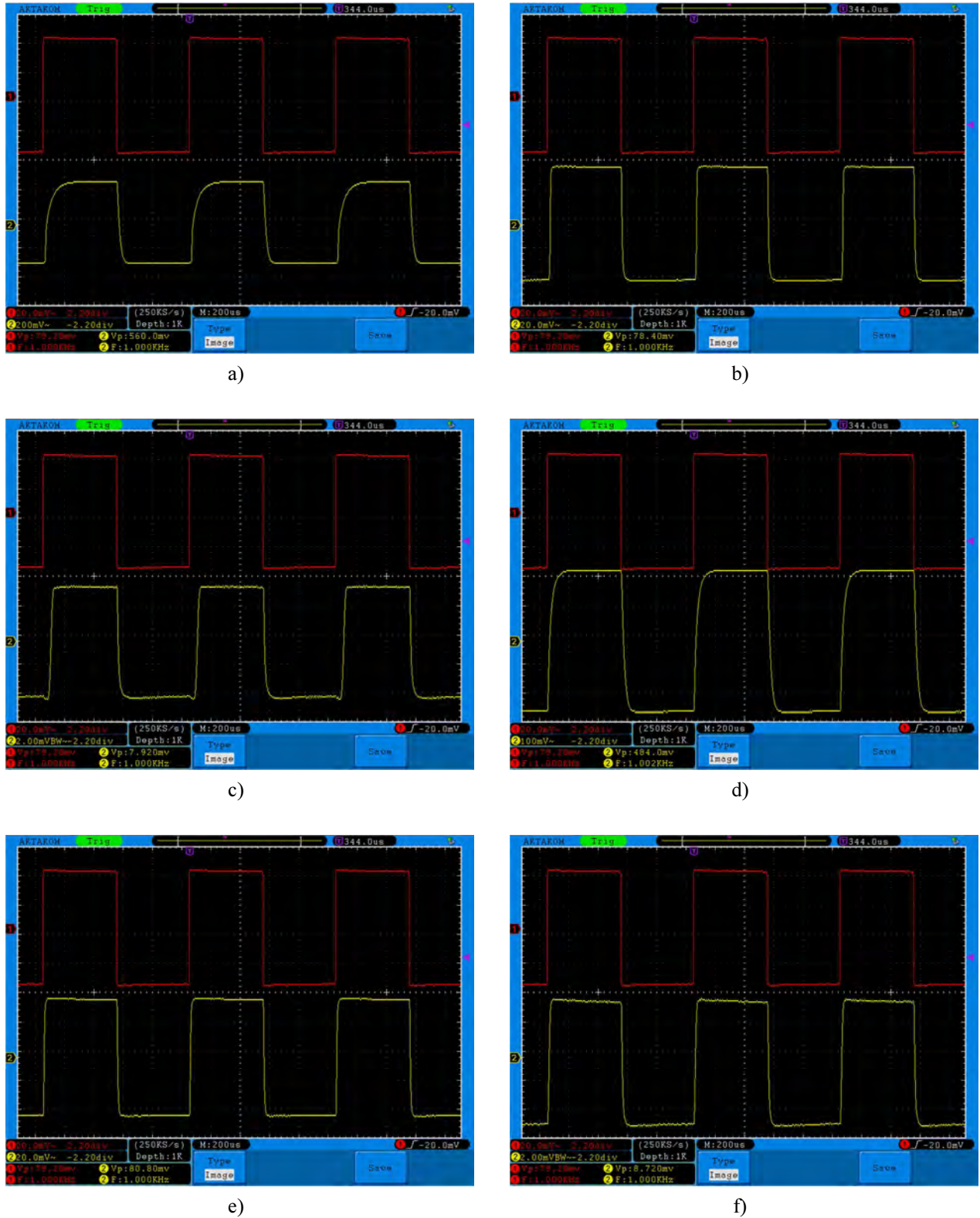
Slika 5.77 Vremenski odziv oslabljivača bez replika kola, $I_B=10\text{ }\mu\text{A}$, $V_{C2}=10\text{ mV}$: a) $V_{C1}=70\text{ mV}$, $A_i=0.31$ (-10.17 dB); b) $V_{C1}=80\text{ mV}$, $A_i=0.27$ (-11.28 dB); c) $V_{C1}=90\text{ mV}$, $A_i=0.25$ (-11.83 dB); d) $V_{C1}=100\text{ mV}$, $A_i=0.24$ (-12.48 dB).



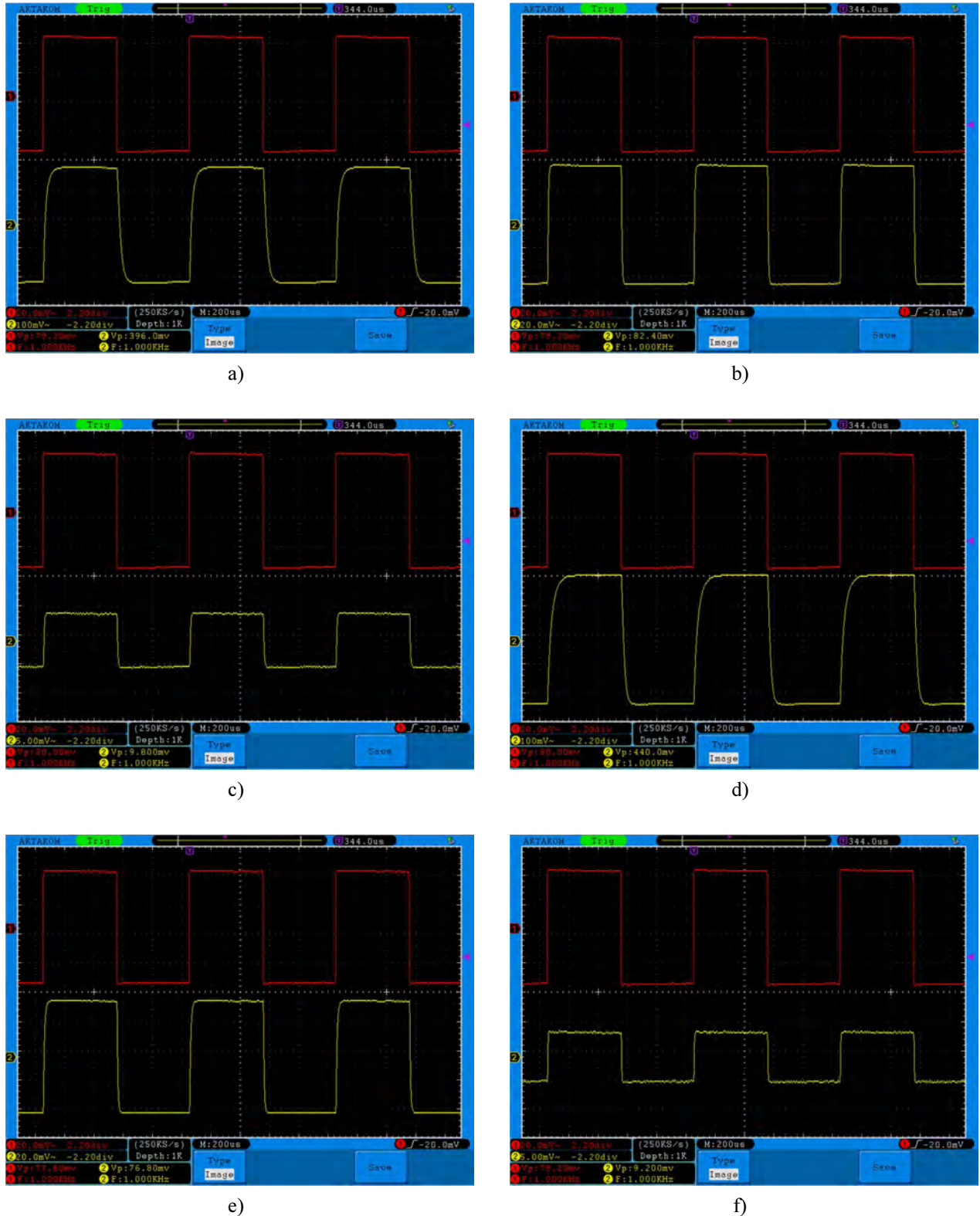
Slika 5.78 Vremenski odziv oslabljivača bez replika kola, $I_B=15\text{ }\mu\text{A}$, $V_{C2}=10\text{ mV}$: a) $V_{C1}=10\text{ mV}$, $A_i=5.04$ (14.05 dB); b) $V_{C1}=20\text{ mV}$, $A_i=2.15$ (6.67 dB); c) $V_{C1}=30\text{ mV}$, $A_i=1.14$ (1.14 dB); d) $V_{C1}=40\text{ mV}$, $A_i=0.69$ (-3.10 dB); e) $V_{C1}=50\text{ mV}$, $A_i=0.55$ (-5.07 dB); f) $V_{C1}=60\text{ mV}$, $A_i=0.38$ (-8.34 dB).



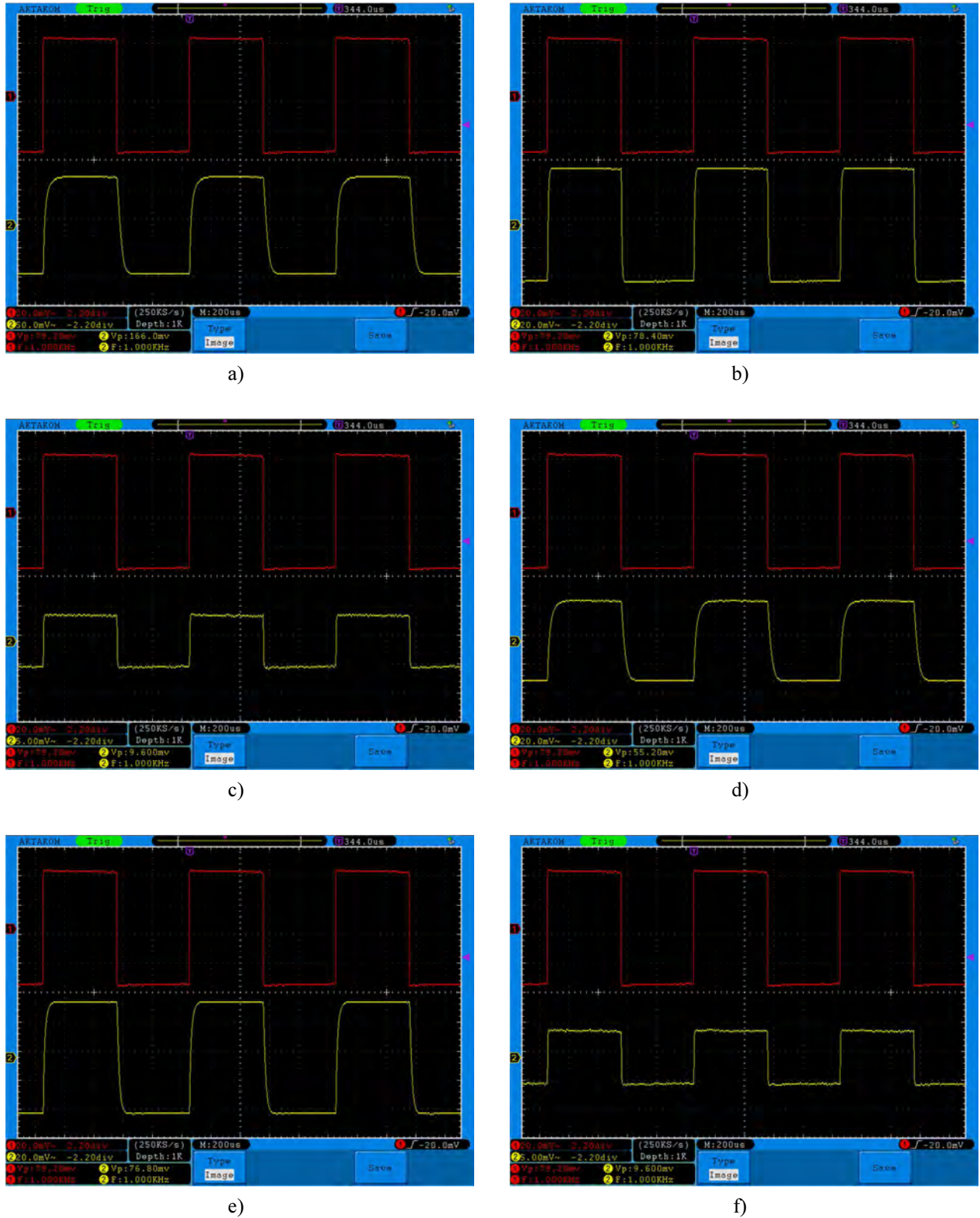
Slika 5.79 Vremenski odziv oslabljivača bez replika kola, $I_B=15 \mu A$, $V_{C2}=10 mV$: a) $V_{C1}=70 mV$, $A_i=0.32$ (-9.96 dB); b) $V_{C1}=80 mV$, $A_i=0.27$ (-11.28 dB); c) $V_{C1}=90 mV$, $A_i=0.24$ (-12.31 dB); d) $V_{C1}=100 mV$, $A_i=0.23$ (-12.74 dB).



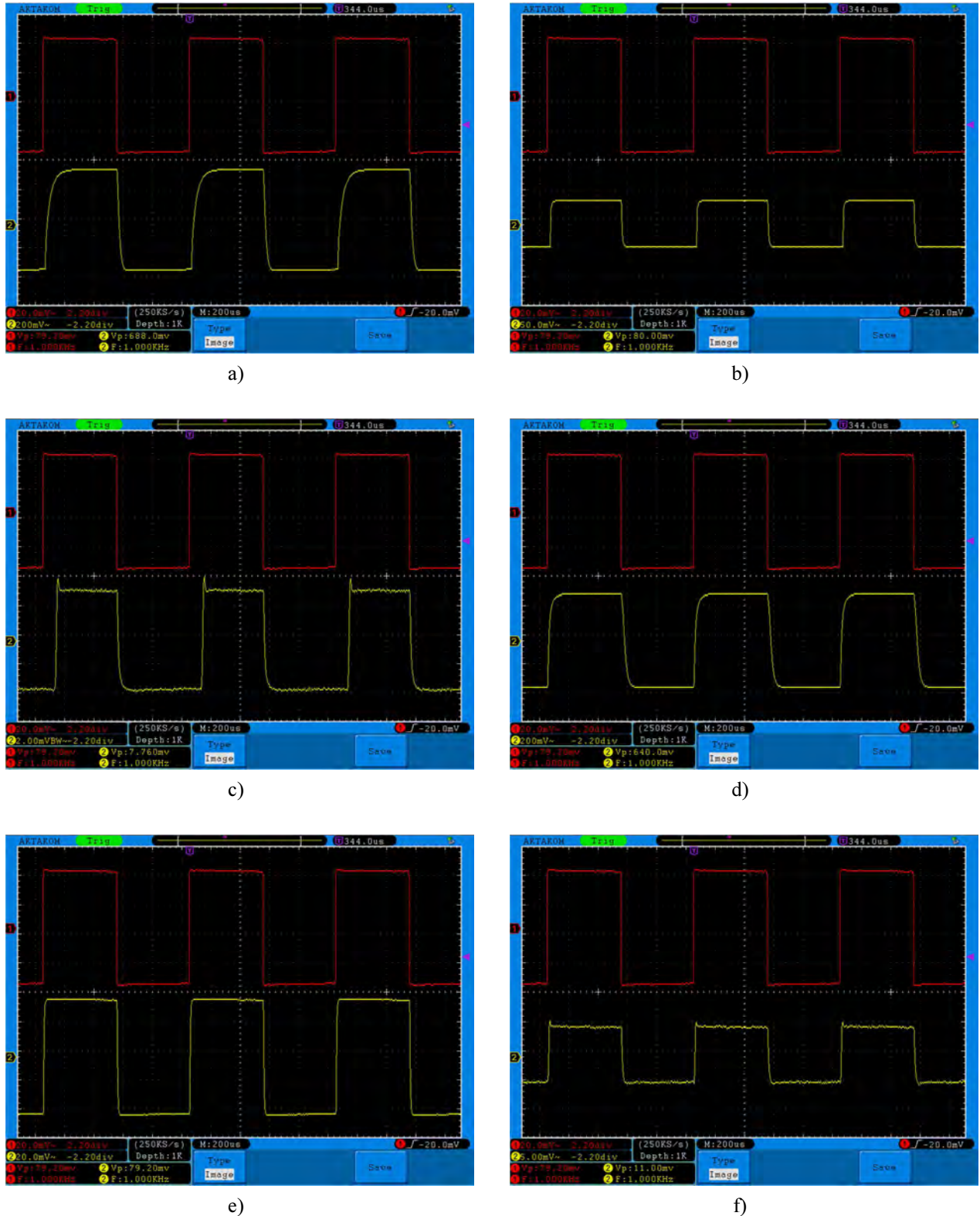
Slika 5.80 Vremenski odziv pojačavača sa replika kolom, $I_B=5 \mu A$, $V_{C2}=100 \text{ mV}$: a) $V_{C1}=10 \text{ mV}$, $A_i=70.70$ (36.98 dB); b) $V_{C1}=20 \text{ mV}$, $A_i=9.89$ (19.91 dB); c) $V_{C1}=50 \text{ mV}$, $A_i=1.00$ (1.00 dB). Vremenski odziv pojačavača sa replika kolom, $I_B=10 \mu A$, $V_{C2}=100 \text{ mV}$: d) $V_{C1}=10 \text{ mV}$, $A_i=61.11$ (35.72 dB); e) $V_{C1}=25 \text{ mV}$, $A_i=10.20$ (20.17 dB); f) $V_{C1}=80 \text{ mV}$, $A_i=1.10$ (0.83 dB).



Slika 5.81 Vremenski odziv pojačavača sa replika kolom, $I_B=15\text{ }\mu\text{A}$, $V_{C2}=100\text{ mV}$: a) $V_{C1}=10\text{ mV}$, $A_i=50.00$ (33.97 dB); b) $V_{C1}=30\text{ mV}$, $A_i=10.40$ (20.34 dB); c) $V_{C1}=100\text{ mV}$, $A_i=1.22$ (1.76 dB). Vremenski odziv pojačavača bez replika kola, $I_B=5\text{ }\mu\text{A}$, $V_{C2}=100\text{ mV}$: d) $V_{C1}=10\text{ mV}$, $A_i=55.00$ (34.80 dB); e) $V_{C1}=20\text{ mV}$, $A_i=9.89$ (19.90 dB); f) $V_{C1}=80\text{ mV}$, $A_i=1.6$ (1.3 dB).

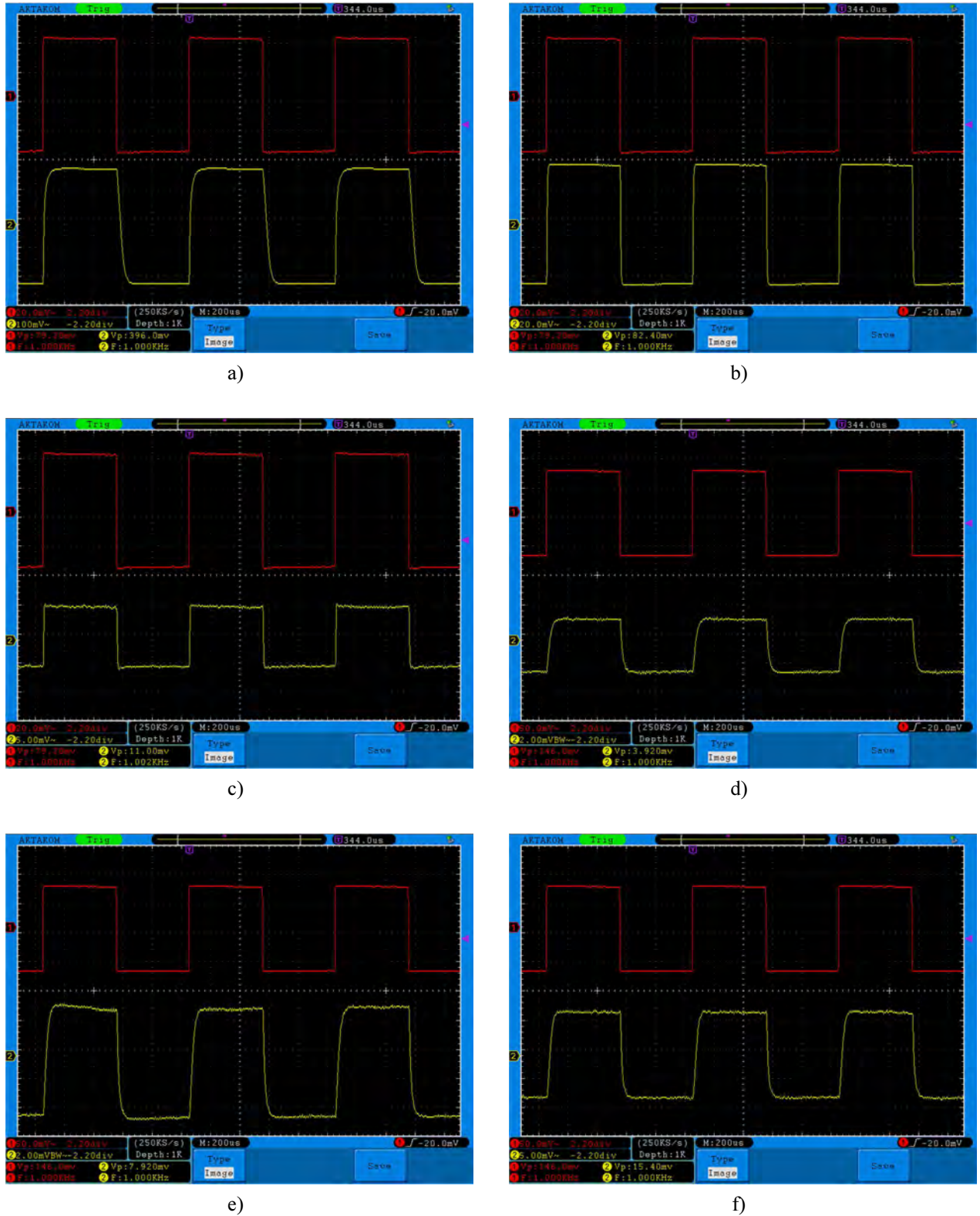


Slika 5.82 Vremenski odziv pojačavača bez replika kola, $I_B=10\ \mu\text{A}$, $V_{C2}=100\ \text{mV}$: a) $V_{C1}=10\ \text{mV}$, $A_i=20.96$ (26.42 dB); b) $V_{C1}=20\ \text{mV}$, $A_i=9.89$ (19.91 dB); c) $V_{C1}=90\ \text{mV}$, $A_i=1.21$ (1.67 dB). Vremenski odziv pojačavača bez replika kola, $I_B=15\ \mu\text{A}$, $V_{C2}=100\ \text{mV}$: d) $V_{C1}=10\ \text{mV}$, $A_i=6.96$ (16.86 dB); e) $V_{C1}=20\ \text{mV}$, $A_i=9.69$ (19.73 dB); f) $V_{C1}=100\ \text{mV}$, $A_i=1.21$ (1.67 dB).

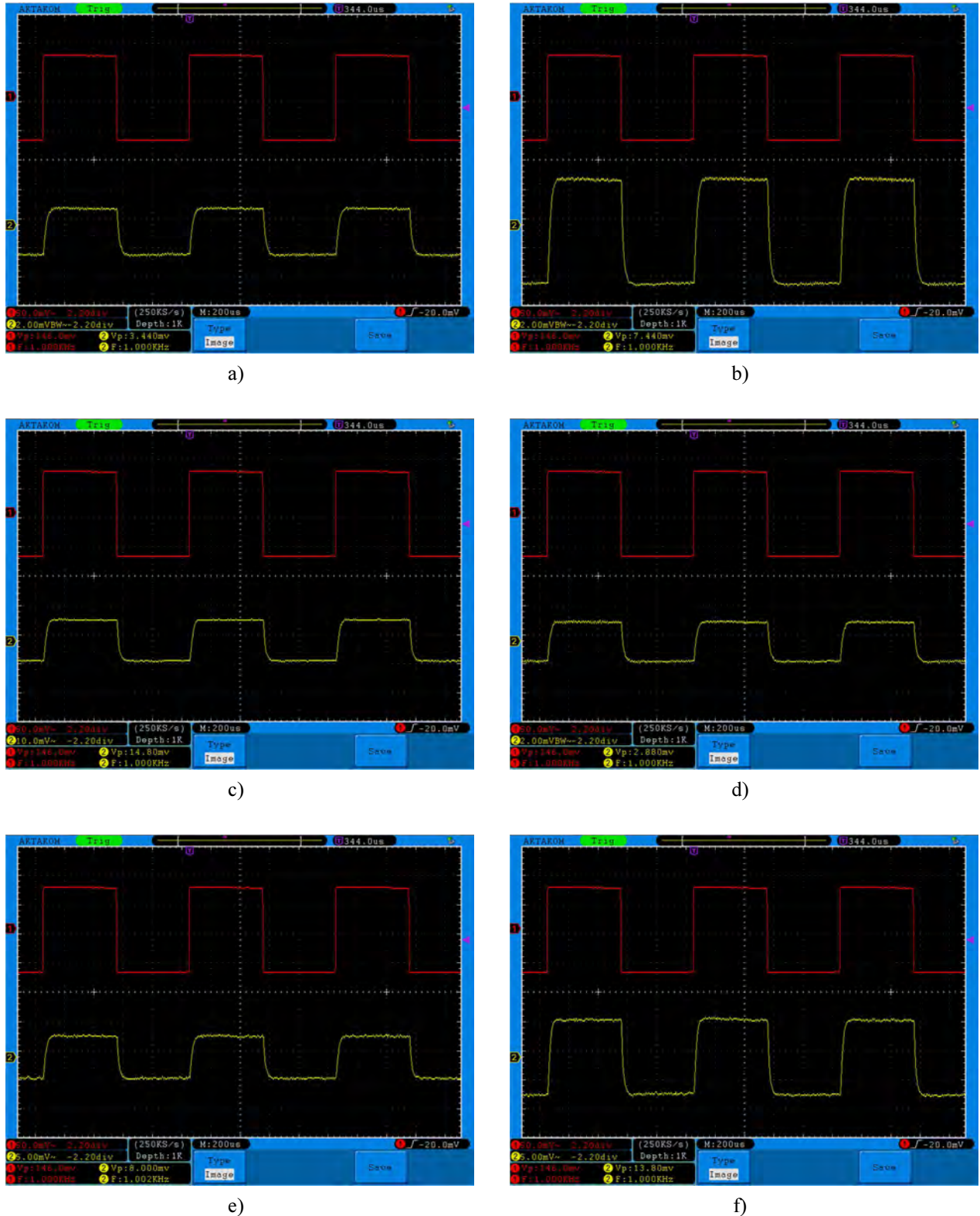


Slika 5.83 Vremenski odziv pojačavača kada je MOSFET M2 u zasićenju, $I_B=5\ \mu\text{A}$, $V_{C2}=250\ \text{mV}$: a) $V_{C1}=10\ \text{mV}$, $A_i=86.86$ (38.77 dB); b) $V_{C1}=25\ \text{mV}$, $A_i=10.10$ (20.08 dB); c) $V_{C1}=70\ \text{mV}$, $A_i=0.97$ (-0.17 dB).

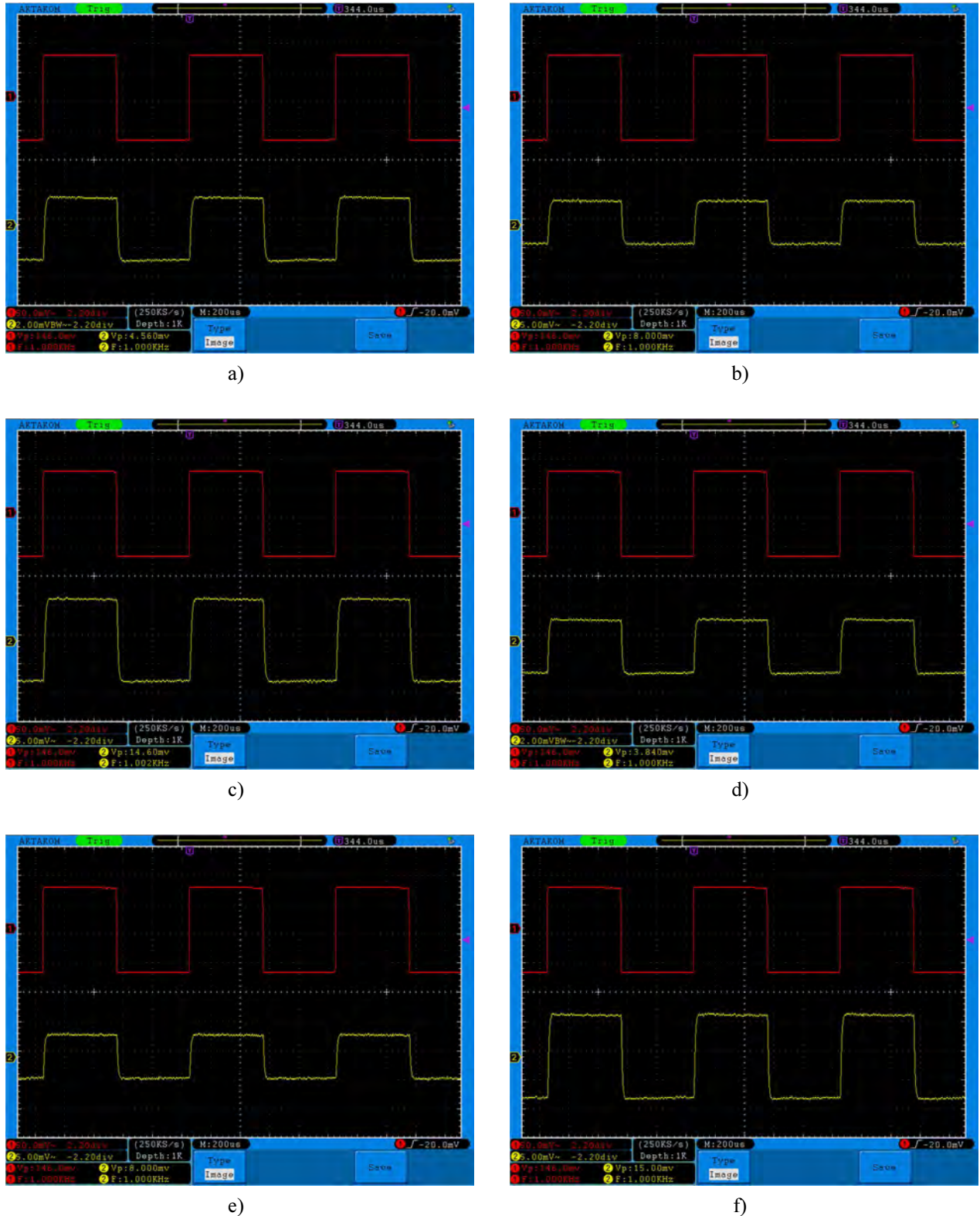
Vremenski odziv pojačavača kada je MOSFET M2 u zasićenju, $I_B=10\ \mu\text{A}$, $V_{C2}=250\ \text{mV}$: d) $V_{C1}=10\ \text{mV}$, $A_i=80.80$ (38.14 dB); e) $V_{C1}=30\ \text{mV}$, $A_i=10.00$ (20.00 dB); f) $V_{C1}=100\ \text{mV}$, $A_i=1.38$ (2.85 dB).



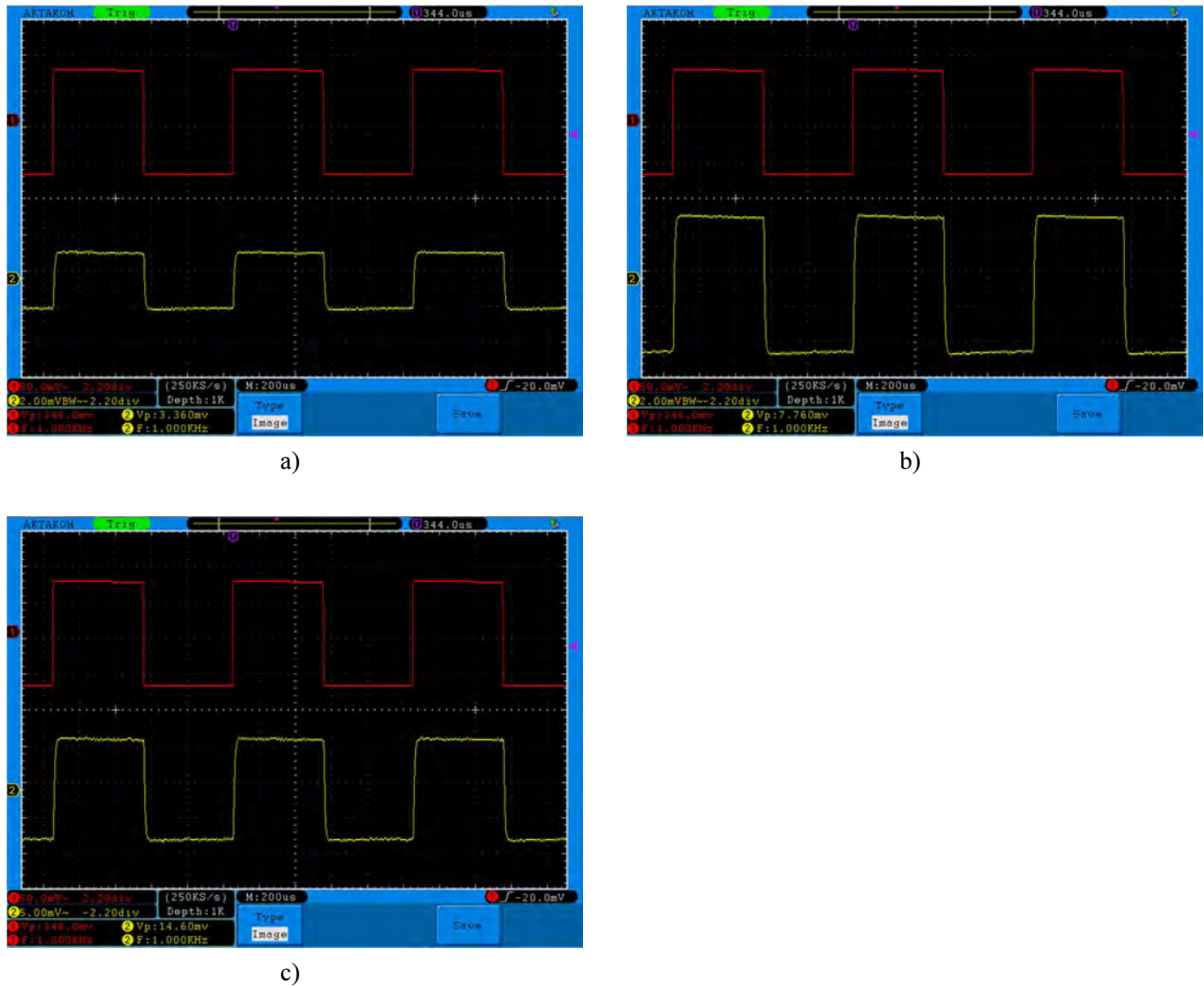
Slika 5.84 Vremenski odziv pojačavača kada je MOSFET M2 u zasićenju, $I_B=15\ \mu\text{A}$, $V_{C2}=250\ \text{mV}$: a) $V_{C1}=10\ \text{mV}$, $A_i=50.00$ (33.97 dB); b) $V_{C1}=30\ \text{mV}$, $A_i=10.40$ (20.34 dB); c) $V_{C1}=100\ \text{mV}$, $A_i=1.38$ (2.85 dB). Vremenski odziv oslabljivača sa replika kolom, $I_B=5\ \mu\text{A}$, $V_{C2}=10\ \text{mV}$: d) $V_{C1}=100\ \text{mV}$, $A_i=0.26$ (-11.42 dB); e) $V_{C1}=45\ \text{mV}$, $A_i=0.54$ (-5.31 dB); f) $V_{C1}=30\ \text{mV}$, $A_i=1.05$ (0.46 dB).



Slika 5.85 Vremenski odziv oslabljivača sa replika kolom, $I_B=10\text{ }\mu\text{A}$, $V_{C2}=10\text{ mV}$: a) $V_{C1}=100\text{ mV}$, $A_i=0.23$ (-12.55 dB); b) $V_{C1}=50\text{ mV}$, $A_i=0.51$ (-5.85 dB); c) $V_{C1}=30\text{ mV}$, $A_i=1.01$ (0.11 dB). Vremenski odziv oslabljivača sa replika kolom, $I_B=15\text{ }\mu\text{A}$, $V_{C2}=10\text{ mV}$: d) $V_{C1}=100\text{ mV}$, $A_i=0.19$ (-14.09 dB); e) $V_{C1}=50\text{ mV}$, $A_i=0.54$ (-5.22 dB); f) $V_{C1}=35\text{ mV}$, $A_i=0.94$ (-0.48 dB).



Slika 5.86 Vremenski odziv oslabljivača bez replika kola, $I_B=5\ \mu\text{A}$, $V_{C2}=10\ \text{mV}$: a) $V_{C1}=100\ \text{mV}$, $A_i=0.31$ (-10.10 dB); b) $V_{C1}=50\ \text{mV}$, $A_i=0.54$ (-5.22 dB); c) $V_{C1}=35\ \text{mV}$, $A_i=1.00$ (0.0 dB). Vremenski odziv oslabljivača bez replika kola, $I_B=10\ \mu\text{A}$, $V_{C2}=10\ \text{mV}$: d) $V_{C1}=100\ \text{mV}$, $A_i=0.26$ (-11.60 dB); e) $V_{C1}=50\ \text{mV}$, $A_i=0.54$ (-5.22 dB); f) $V_{C1}=35\ \text{mV}$, $A_i=1.02$ (0.23 dB).



Slika 5.87 Vremenski odziv oslabljivača bez replika kola, $I_B=15 \mu A$, $V_{C2}=10 mV$: a) $V_{C1}=100 mV$, $A_i=0.23$ (-12.76 dB); b) $V_{C1}=50 mV$, $A_i=0.53$ (-5.48 dB); c) $V_{C1}=35 mV$, $A_i=1.00$ (0.00 dB).

5.3 UPOREDNA ANALIZA

U tabeli 5.12 su prikazani uporedni rezultati koji su postignuti sa predloženim strujnim pojačavačem i rezultati koji su ostvareni u postojećim rješenjima kontrolisanih strujnih pojačavača u CMOS tehnologiji. Rezultati za predloženi strujni pojačavač odnose se na rezultate koji su dobijeni u PSPICE simulacijama. Rezultati obilježeni “*” predstavljaju izmjerene rezultate predloženog strujnog pojačavača.

Tabela 5.12 Uporedna analiza predloženog rješenja i postojećih rješenja

	[18]	[7]	[31]	[32]	[12]	[8]	[41]	Rad
A_{imax} [dB]	24	-	34	26	-	18	42	40.4 (39.6*)
A_{imin} [dB]	0	-	6	-20	-	0	-2.5	-16.3 (-14*)
A_{imax}/A_{imin}	15.85	3.98	25.12	200	-	8	167.9	683.9 (478.6*)
$f_{-3dBmax}$ [MHz] @ A_i [dB]	3 @ 24	36	4.6 @ 34	-	850 @ 14	1.1 @ 18	1.4 @ 42	129 @ 1.19
$f_{-3dBmin}$ [MHz] @ A_i [dB]	1 @ 0	24	1.5 @ 6	-		1.1 @ 0	1.4 @ -2.5	1.97 @ -16.3
$(A_{if-3dB})_{max}$ [GHz] @ A_i [dB]	0.048 @ 24	-	0.23 @ 34	-	4.26 @ 14	0.009 @ 18	0.18 @ 42	1.05 @ 40.4
V_{DD} [V]	3.3	± 0.75	1.1	± 5	± 1	12	± 3.5	1.3 (2.1*)
I_{DDmax} [μ A] @ I_B [μ A]	85 @ 10	250 @ 25	303 @ -	-	4000 @ 100	-		300 @ 10
CMOS technology [μ m]	0.5	0.5	0.35	2	0.18	diskretna tehnika	3	0.35

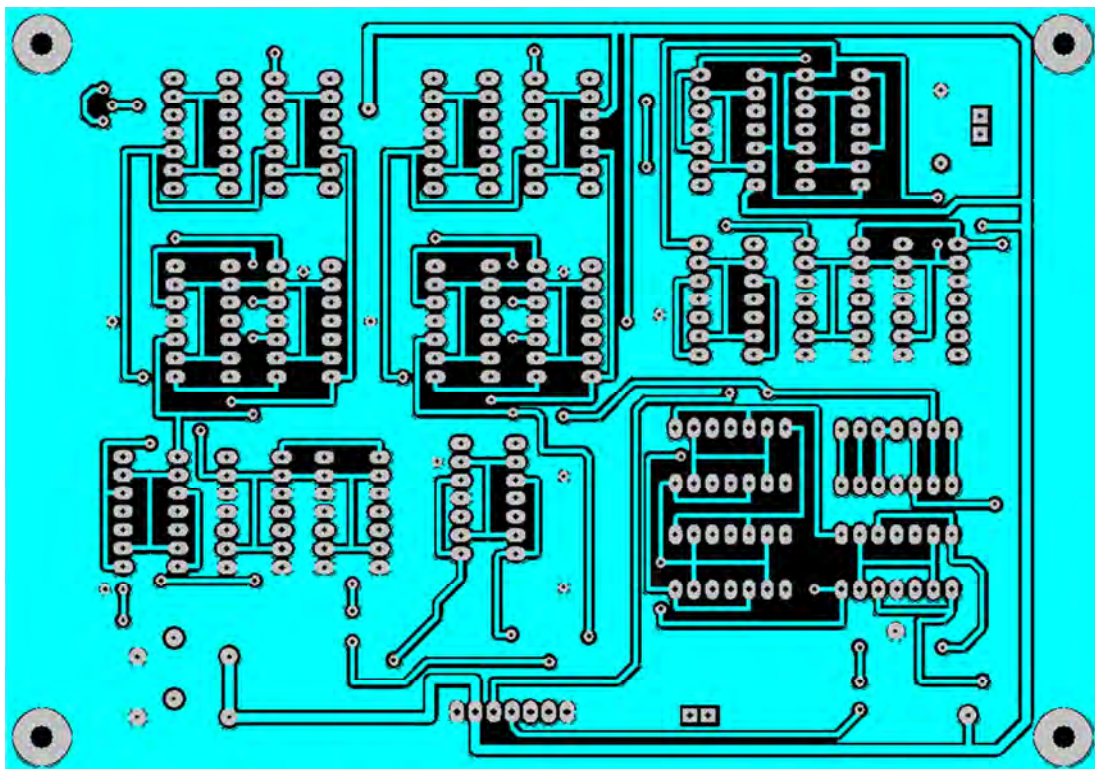
*Mjereni rezultati u diskretnoj tehnici primjenom MOSFET-ova ALD1106 i ALD1107

6 ZAKLJUČAK

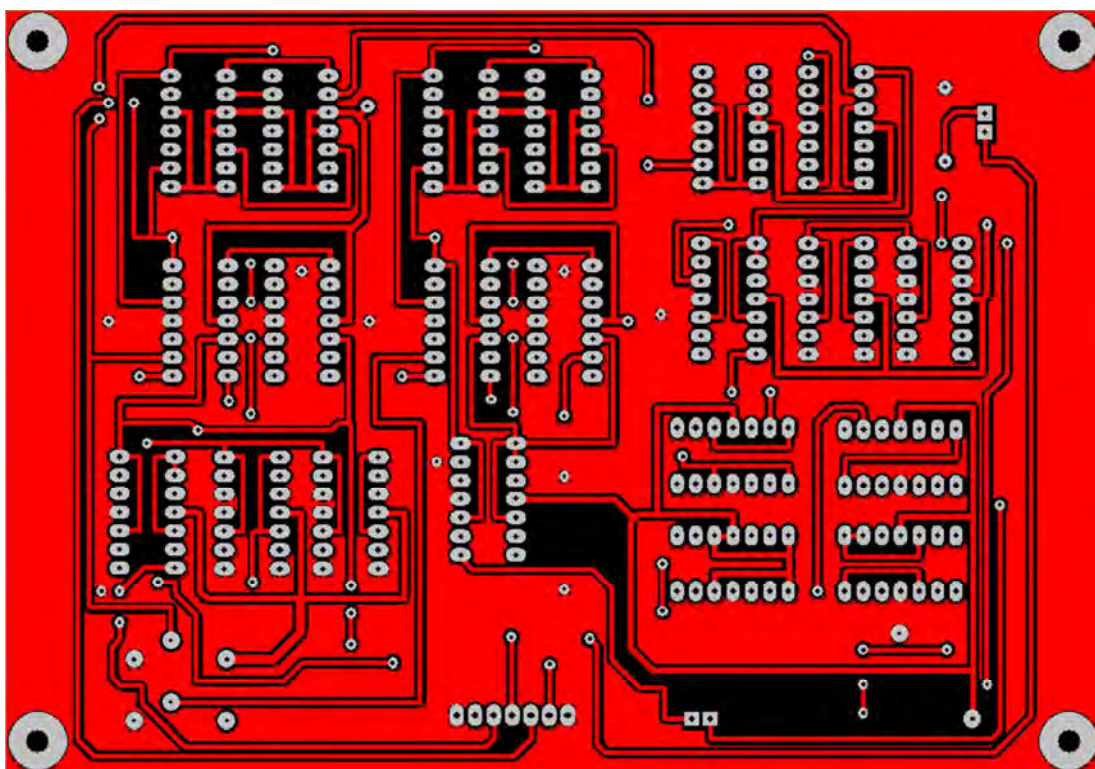
U ovom magistarskom radu predložen je novi tip kontrolisanog strujnog pojačavača u CMOS tehnologiji. Princip rada predloženog strujnog pojačavača bazira se na otpornom ogledalu realizovanom pomoću MOSFET-ova koji rade u omskoj oblasti. Pored osnovnog pojačavačkog režima rada, pokazuje se da se isti dizajn može koristiti i kao oslabljivač. Takođe, se pokazuje da je dizajn upotrebljiv u pojačavačkom domenu i pri režimu zasićenja izlaznog MOSFET-a u sklopu otpornog ogledala. Pokazano je da se pojačanje može linearno mijenjati promjenom odnosa dva kontrolna napona. Izmjereni rezultati dobijeni na prototipu realizovanom u diskretnoj tehnici, kao i rezultati dobijeni u simulacijama, veoma se dobro poklapaju sa matematičkim modelom koji opisuje predloženi strujni pojačavač. Prototip predloženog strujni pojačavača je konstruisan u diskretnoj tehnici korišćenjem MOSFET-ova iz integrisanih kola ALD1106 i ALD1107. Simulacije su obavljene u softverskom paketu OrCAD 16.6. Korišćeni model za MOSFET-ove je TSMC (Taiwan Semiconductor Manufacturing Company) V01C, CMOS tehnologija od 0.35 μm . Na osnovu simuliranih i mjerenih rezultata, ostvarene su sljedeće performanse kontrolisanog strujnog pojačavača:

- Najveći dinamički opseg iznosi 684, što je najmanje 3.4 puta veće u odnosu na najveći do sada postignuti dinamički opseg kod postojećih kontrolisanih CMOS strujnih pojačavača,
- Najveći propusni opseg u režimu pojačavača iznosi 129 MHz, što je najmanje 3.5 veće u odnosu na postojeće kontrolisane CMOS strujne pojačavače, izuzetak je pojačavač [12],
- Najveći propusni opseg u režimu oslabljivača iznosi 188 MHz, što je najbolji rezultat u odnosu na postojeće kontrolisane CMOS strujne pojačavače, koji mogu isključivo da rade kao pojačavači,
- Najveći proizvod propusnog opsega i pojačanja iznosi 1.05 GHz, što je značajno bolji rezultat u odnosu na postojeće kontrolisane CMOS strujne pojačavače, izuzetak je pojačavač [12],
- Napon napajanja iznosi 1.3 V, što je najmanji napon napajanja u odnosu na postojeće kontrolisane CMOS strujne pojačavače, sa izuzetkom [31],
- Struja izvora za napajanje je istog reda veličine kao i kod postojećih strujnih pojačavača, i iznosi 300 μA za najveće pojačanje
- Greška linearnosti je istog reda veličine kao i kod postojećih strujnih pojačavača, i kreće se u opsegu od 0.2% do 6.5%.

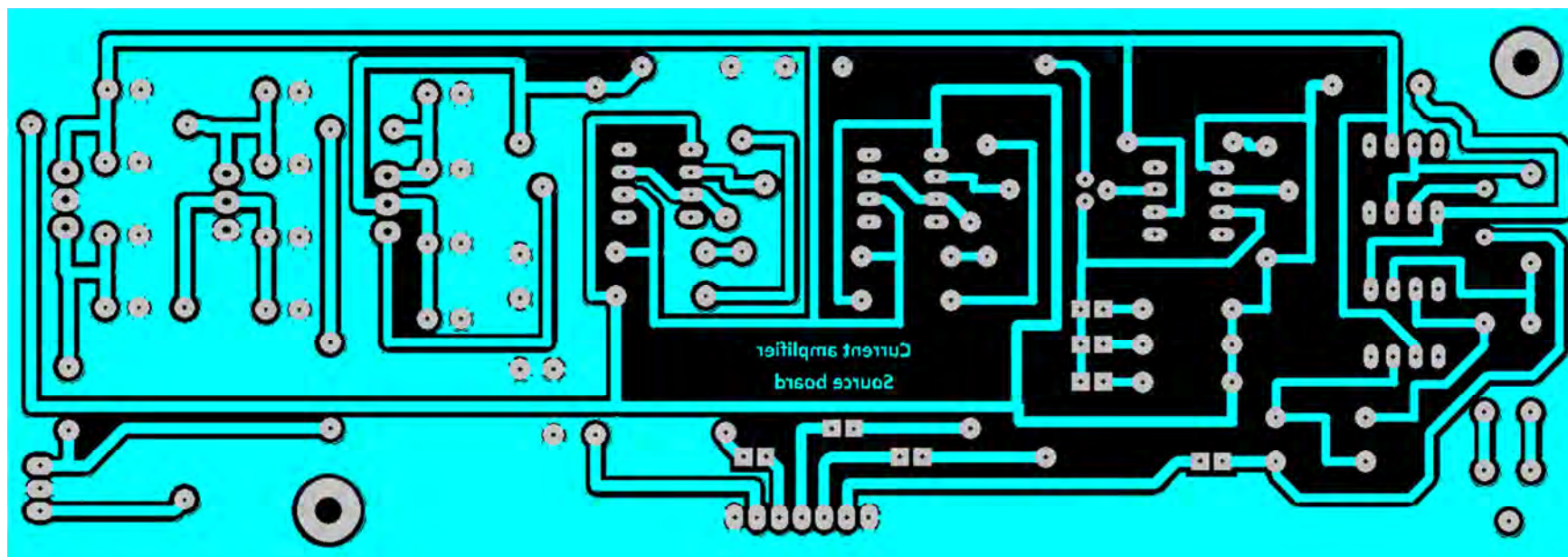
7 DODATAK A - IZGLED ŠTAMPANE PLOČICE



Slika 7.1 Donja strana štampane pločice strujnog pojačavača

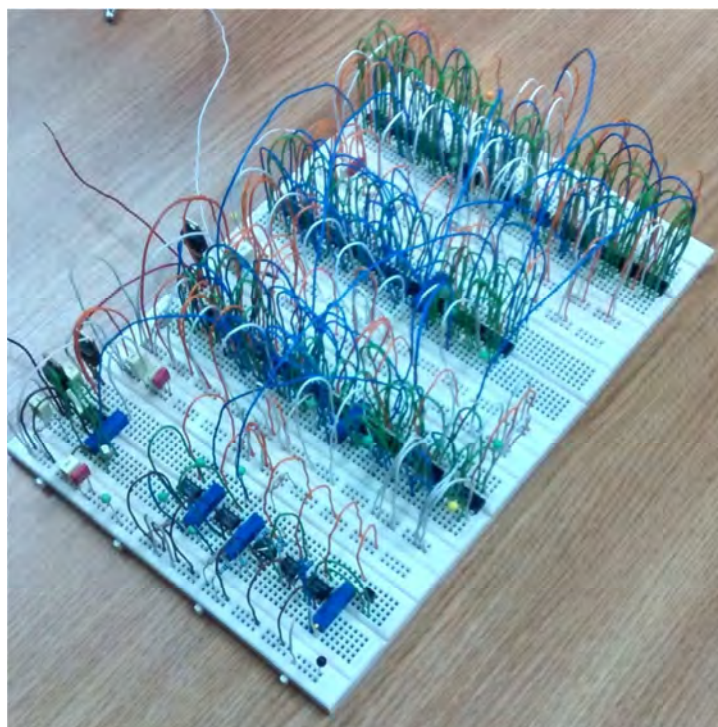


Slika 7.2 Gornja strana pločice strujnog pojačavača

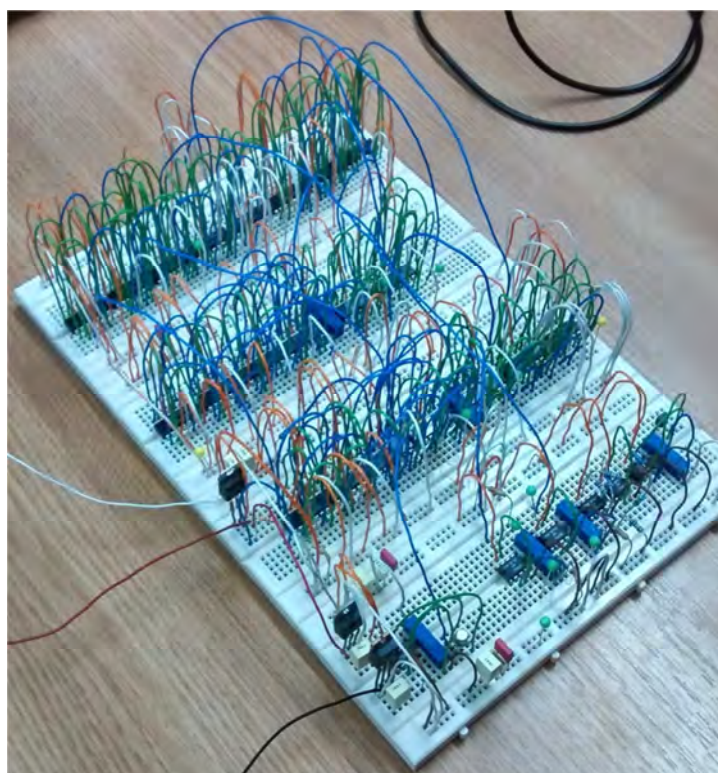


Slika 7.3 Pločica na kojoj se nalaze stabilisani naponski izvori, stabilisani kontrolni naponi, jednosmjerni strujni izvor i naizmjenični strujni izvor

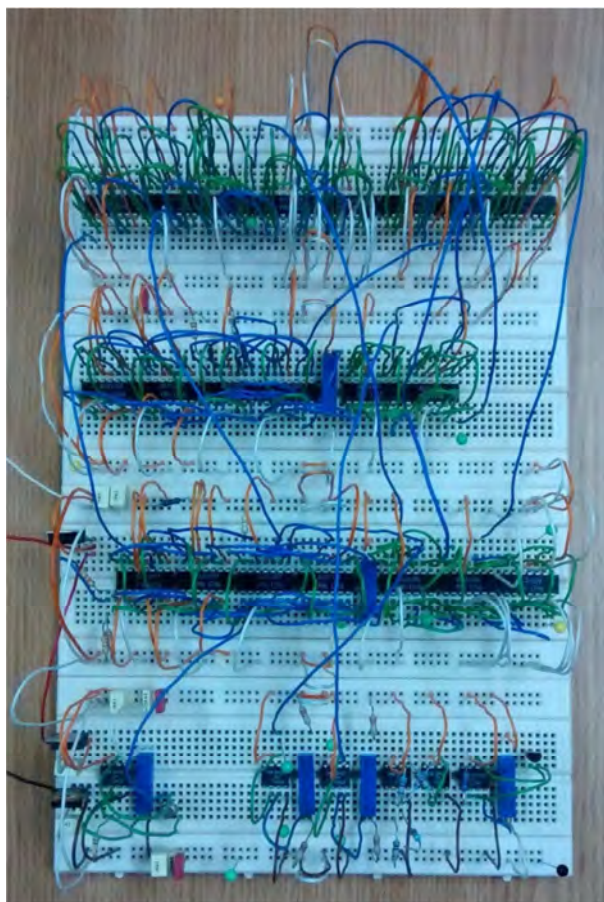
8 DODATAK B - FOTOGRAFIJE STRUJNOG POJAČAVAČA REALIZOVANOG U DISKRETNJOJ TEHNICI



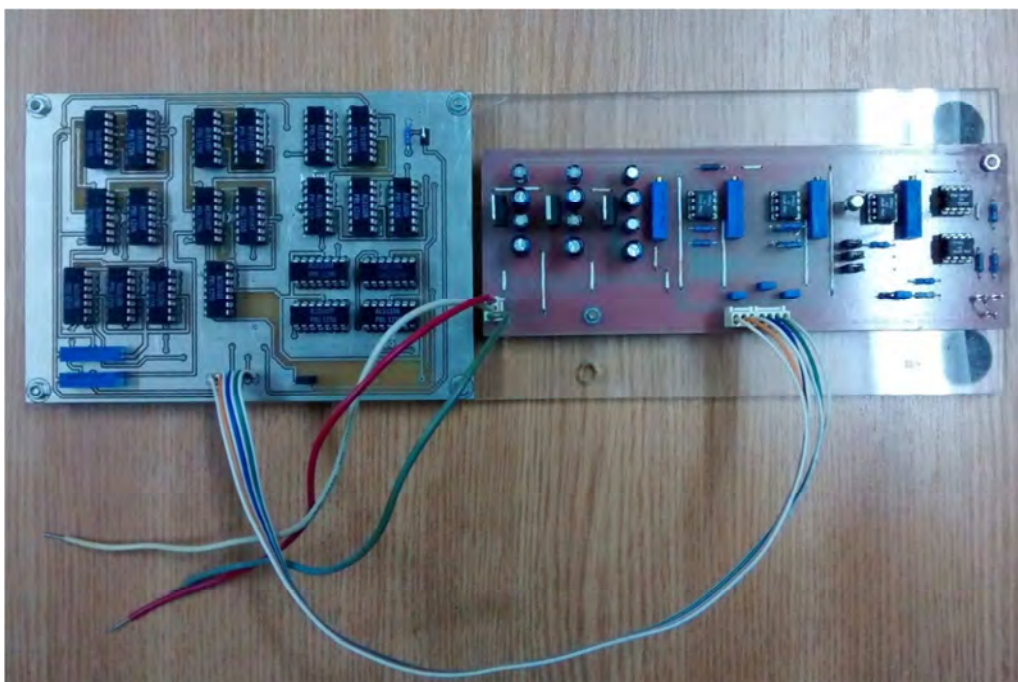
Slika 8.1 Realizacija strujnog pojačavača na protoboard-u (1)



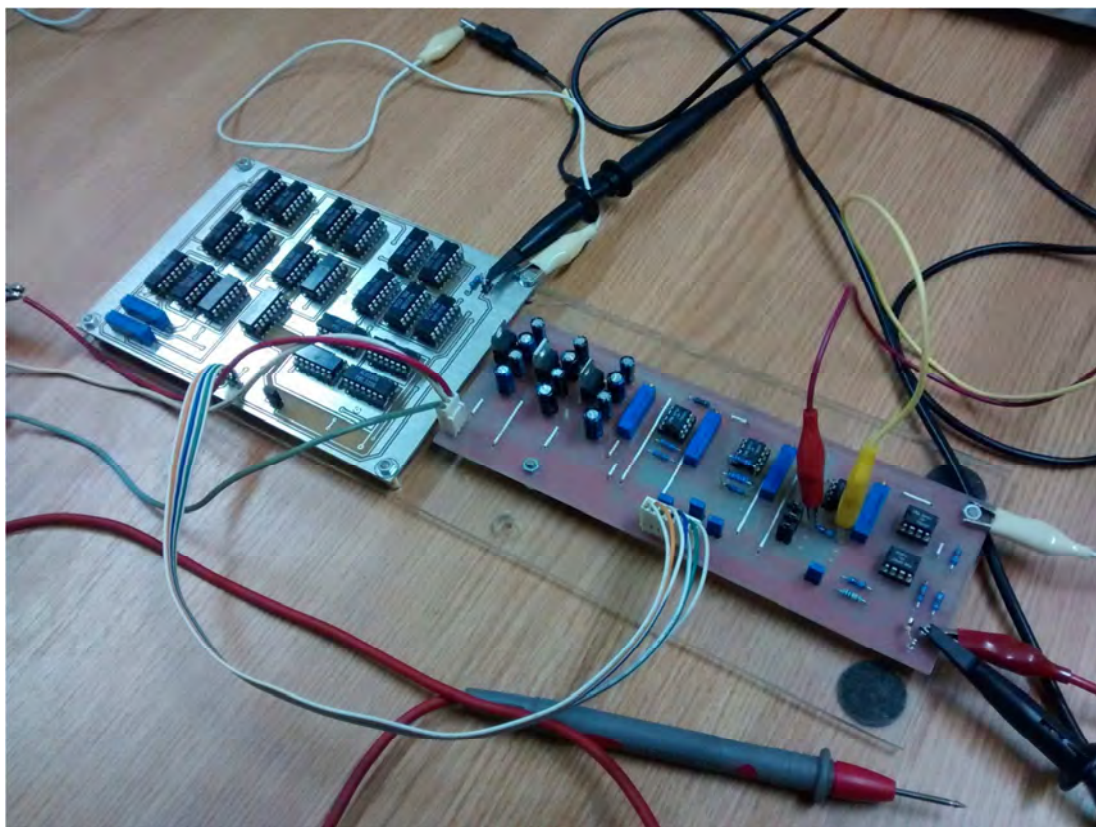
Slika 8.2 Realizacija strujnog pojačavača na protoboard-u (2)



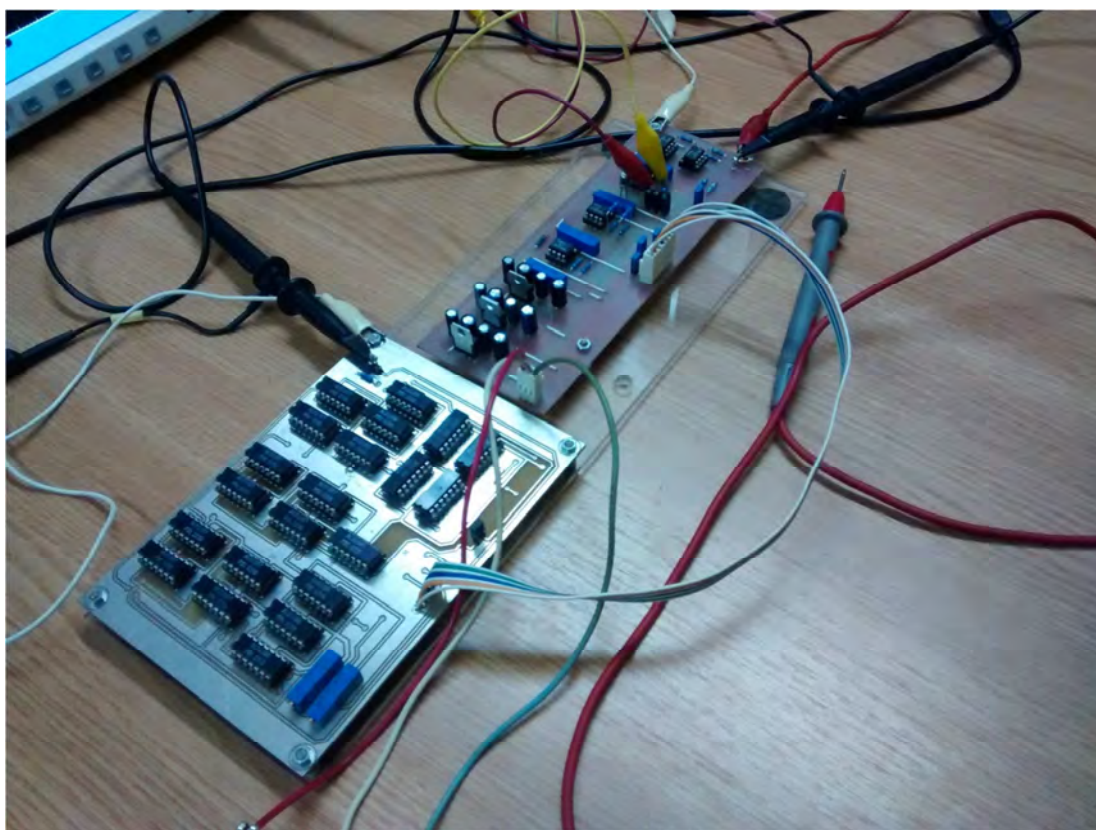
Slika 8.3 Realizacija strujnog pojačavača na protoborad-u (3)



Slika 8.4 Realizacija strujnog pojačavača na štampanoj pločici (lijevo) i realizacija naponskih i strujnih izvora za testiranje strujnog pojačavača (desno)



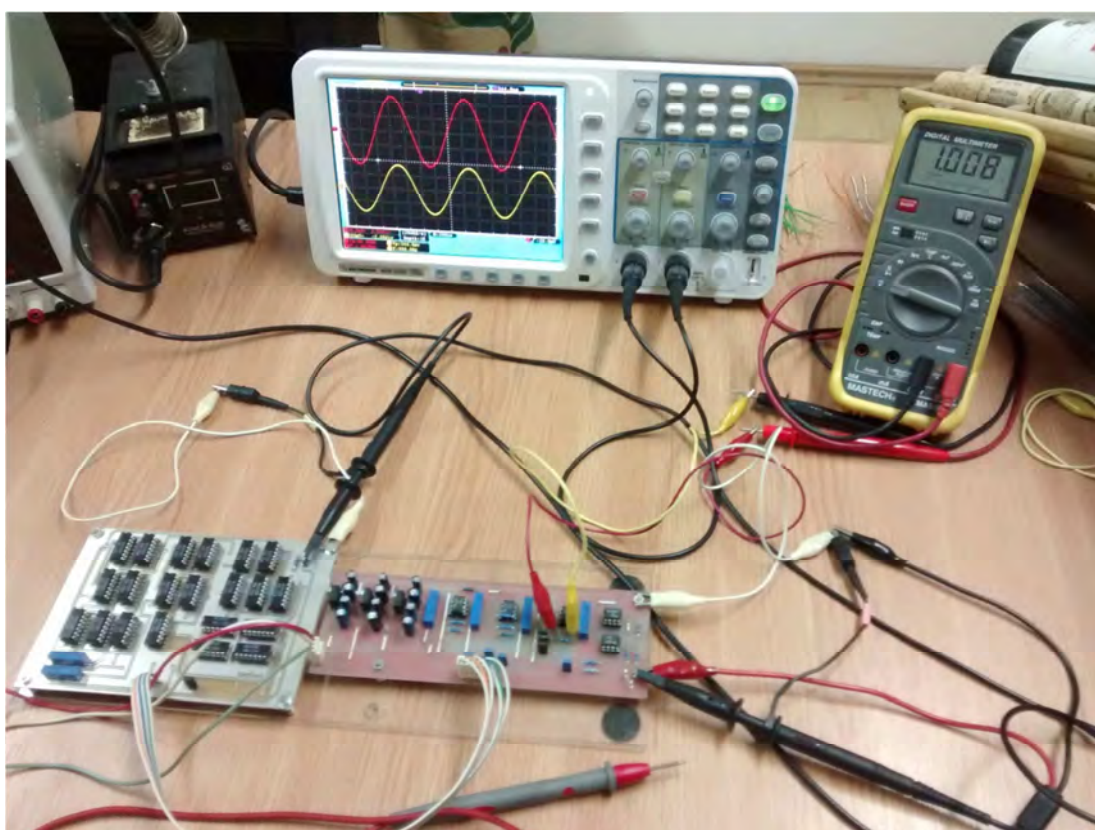
Slika 8.5 Measurement setup (1)



Slika 8.6 Measurement setup (2)



Slika 8.7 Measurement setup (3)



Slika 8.8 Measurement setup (4)

9 LITERATURA

- [1] Kimmo Koli, and Kari A.I. Halonen, *CMOS Current Amplifiers: Speed versus Nonlinearity*. Springer, 2002.
- [2] G. Palmisano, G. Palumbo, and S. Pennisi, *CMOS Current Amplifiers*. Springer, 1999.
- [3] R. Senani, D. R. Bhaskar, A. K. Singh, and V. K. Singh, *Current-Feedback Operational Amplifiers and Their Applications*. London, U.K.: Springer-Verlag, 2013.
- [4] A. Soliman, "Applications of the current feedback operational amplifiers," *Analog Integrated Circuits Signal Processing*, vol. 11, no. 3, pp. 265–302, Nov. 1996.
- [5] G. Palumbo and S. Pennisi, "Current-feedback amplifiers versus voltage operational amplifiers," *IEEE Trans. Circuits Syst. I, Fundam. Theory Appl.*, vol. 48, no. 5, pp. 617–623, May 2001.
- [6] S. Pennisi, G. Scotti, and A. Trifiletti, "Avoiding the gain–bandwidth trade-off in feedback amplifiers," *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 58, no. 9, pp. 2108–2113, Sep. 2011.
- [7] J. A. De Lima, "A low-voltage programmable-gain current-mode amplifier," *Analog Integrated Circuits and Signal Processing*, vol. 41, pp. 147–157, December 2004.
- [8] E.A.M. Klumperink, E. Seevinck, "MOS current gain cells with electronically variable gain and constant bandwidth," *IEEE Journal of Solid-State Circuits*, vol. 24, no. 5, pp. 1465–1467, October 1989.
- [9] Z. Wang, "Two CMOS large current-gain and constant bandwidth," *IEEE Trans. Circuits and Systems*, vol. 39, no.12, pp. 1021–1024, December 1992.
- [10] E.A.M. Klumperink and H.J. Janssen, "Complementary CMOS current gain cell," *Electronics Letters*, vol. 27, no. 1, pp. 38–40, January 1991.
- [11] R. Harjani, "A low power CMOS VGA for 50 Mb/s disk drive channels," *IEEE Trans. Circuits Syst. II, Analog Digit. Signal Process.*, vol. 42, no. 6, pp. 370–376, Jun. 1997.
- [12] C.A. De La Cruz-Blas, and A. Lopez-Martin, "A ± 0.75 -V Compact CMOS Class-AB Current-Mode Exponential Variable Gain Amplifier," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 54, no. 12, pp. 1042–1046, December 2007.
- [13] C. Chang and S. Liu, "Current-mode pseudo-exponential circuit with tunable input range," *Electron. Lett.*, vol. 36, no. 16, pp. 1335–1336, Aug. 2000.
- [14] K. M. Abdelfattah and A. M. Soliman, "Variable gain amplifiers based on a new approximation method to realize the exponential function," *IEEE Trans. Circuits Syst. I, Fundam. Theory Appl.*, vol. 49, no. 9, pp. 1348–1354, Sep. 2002.
- [15] C. A. De La Cruz-Blas and A. Lopez-Martin, "Novel low power high-dB range CMOS pseudo-exponential cells," *Electron. Telecomm. Res. Inst. J.*, vol. 28, no. 6, pp. 732–738, Dec. 2006.
- [16] W. Liu, S.-I. Liu, and S.-K. Wei, "CMOS exponential-control variable gain amplifiers," *Proc. Inst. Elect. Eng. Circuits Devices Syst.*, vol. 151, no. 2, pp. 83–86, Apr. 2004.
- [17] W. Liu, S.-I. Liu, and S.-K. Wei, "CMOS current-mode divider and its applications," *IEEE Trans. Circuits Syst. II, Exp. Briefs*, vol. 52, no. 3, pp. 145–148, Mar. 2005.
- [18] F. Esparza-Alfaro, S. Pennisi, G. Palumbo, and A.J. Lopez-Martin, "Low-Power Class-AB CMOS Voltage Feedback Current Operational Amplifier With Tunable Gain and

- Bandwidth,” *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 61, no. 8, pp. 574–578, May 2014.
- [19] S. Rosenstark, “A simplified method of feedback amplifier analysis,” *IEEE Trans. Educ.*, vol. E-17, no. 4, pp. 192–198, Nov. 1974.
- [20] K. C. Smith and A. Sedra, “The current conveyor—A new circuit building block,” *Proc. IEEE*, vol. 56, no. 8, pp. 1368–1369, Aug. 1968.
- [21] A. Sedra and K. C. Smith, “A second generation current conveyor and its applications,” *IEEE Trans. Commun.*, vol. CT-17, no. 1, pp. 132–134, Feb. 1970.
- [22] G. Palmisano, G. Palumbo, and S. Pennisi, “Design strategies for class A CMOS CCII,” *Analog Integr. Circuits Signal Process.*, vol. 19, no. 1, pp. 75–85, Apr. 1999.
- [23] G. Palmisano and S. Pennisi, “Dynamic biasing for true low-voltage CMOS CLASS AB current-mode circuits,” *IEEE Trans. Circuits Syst. II, Analog Digit. Signal Process.*, vol. 47, no. 12, pp. 1569–1575, Dec. 2000.
- [24] R. Mita, G. Palumbo, and S. Pennisi, “1.5-V CCII+ fs with high current driving capability,” *IEEE Trans. Circuits Syst. II, Analog Digit. Signal Process.*, vol. 50, no. 4, pp. 187–190, Apr. 2003.
- [25] G. Palmisano, G. Palumbo, and S. Pennisi, “Solutions for CMOS current amplifiers with high-drive output stages,” *IEEE Trans. Circuits Syst. II, Analog Digit. Signal Process.*, vol. 47, no. 10, pp. 988–998, Oct. 2000.
- [26] F. Esparza-Alfaro, A. J. Lopez-Martin, J. Ramirez-Angulo, and R. G. Carvajal, “High-performance micropower class AB current mirror,” *Electron. Lett.*, vol. 48, no. 14, pp. 823–824, Jul. 2012.
- [27] W. Aloisi, G. Giustolisi, and G. Palumbo, “Design and comparison of very low-voltage CMOS output stages,” *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 52, no. 8, pp. 1545–1556, Aug. 2005.
- [28] A. J. Lopez-Martin, J. Ramirez-Angulo, R. G. Carvajal, and J.M. Algueta, “Compact class AB CMOS current mirror,” *Electron. Lett.*, vol. 44, no. 23, pp. 1335–1336, Nov. 2008.
- [29] E. Sanchez-Sinencio and A. Andreou, *Low-Voltage/Low-Power Integrated Circuits and Systems*. IEEE Press, 1999.
- [30] J.A. De Lima and C. Dualibe, “A Low-Voltage Programmable-Gain CMOS Amplifier with Very-Low Temperature-Drift,” *Proc. of IEEE ISCAS 2001*, Sydney, Australia, 2001.
- [31] K. Kaewdang, and W. Surakampontom, “Class AB differential input/output current-controlled current amplifier,” *2013 International Symposium on Intelligent Signal Processing and Communications Systems (ISPACS)*, pp. 666–669, November 2013.
- [32] K. Kaewdang, W. Surakampontom, and N. Fuji, “A design of CMOS tunable current amplifiers,” *IEEE International Symposium on Communications and Information Technology ISCIT 2004*, vol. 1, pp. 519–522, October 2004.
- [33] E. Seevinck and R. F. Wassenaar, “A versatile CMOS linear transconductor/square-law function circuit,” *IEEE J. Solid-State Circuits*, vol. SC-22, no. 3, pp. 366–377, Jun. 1987.
- [34] T. L. Viswanathan, “CMOS transconductance element,” *Proc. IEEE*, vol. 74, no. 1, pp.

- 222–224, Jan. 1986.
- [35] S. R. Zarabadi, M. Ismail, and C.-C. Hung, “High performance analog VLSI computational circuits,” *IEEE J. Solid-State Circuits*, vol. 33, no. 4, pp. 644–649, Apr. 1998.
 - [36] H. Elwan, W. Gao, R. Sadkowski, and M. Ismail, “CMOS low-voltage Class-AB operational transconductance amplifier,” *Electron. Lett.*, vol. 36, no. 17, pp. 1439–1440, Aug. 2000.
 - [37] V. Peluso, P. Vancorenland, M. Steyaert, and W. Sansen, “900 mV differential Class-AB OTA for switched opamp applications,” *Electron. Lett.*, vol. 33, no. 17, Aug. 14, 1997.
 - [38] A. Nedungadi and T. R. Viswanathan, “Design of linear CMOS transconductance elements,” *IEEE Trans. Circuits syst.*, vol. CAS-31, pp. 891–894, Oct. 1984.
 - [39] K. Bult and H. Wallinga, “A class of analog CMOS circuits based on the square-law characteristic of an MOS transistor in saturation,” *IEEE J. Solid-State Circuits*, vol. SC-22, pp. 357–365, June 1987.
 - [40] E. Seevinck and R.F. Wassenaar, “Versatile CMOS linear transconductor square-law function circuit,” *IEEE J. Solid-State Circuits*, vol. SC-22, pp. 366–377, June 1987.
 - [41] Z. Wang, “Two CMOS large current-gain cells with linearly variable gain and constant bandwidth,” *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, vol. 39, no. 11, pp. 1021–1024, December 1992.
 - [42] Z. Wang, *Current-Mode Analog Integrated Circuits and Linearization Techniques in CMOS Technology*, vol. 7 of *Series in Microelectronics*, Hartung-Gorre Verlag, Konstanz, 1990.
 - [43] N. Tadić, “Resistive mirror-based voltage controlled resistor with generalized active devices,” *IEEE Transactions on Instrumentation and Measurement*, vol. 47, no. 2, pp. 587–591, April 1998.
 - [44] N. Tadić, M. Zogović, and D. Gobović, “A CMOS controllable constant-power source for variable resistive loads using resistive mirror with large load resistance dynamic range,” *IEEE Sensors Journal*, vol. 14, pp. 1988–1996, June 2014.
 - [45] N. Tadić, M. Zogović, W. Gaberl, H. Zimmermann, “A 78.4 dB Photo-Sensitivity Dynamic Range, 285 THz Transimpedance Bandwidth Product BiCMOS Optical Sensor for Optical Storage Systems,” *IEEE Journal of Solid-State Circuits*, vol. 46, no. 5, pp. 1170–1182, March 2011.
 - [46] “Quad/Dual N-channel matched pair MOSFET array,” Advanced Linear Devices, Inc. (Revised 2012). [Online]. Available: <http://www.aldinc.com/pdf/ALD1116.pdf>
 - [47] “Quad/Dual N-channel matched pair MOSFET array,” Advanced Linear Devices, Inc. (Revised 2012). [Online]. Available: <http://www.aldinc.com/pdf/ALD1117.pdf>
 - [48] “Low power, High precision, Operational amplifier,” Analog Devices (Revised 2009). [Online]. Available: <http://www.analog.com/media/en/technical-documentation/data-sheets/OP97.pdf>
 - [49] Geoffrey S. Pomeroy. (2002). *U.S. Patent US6501255 B2*
 - [50] “LM78XX / LM78XXA, 3-Terminal 1A Positive Voltage Regulator,” Fairchild Semiconductor Corporation (Revised 2006). [Online]. Available:

- <https://www.fairchildsemi.com/datasheets/lm/LM7805.pdf>
- [51] “*LM79XX 3-Terminal 1A Positive Voltage Regulator*,” Fairchild Semiconductor Corporation (Revised 2006). [Online]. Available:
<https://www.fairchildsemi.com/datasheets/LM/LM7905.pdf>
- [52] “*KA317 / LM317 3-Terminal Positive Adjustable Regulator*,” Fairchild Semiconductor Corporation (Revised 2006). [Online]. Available:
<https://www.fairchildsemi.com/datasheets/LM/LM317T.pdf>
- [53] Paul R. Gray, Paul J. Hurst, Stephen H. Lewis, and Robert G. Meyer, *Analysis and Design of Analog Integrated Circuits, 5th Edition*. Wiley, 2009.